

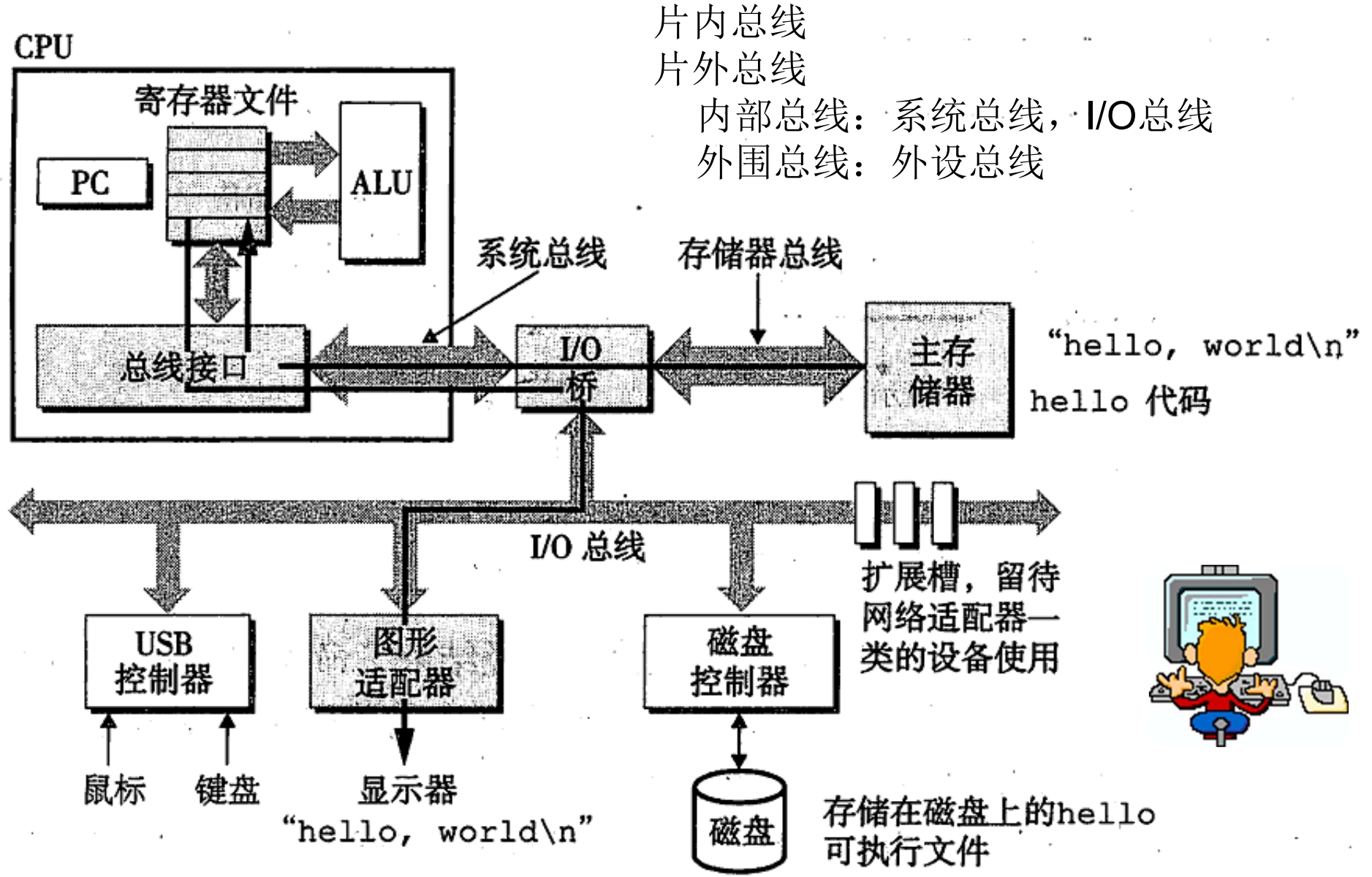


计算机组成原理

系统互连与通信——总线 (RV \$6.9, 唐第3章)

李曦 (llxx@ustc.edu.cn)

"hello, world\n"



片内总线
片外总线

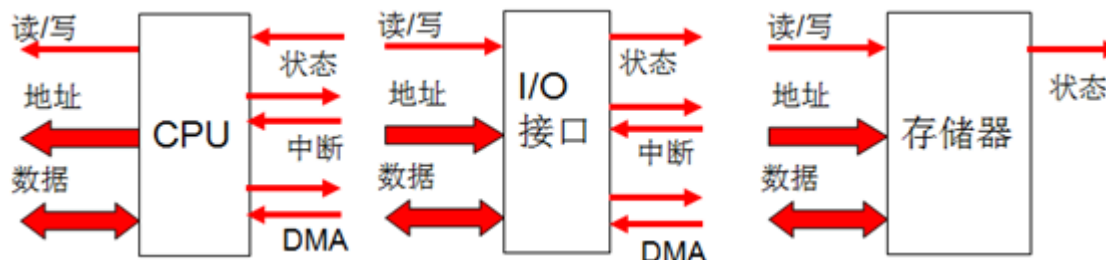
内部总线: 系统总线, I/O总线
外围总线: 外设总线



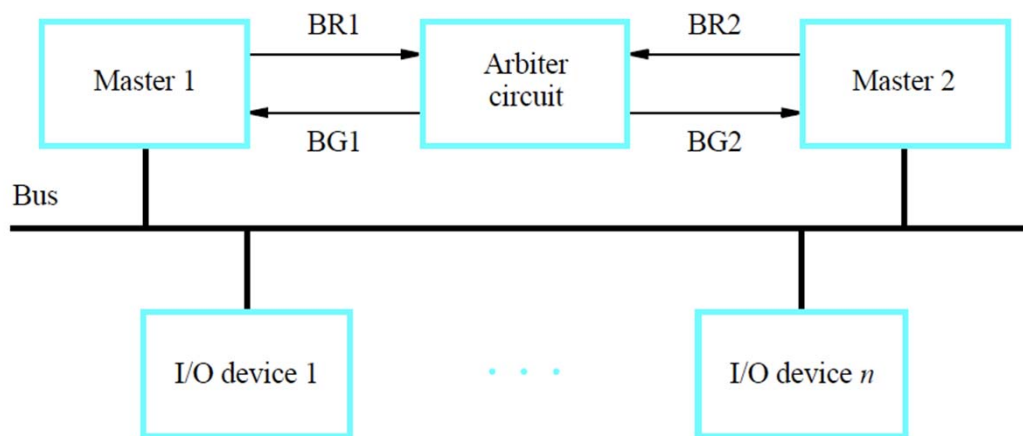
"hello, world\n"

存储在磁盘上的hello可执行文件

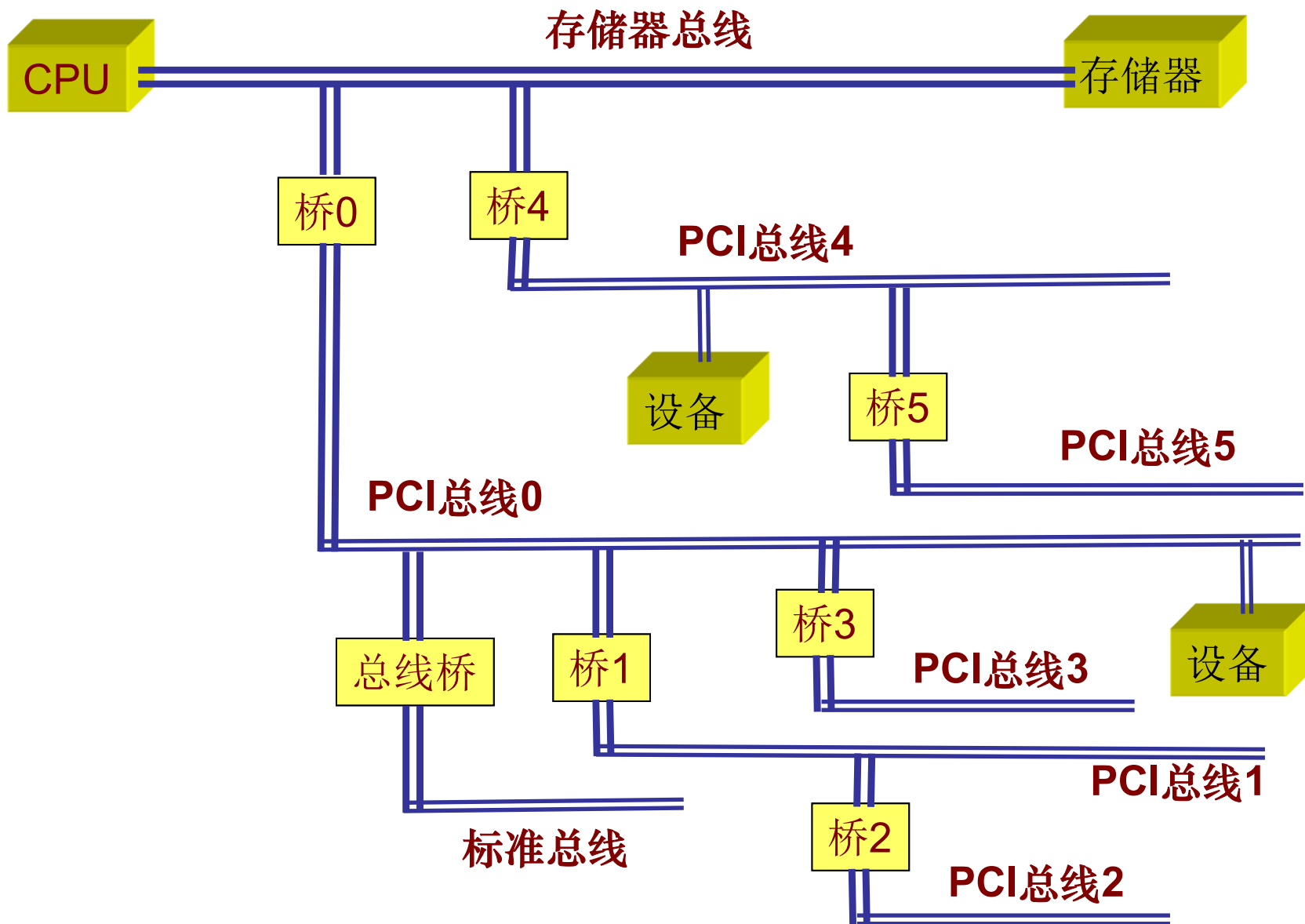
总线



- **定义：连接多个部件的传输线**
 - 数据、地址、控制
- **总线的关键特征：多设备共享的传输线。**
 - 主设备master：任意时刻只能有一个设备向总线发送信息，系统瓶颈
 - 从设备slave：多个部件可以同时从总线接受相同的信息，广播式
- **总线拓扑：单总线，多总线**
- **总线周期**
 - 数据传输过程
 - 同步方式
- **总线仲裁**
 - 单/多master系统
 - 集中式，分布式 (CAN)
- **总线标准**



总线拓扑结构：多层PCI总线





总线传输过程：总线周期

- 完成一次总线传输可分为3个阶段
 - 申请阶段：仲裁算法（集中式、分布式）
 - 主设备提出申请，经总线仲裁机构决定将下一传输周期的总线使用权授于某一申请者。
 - 链式查询、计数器定时查询、独立请求
 - 数据传输：同步控制，传输模式（串/并、单字/突发）
 - 寻址阶段：取得了使用权的主设备，通过总线发出本次打算访问的从设备的存储地址或设备地址及有关命令，启动从设备。
 - 传数阶段：主设备和从设备进行数据交换。
 - 结束阶段：从总线上撤除有关信息，让出使用权。
- 对于独占系统（只有一个主设备的简单系统），只有数据传输阶段

总线通信控制：同步通信方式

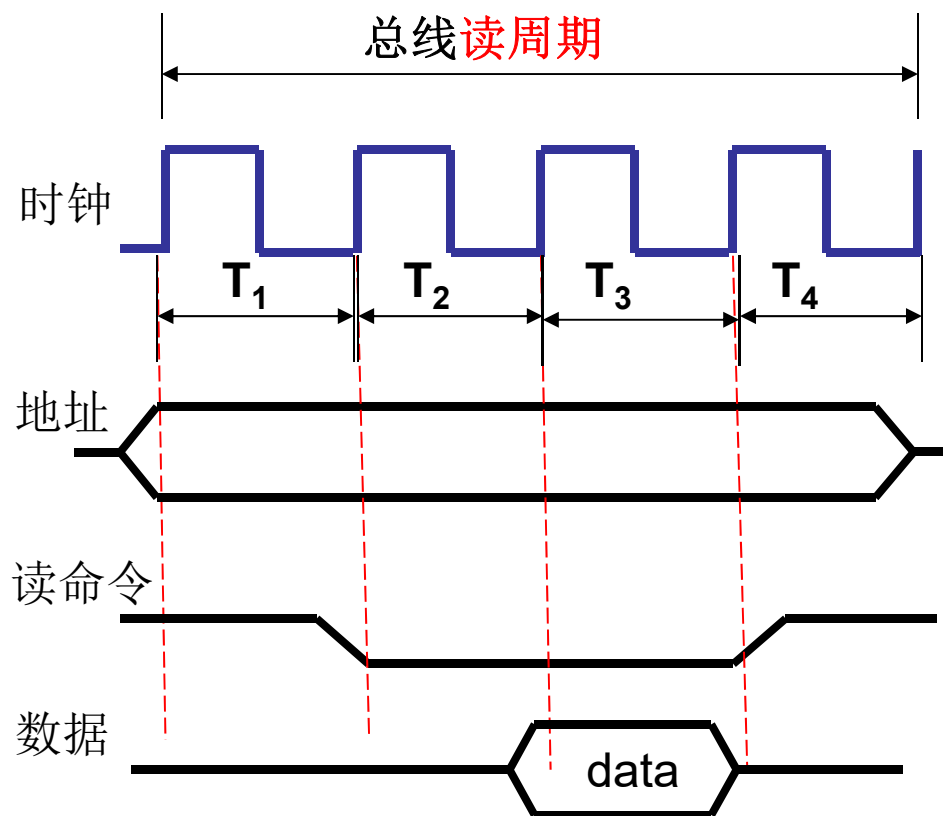


- 通信双方由**统一时标**控制数据传送称为**同步通信**。时标通常由CPU的总线控制部件发出，送到总线上的所有部件；也可以由每个部件各自的时序发生器发出，但是必须有总线控制部件发出的时钟信号对它们进行同步。

- 对于**读**命令，其传输周期为：

- T_1 ：主模块发地址
- T_2 ：主模块发读命令
- T_3 ：从模块提供数据
- T_4 ：主模块撤销读命令

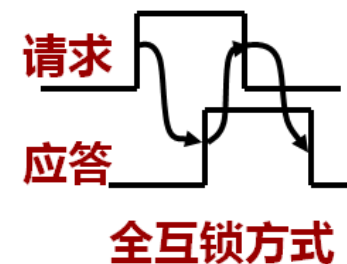
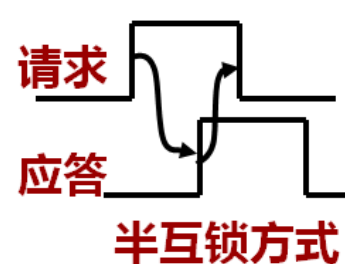
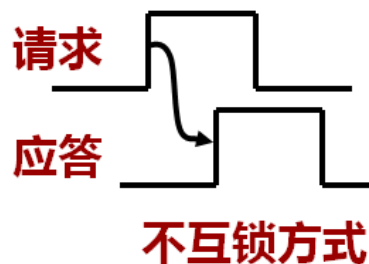
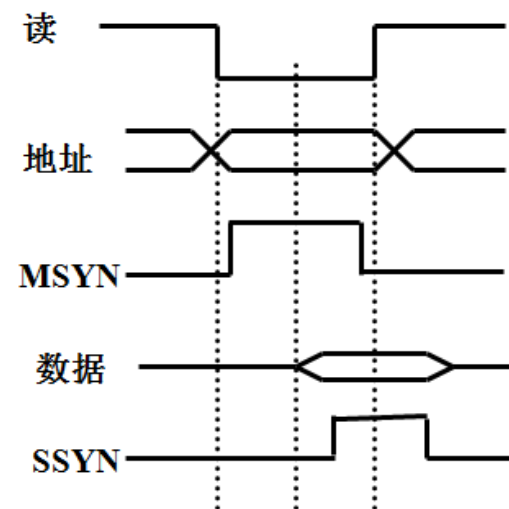
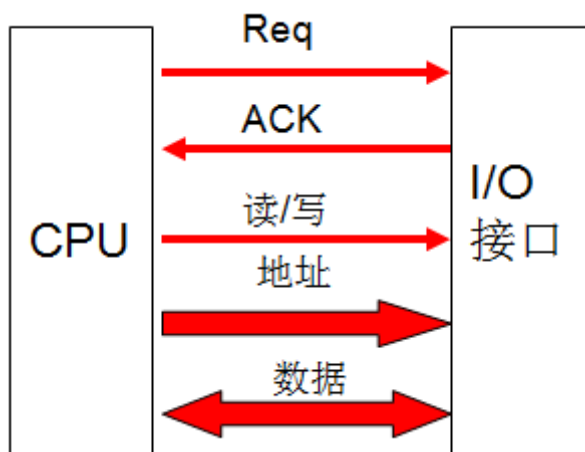
- 仲裁？



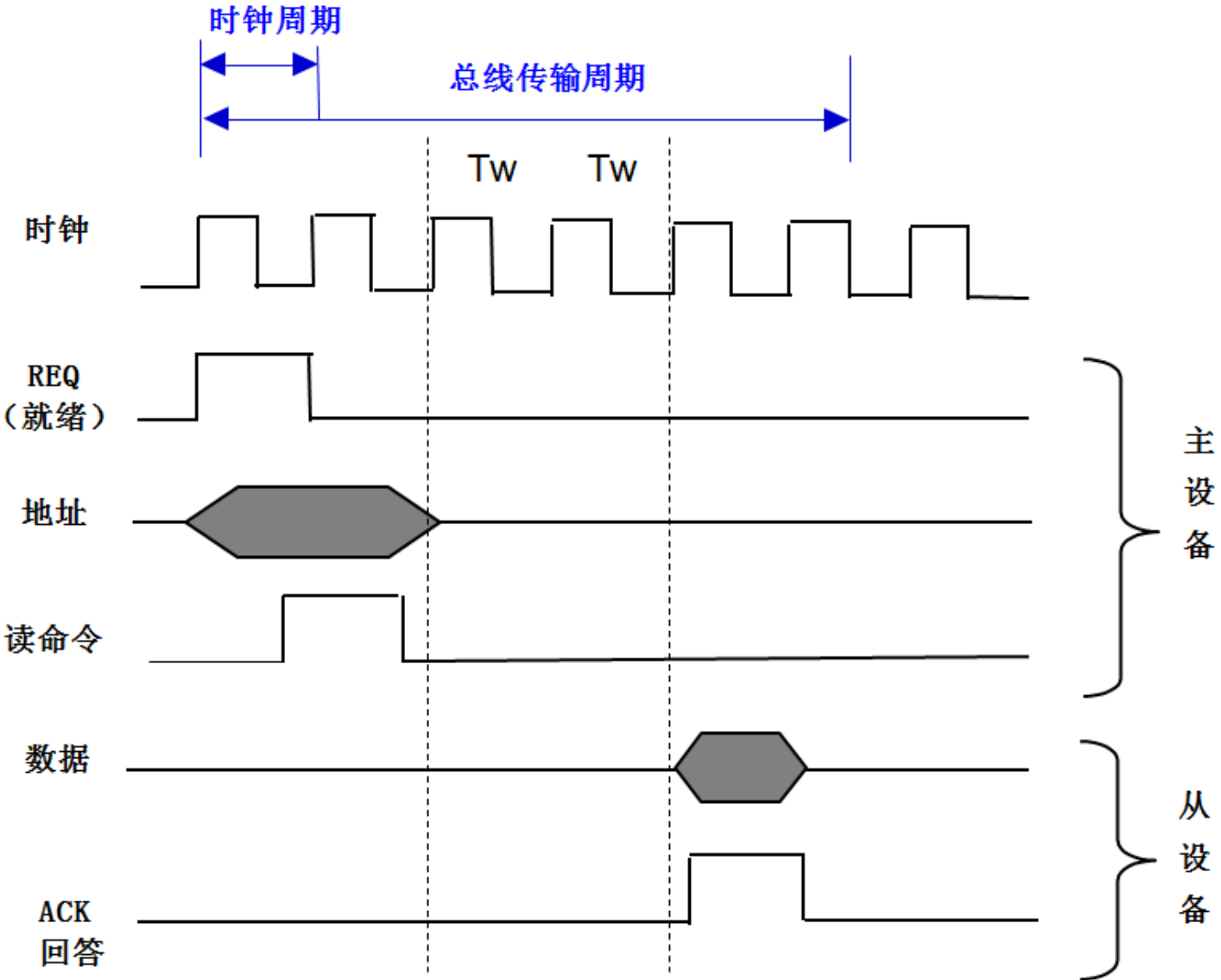


异步通信方式

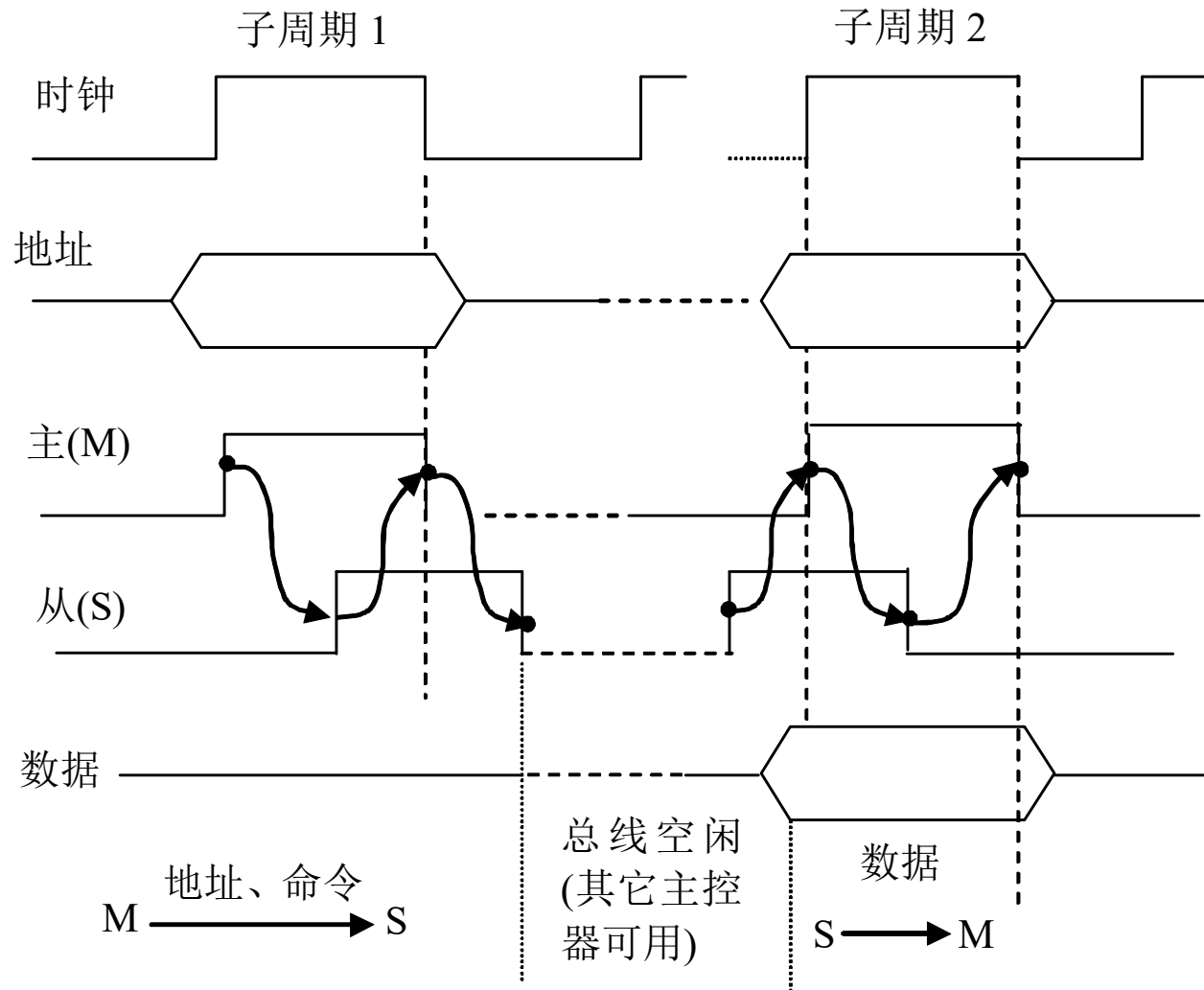
- **没有公共的时钟标准**，采用应答方式（握手）
 - 主设备发Request，从设备发响应Ack;
- 异步通信方式分为三种类型
 - 不互锁方式
 - 半互锁方式
 - 全互锁方式



半同步通信协议



分离事务通信协议：总线利用率

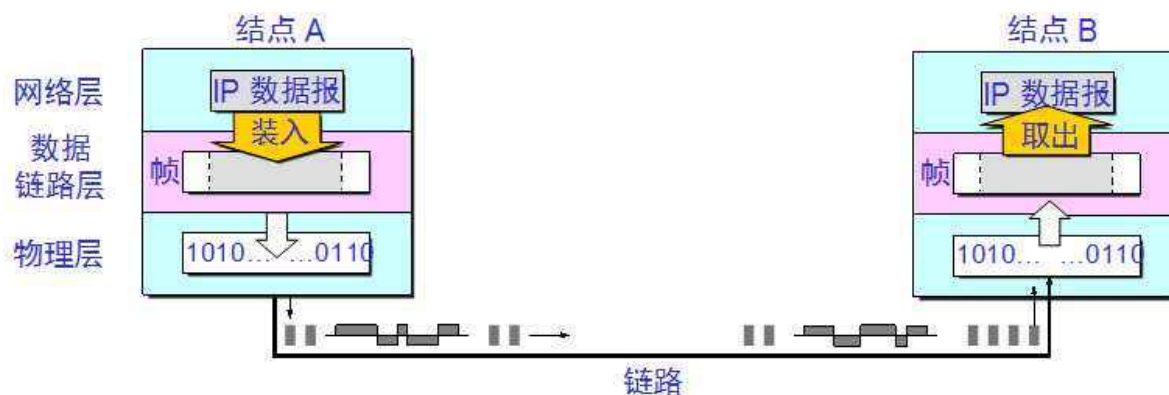
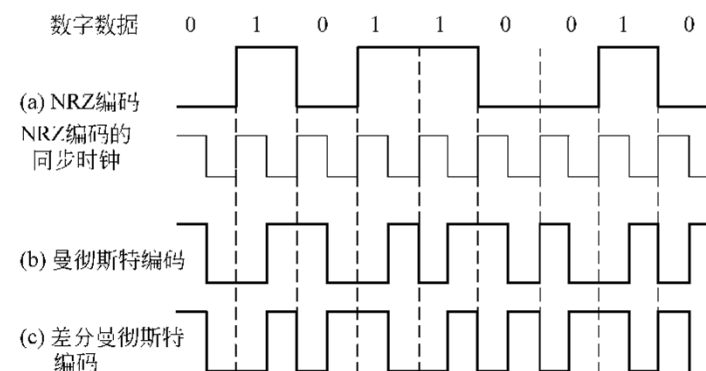


总线事务 (**Bus transaction**)：在一个总线周期中发生的一系列活动。
典型：请求操作、裁决操作、地址传输、数据传输、总线释放



总线数据传输方式(物理层)

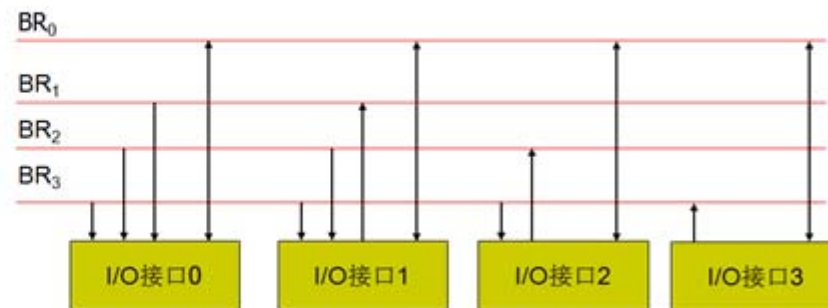
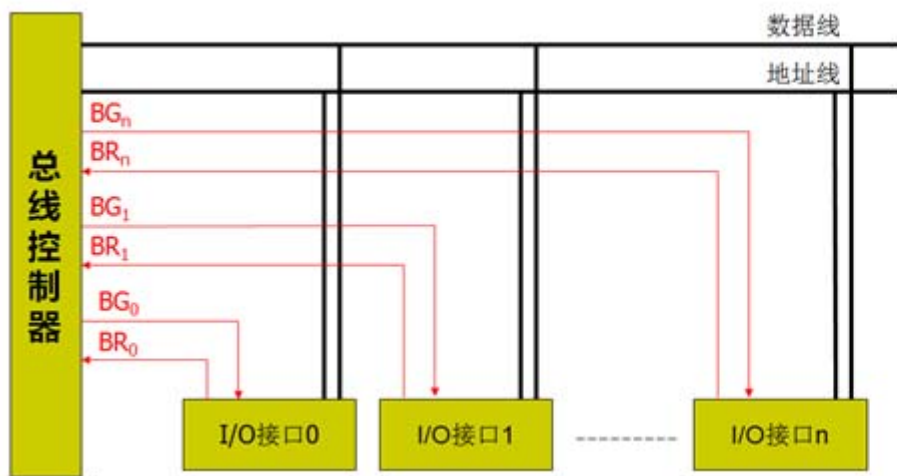
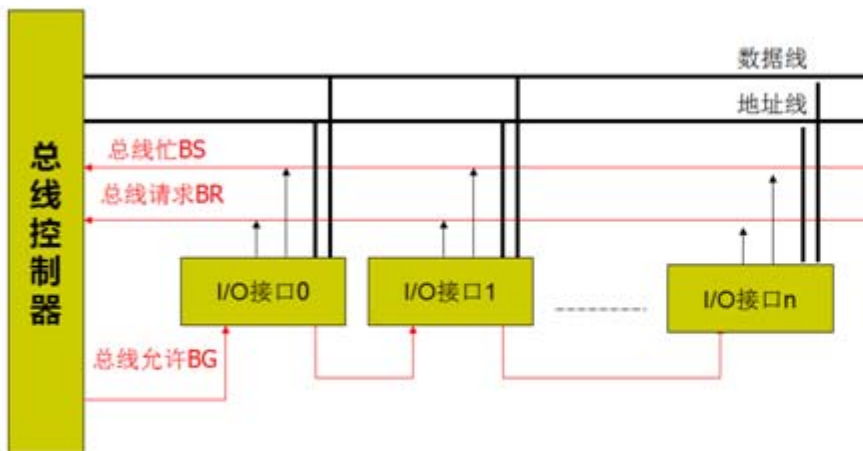
- 总线传输方式
 - 串行总线、并行总线
 - 传输一字节使用的**信道数**
 - 串行、并行传输
 - 串并转换问题
- 数据编码方式
- 数据传输模式
 - 单字节传输
 - 突发传输



总线判优： 复杂性、公平性、可靠性、可扩展性



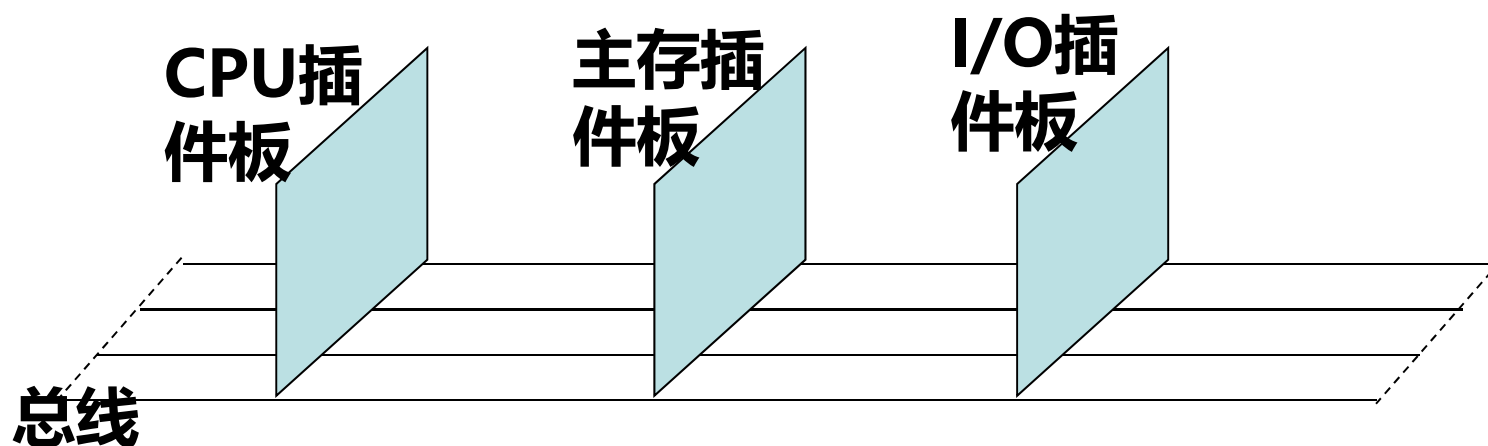
集中式系统：链式查询、计数器定时查询、独立请求、自举式





总线特性：标准

- 从物理角度来看，总线就是一组电导线。



- 为了保证机械上的可靠连接，必须规定其**机械特性**；
- 为了保证电气上正确连接，必须规定其**电气特性**；
- 为了保证正确地连接不同部件，还需规定其**功能特性和时间特性**。
 - 数据、地址、控制

总线性能指标



- **信号线数**：即地址总线、数据总线和控制总线三种总线的根数总和。
- **总线宽度**：是指数据总线的根数，用bit（位）表示，如8位、16位、32位、64位（也即8根、16根、32根、64根数据线）。
- **最大传输率（总线带宽）**：总线本身所能达到的最高传输速率，用MB/s（每秒多少兆字节）表示。
 - 例：总线工作频率33.3MHz，总线宽度32位，则最大传输率 = $33.3 \times 32 / 8 = 132 \text{ MB/s}$ 。
- **时钟同步/异步**：总线上的数据与时钟同步工作的总线称为同步总线，与时钟不同步工作的总线称为异步总线。
- **负载能力**：通常用可连接扩增电路板数来反映总线的负载能力。



例1

- **题目：**某总线在一个总线周期中并行传送4个字节的数据，假设一个**总线周期**等于一个**总线时钟周期**，总线时钟频率为33MHz，则**总线带宽**是多少？
~~如果一个总线周期中并行传送64位数据，总线时~~

提示：此题主要是考查对总线带宽的理解。

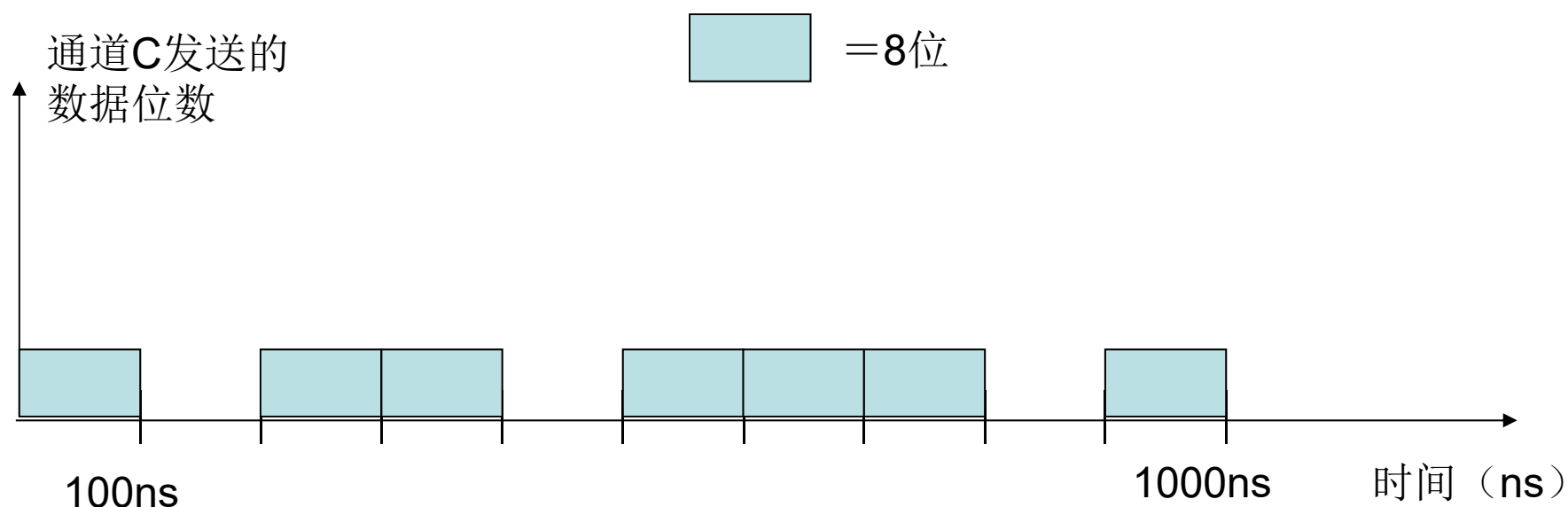
$$\begin{aligned} \text{总线带宽} &= \text{一次传输的字节数} / \text{总线周期} \\ &= (\text{总线宽度}/8) * \text{总线时钟频率} \end{aligned}$$

- **解：**设总线带宽用 D_r 表示，总线时钟周期用 $T=1/f$ 表示，一个总线周期传送的数据量用 D 表示，
 - (1) 根据定义可得 $D_r = D/T = D \times 1/T = D \times f$
 $= 4B \times 33 \times 1000000/s = 132MB/s$
 - (2) $64\text{位} = 8B$ ， $D_r = D \times f$
 $= 8B \times 66 \times 1000000/s = 528MB/s$



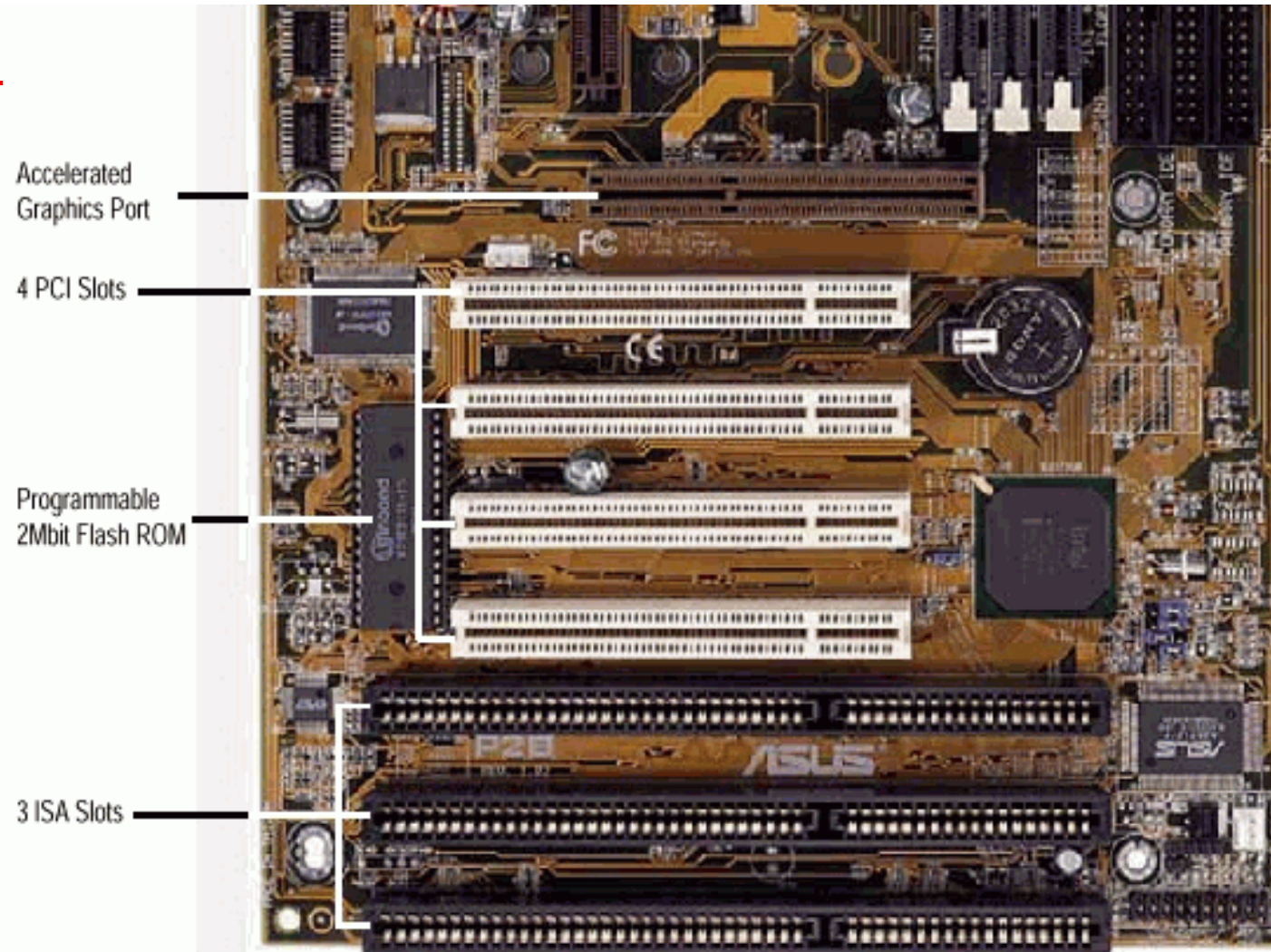
通信速度

- 平均速率 = $56\text{bits}/1000\text{ns} = 56\text{Mb/s}$
 - avgrate
- 最大速率 = $8\text{bits}/100\text{ns} = 80\text{Mb/s}$
 - peakrate: 包长/发送时间

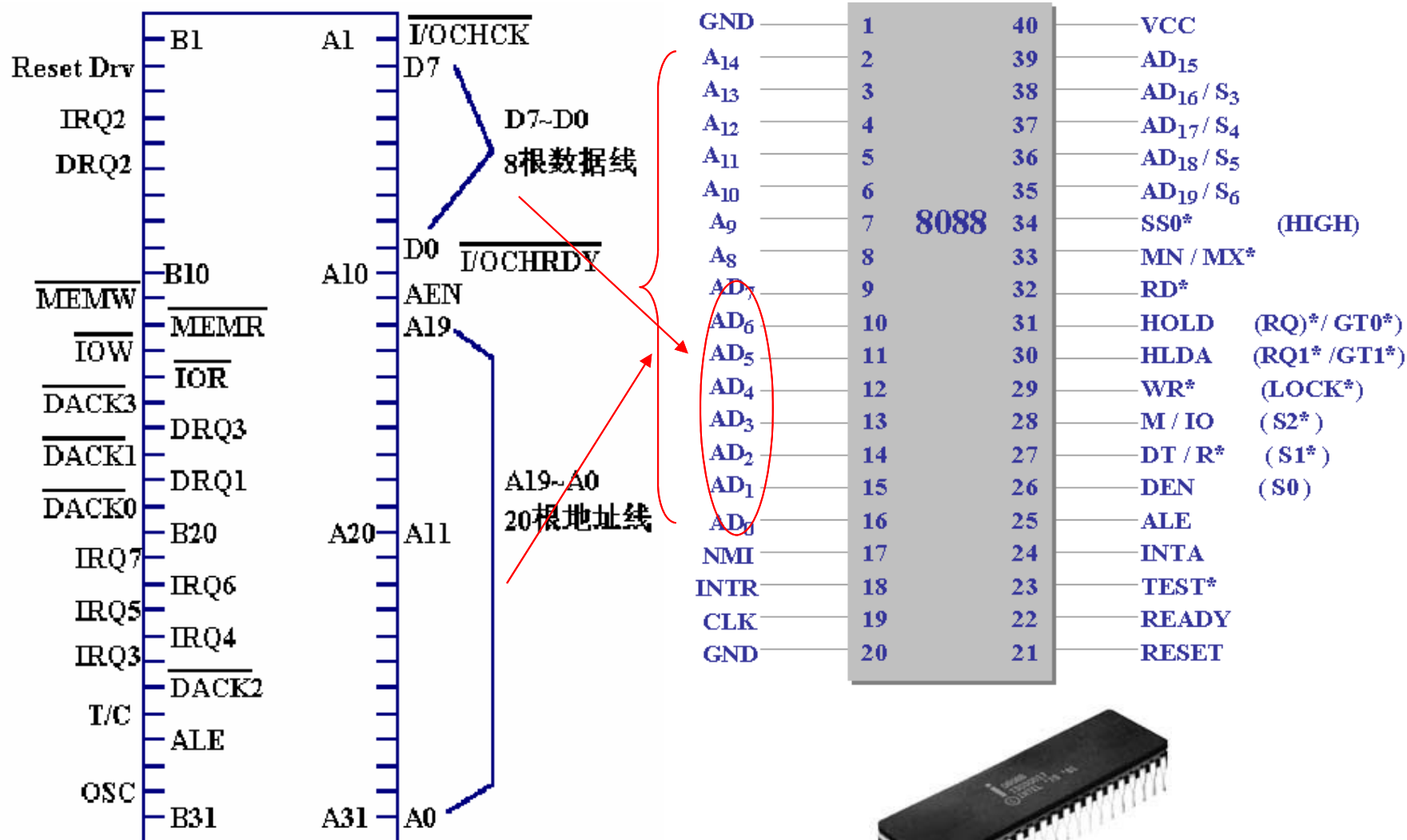


目前流行的总线标准

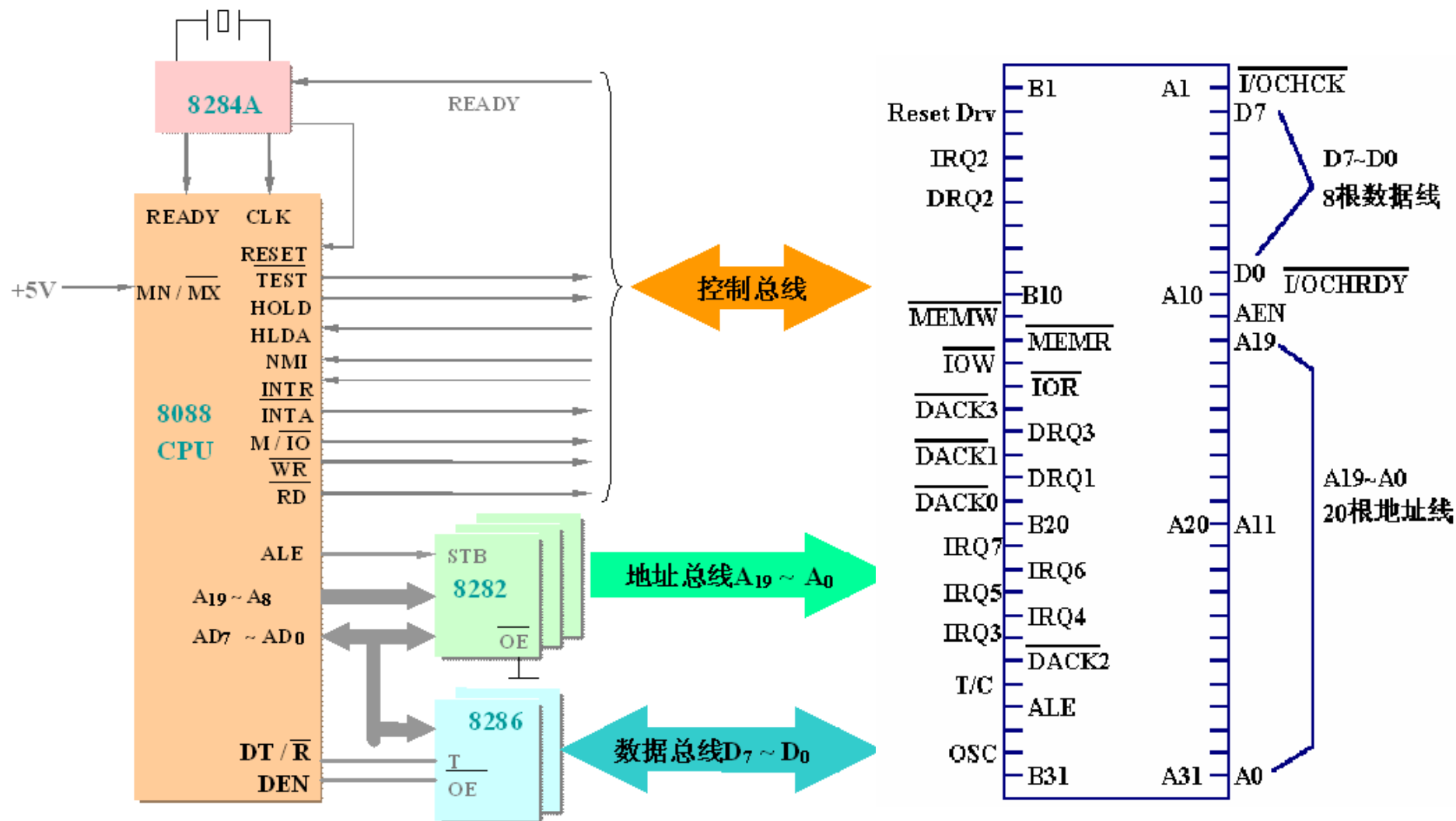
- RS232
- ISA
- EISA
- STD
- PCI
- AGP
- SCSI
- USB
-



8位ISA总线接口



最小组态系统：单master系统





PCI总线(外围部件互连)

- 特点：不依附于特定处理器，主从设备共享
 - pin configuration: 复用 (Low Pin Count)
 - 对AD线的有效信息进行奇偶校验
 - 半同步，总线事务
 - 单字，burst (cacheline为单位)
 - 中断共享 (支持大量中断设备)
 - 即插即用(Plug and Play)

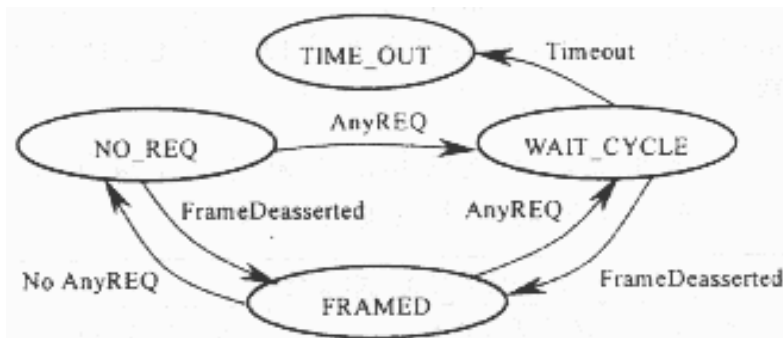
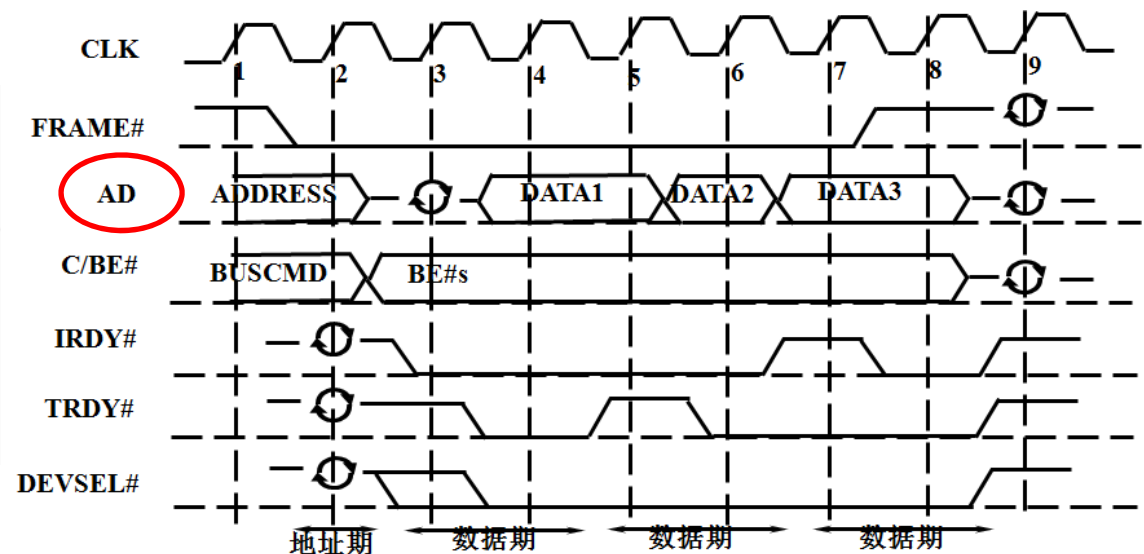
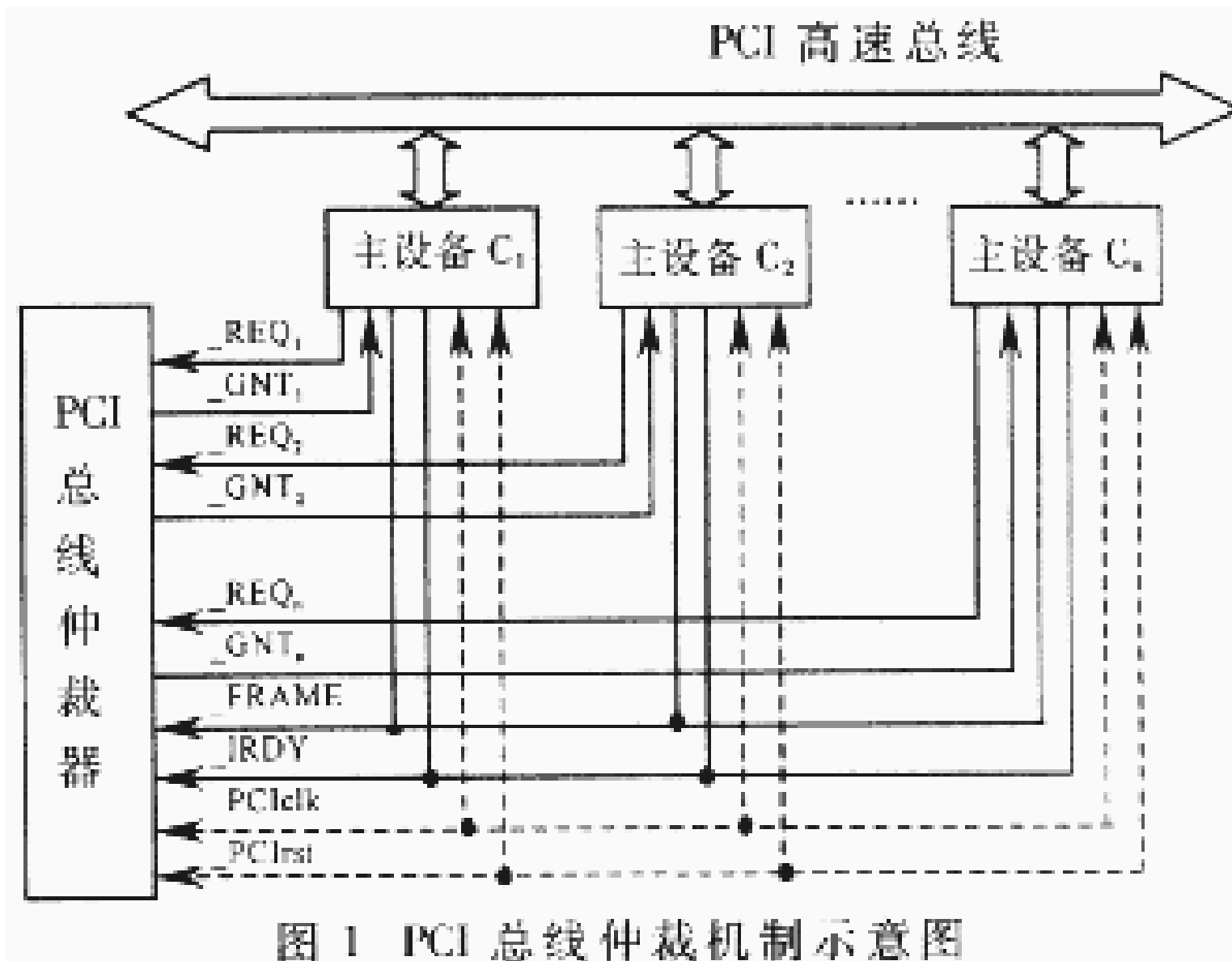


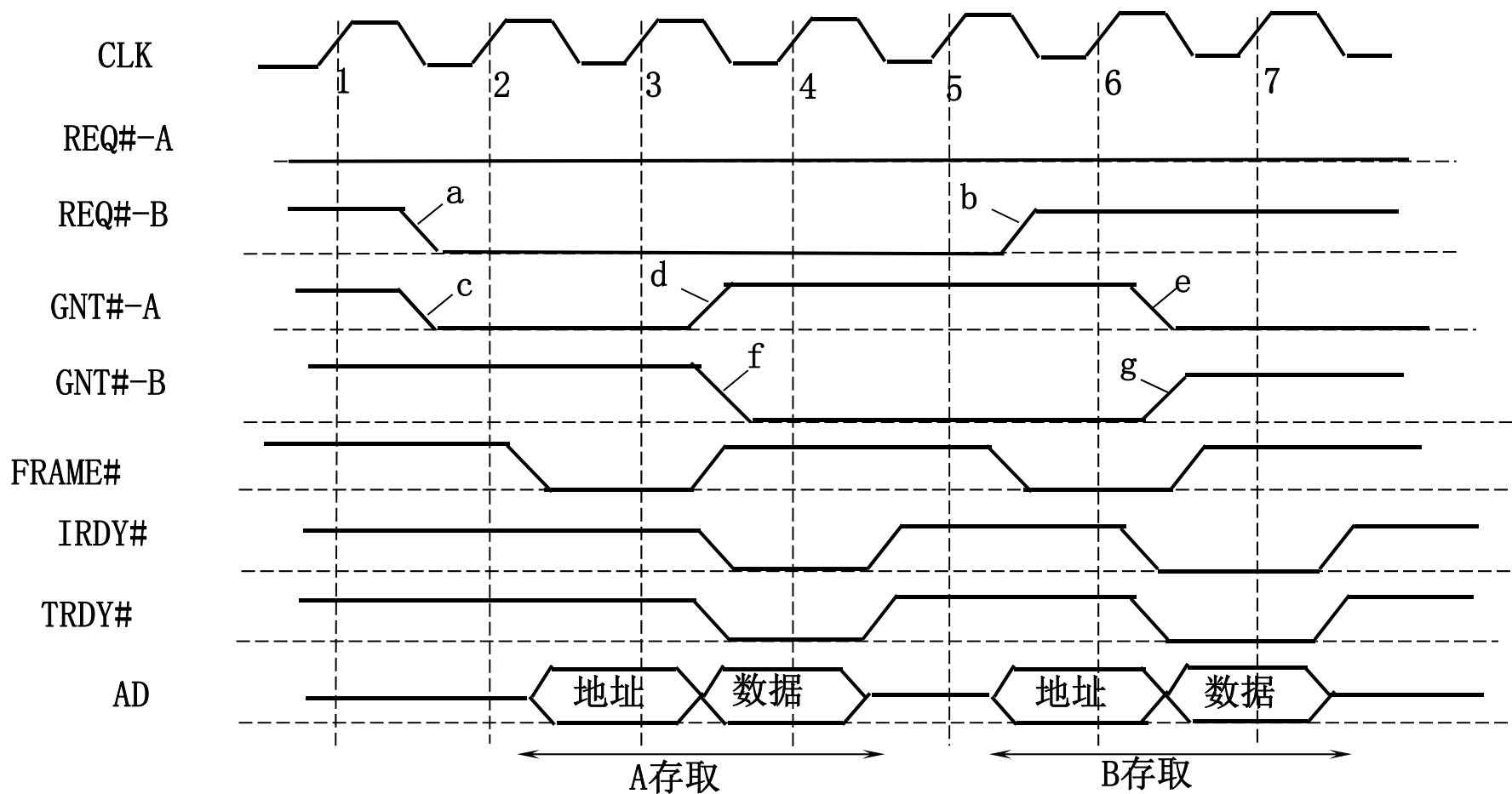
图 2 PCI 总线的状态机及状态转换机制



PCI仲裁—独立请求仲裁

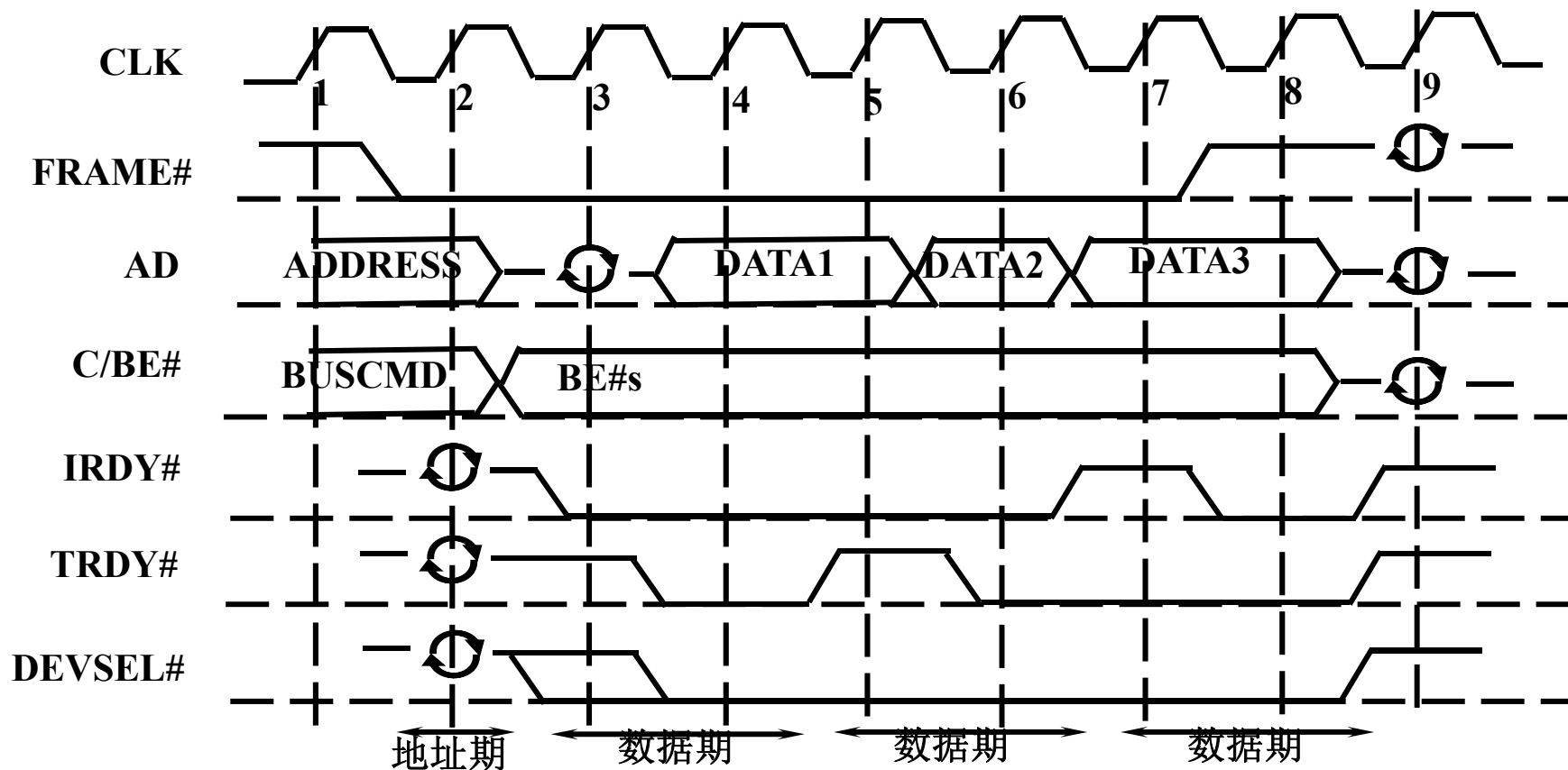


PCI总线单字（节）数据传输模式

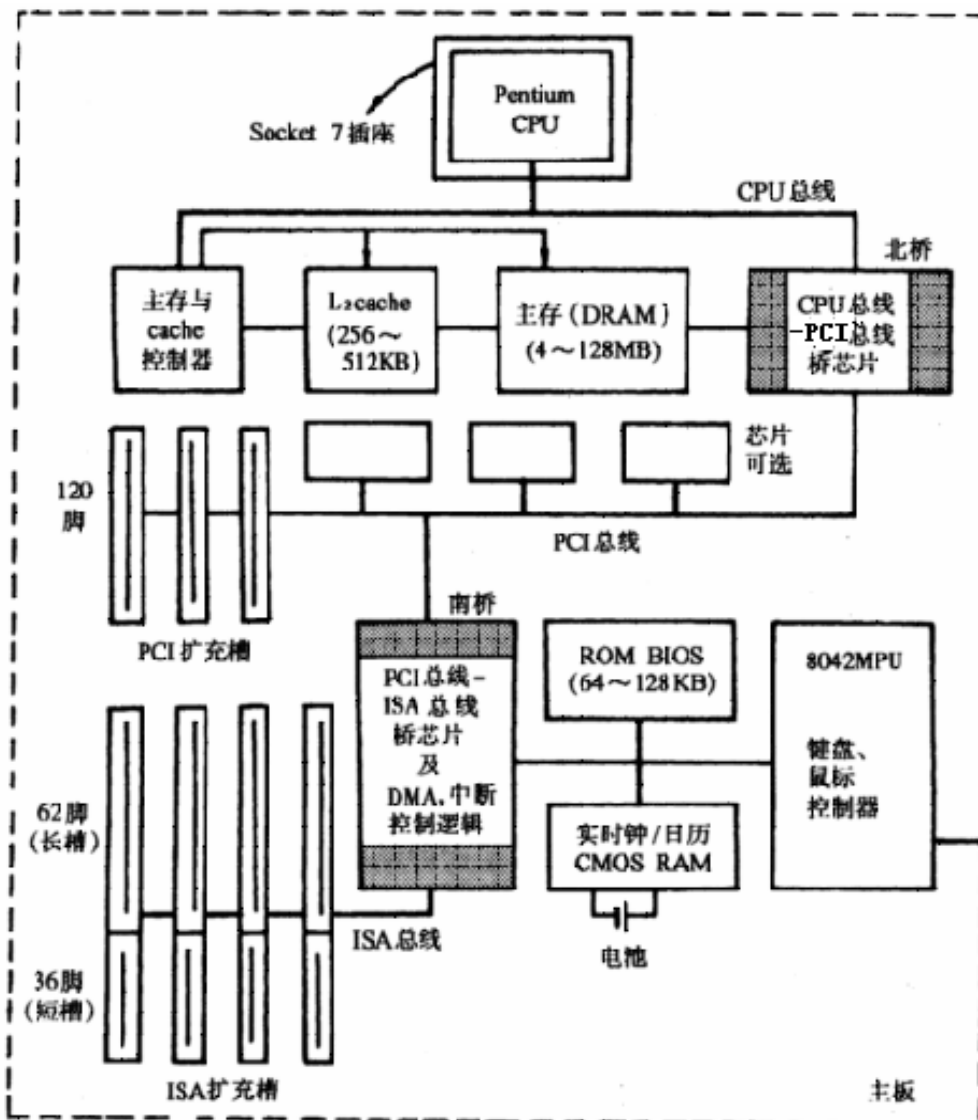


B优先级高于A。地址、数据复用。主设备与从设备都准备好即IRDY#及TRDY#均有效。

PCI总线突发数据传输模式



Pentium计算机主板总线结构图



三总线结构，即：
CPU总线、PCI总线和ISA总线。

主存与cache控制器

北桥（PCI的HOST桥）：

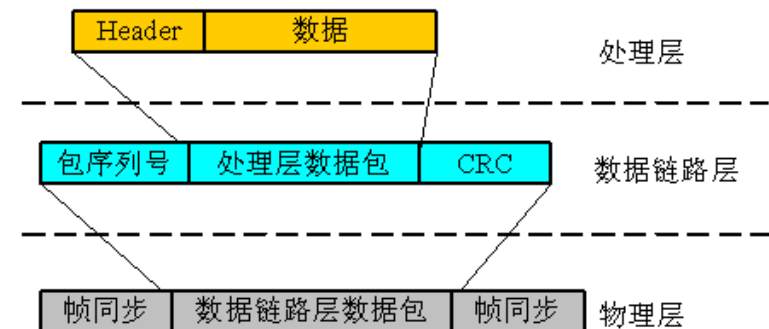
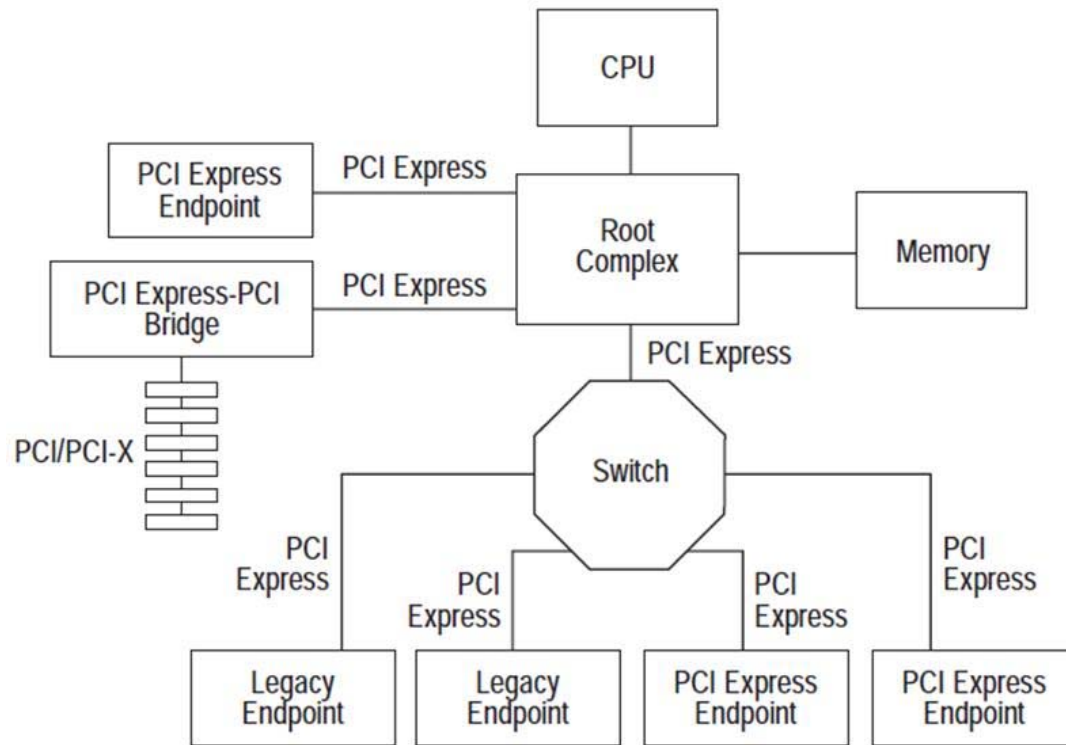
前端总线（CPU总线）— PCI桥
地址空间转换，仲裁，缓存

南桥：

PCI—ISA桥
中断、DMA

唐（p427）

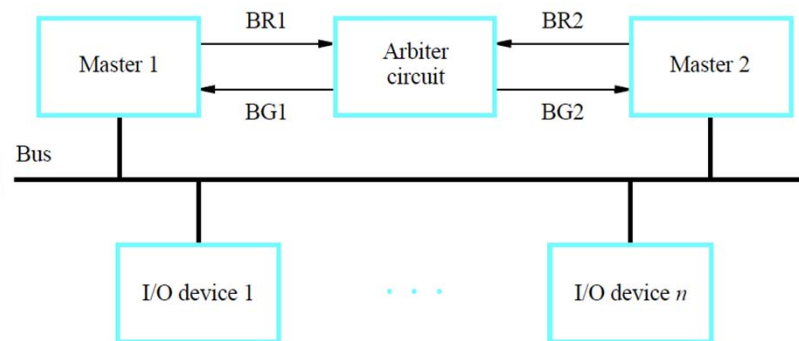
PCIE (PCI Express, intel, 2004)



- 采用星型拓扑 (点对点)
 - 根组件Root Complex, RC
 - 交换器Switch, SW
 - 端设备, EP, <总线号, 设备号>
 - 可为多功能设备: 功能号

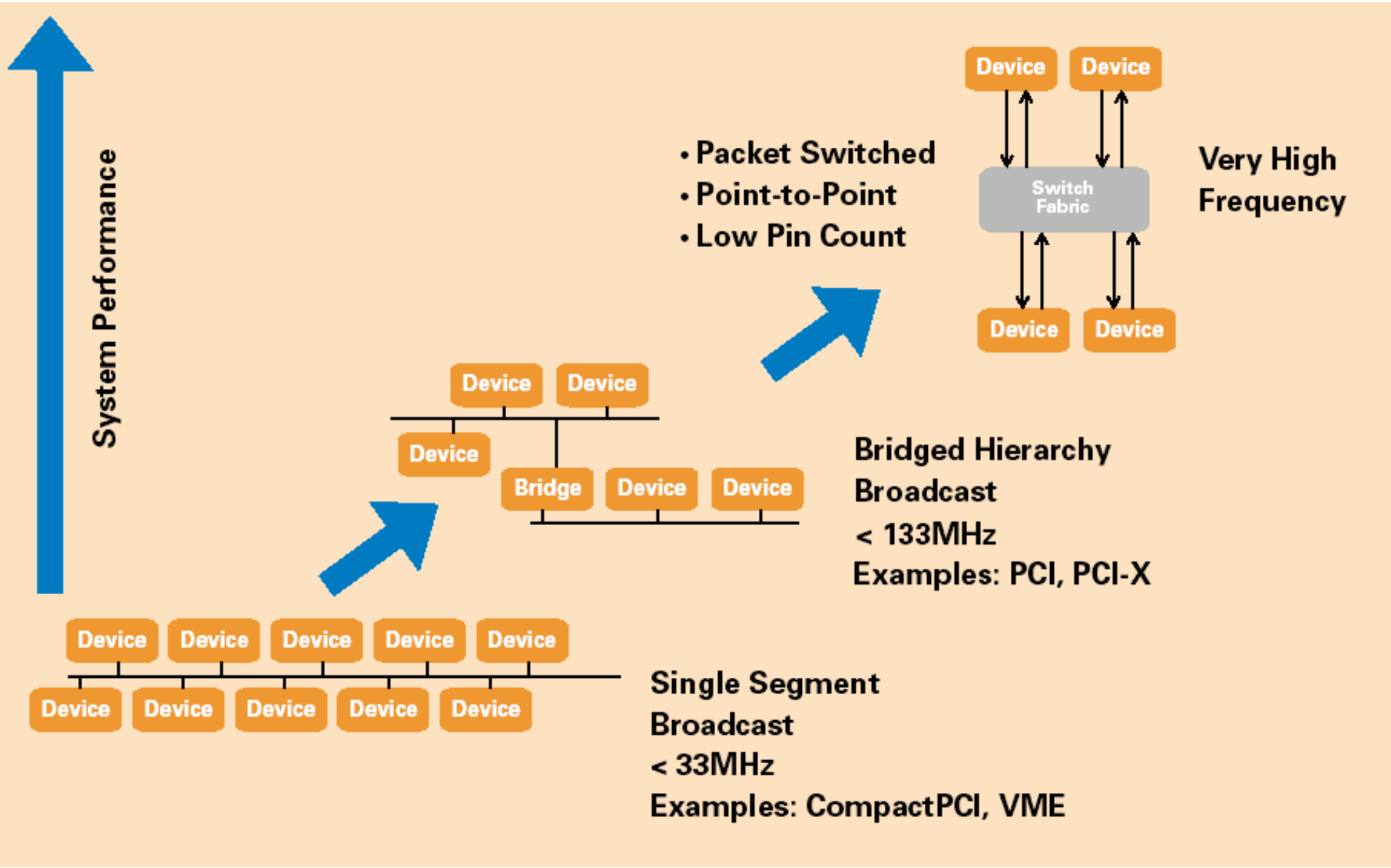
- 串行总线
 - 第一级RC所在的层级, 定义为 Bus0
 - 与PCI总线的寻址方式兼容
- 事务层、数据链路层和物理层
 - 数据报

总线驱动程序



- 设备抽象
 - 代表总线上的设备执行特定的操作
 - 是**总线控制器**、适配器等设备功能驱动程序
- 主要任务（例：PCI总线）
 - 枚举其总线上的设备
 - 响应 PnP 和电源管理 IRP（I/O 请求包）
 - 总线的多路访问（对某些总线）
 - 管理其总线上的设备
- 注意
 - 设备的读和写请求由设备功能驱动程序处理！
- 典型
 - PCI, PnP ISA, SCSI, USB

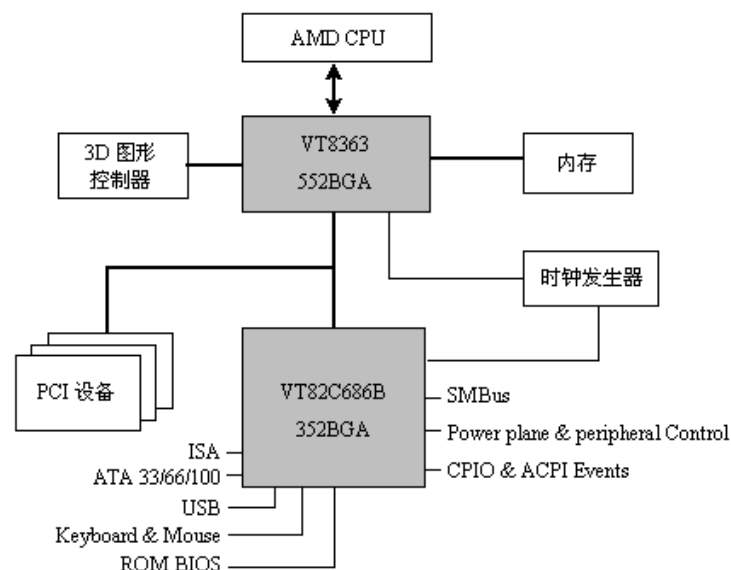
总线系统及其发展趋势





小结

- 总线分类、特性与性能指标, 拓扑结构
- 总线仲裁:
- 总线通信控制
 - 传输过程
 - 同步控制: 时序图
 - 总线时钟宽度?
- 总线数据传输
 - 串并行方式, 编码方式
 - 数据传输模式: 单字节、突发式
- 总线控制器: 功能? 如何实现?
- 软硬件接口: 总线驱动程序?
- 作业
 - 唐: 3.4、3.8、3.12 (选)、3.14、3.16





Thank You