

第3章 总线与主板

3.1 知识要点

总线（Bus）是由多个部件分时共享的公共信息传送线路。总线结构直接影响计算机各部件之间信息传递的效率。主板又称为主机板（Mainboard）、系统板（Systemboard）和 motherboard（Motherboard），是安装在微型计算机机箱内的一块电路板，其组成和布局，决定了计算机的体系结构，直接影响计算机的性能。所以，本章包含如下内容。

- (1) 总线及其规范。
- (2) 总线的分类。
- (3) 总线的性能指标。
- (4) 总线的工作原理。
- (5) 几种标准总线。
- (6) 主板的组成。
- (7) 主板的分类。

3.1.1 总线的有关概念

1. 总线的基本特性

- (1) 机械特性：指总线在机械上的连接方式。
- (2) 电气特性：指总线的每一根线上的信号传递方向及有效电平范围。
- (3) 功能特性：描述总线中每一根线的功能。
- (4) 时间特性：各信号有效的时序关系。

2. 总线的性能指标

- (1) 总线宽度：数据总线的数量，用 b （位）表示。
- (2) 总线周期：一次总线操作中所用的时间。
- (3) 总线带宽（标准传输率）：在总线上每秒传输的最大字节（B）量，用 MB/s 表示，即多少兆字节每秒。
- (4) 总线工作的时钟频率。
- (5) 多路复用技术。
- (6) 总线控制方式。
- (7) 其他指标：除了以上几项外，还有总线的同步方式、信号线数、负载能力和电源电压，能否扩展 64 位宽度等。

3. 总线分类

1) 按照总线传递的内容分类

- (1) 地址总线 (Address Bus, AB): 用来传递地址信息。
- (2) 数据总线 (Data Bus, DB): 用来传递数据信息。
- (3) 控制总线 (Control Bus, CB): 用来传递各种控制信号。

2) 按照总线所处的位置分类

- (1) 片内总线: CPU 芯片内部用于在寄存器、ALU 以及控制部件之间传输信号的总线。
- (2) 片外总线: CPU 芯片之外, 用于连接 CPU、内存以及 I/O 设备的总线。

3) 按照总线在系统中连接的主要部件分类

- (1) 存储总线。
- (2) DMA 总线。
- (3) 系统总线。
- (4) 设备 (I/O) 总线。

4) 按照系统中使用的总线数量分类

- (1) 单总线结构。
- (2) 双总线结构。
- (3) 三总线和多总线结构。

3.1.2 总线的工作原理

分时和共享是总线的两个基本特性。共享是指多个部件连接在同一组总线上, 各部件之间相互交换的信息都可以通过这组总线传送。分时是指同一时刻总线只能在一对部件之间传送信息。系统中的多个部件是不能同时传送信息的。

1. 总线通信的定时方式

1) 同步通信

同步通信的特点如下。

- (1) 系统总线设计时使 T_0 、 T_1 、 T_2 、 T_3 都有唯一明确的规定。
- (2) 采用了公共时钟, 每个部件什么时候发送或接收信息都由统一的时钟规定。
- (3) 传输效率较高, 但所有模块都强求一致的统一时限, 这种设计缺乏灵活性。

2) 异步通信

异步通信的特点如下。

- (1) 没有公共的时钟, 也没有固定的时间标准。

(2) 通过“请求”(Request)和“应答”(Acknowledge)方式(或称握手方式)来进行同步控制。

一般把异步应答关系分为不互锁、半互锁和全互锁3种类型,如图3.1所示。

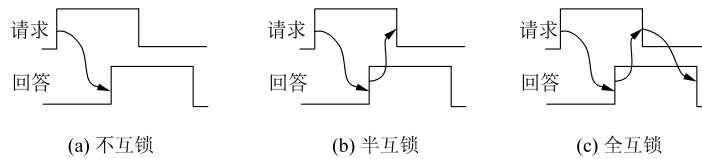


图 3.1 异步通信中请求与回答的互锁关系

3) 半同步通信

半同步通信的特点如下。

- (1) 采用系统时钟,但对于慢设备,可以延长传输数据的周期。
- (2) 增加一根信号线控制是否增加(插入)等待周期来延长传输周期,如图3.2所示。

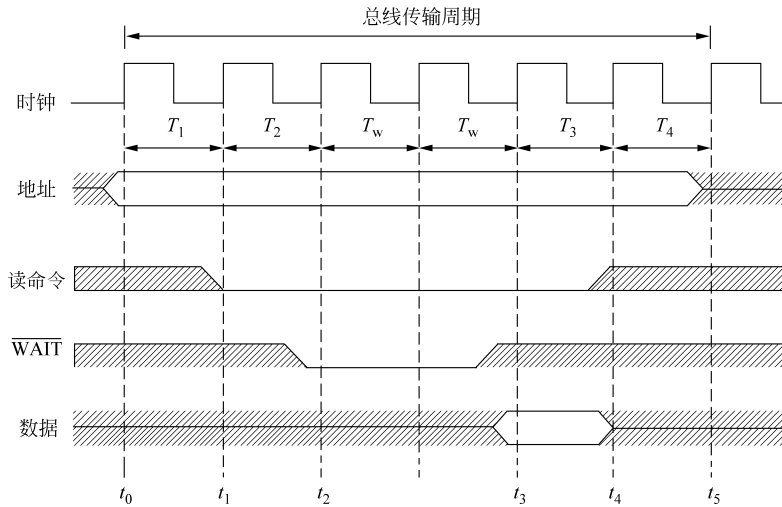


图 3.2 半同步通信中读数据过程的时序关系

4) 分离式通信

- (1) 每个模块占用总线使用权都必须提出申请。
- (2) 在得到总线使用权后,主模块在限定的时间内向对方发送信息,采用同步方式传送,不再等待对方的回答信号。
- (3) 各模块在准备数据的过程中都不占用总线,总线可以接受其他模块的请求。
- (4) 总线被占用时都在做有效工作,或者通过它发送命令,或者通过它传送数据,不存在空闲等待时间,充分地利用了总线的有效占用,从而实现了在多个主、从模块间进行交叉重叠并行式传送,这对大型计算机是极为重要的。

2. 总线的组成

- (1) 传输线: 地址线、数据控制线、时序和中断信号线、电源线、备用线。

- (2) 接口逻辑。
- (3) 总线控制器。

3. 总线中信号的传输过程

- (1) 请求总线。
- (2) 总线仲裁。
- (3) 目的寻址。
- (4) 信息传输。分两种情形。
 - ① 单周期方式：获得一次总线使用权后只能传输一个数据。
 - ② 突发式：获得一次总线使用权后可以连续进行多个数据的传输。
- (5) 错误检测。

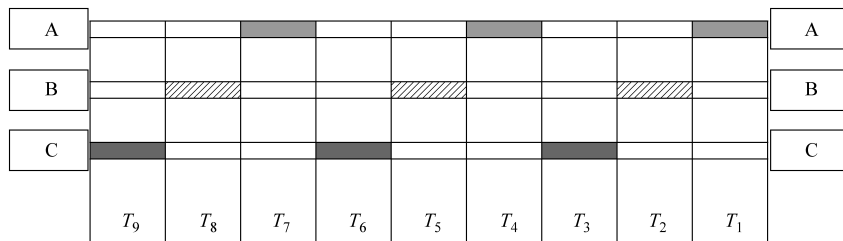
4. 总线的争用与仲裁

1) 多路复用法

特点：时间分片传输，如图 3.3 所示。



(a) 一条在不同时间片轮流接通3个设备的物理通道



(b) 相当于3条逻辑通道

图 3.3 时间分片传输示意图

2) 集中控制的优先权仲裁

(1) 链式查询方式。离总线控制器最近的部件具有最高优先权，离总线控制器越远，优先权越低。链式查询通过接口的优先权排队电路实现。

(2) 计数器定时查询方式。该方式采用一个计数器控制总线的使用权。计数器每次可以从 0 开始计数，也可以从终止点开始。如果从 0 开始，各部件的优先次序与链式查询法相同，优先级的顺序是固定的。

(3) 独立请求方式。在独立请求方式中，每一个共享总线的部件均有一对总线请求线

BR_i 和总线允许线 BG_i 。当该部件要使用总线时，便发出请求信号，在总线控制部件中排队。总线控制器可根据一定的优先次序决定首先响应哪个部件的总线请求，以便向该部件发出总线的响应信号 BG_i 。该部件接到此信号就获得了总线的使用权，开始传送数据。

3) 分布控制的优先权仲裁

分布式优先权仲裁有如下特点。

- (1) 所有设备都具有预先分配的仲裁号。
- (2) 仲裁器分布在各设备上。
- (3) 任何时刻，每个设备都可以发出总线使用请求。
- (4) 同时有两个以上设备发出总线使用请求时，高优先级别的设备赢得裁决。
- (5) 一个设备使用总线时，要通过总线忙信号阻止其他设备请求。

3.1.3 总线标准

1. 几种系统总线标准

- (1) ISA 总线。
- (2) 微通道结构 MCA 和 EISA。
- (3) PCI 总线。
- (4) AGP 总线。

2. 几种设备总线标准

- (1) ATA 与 SATA。
- (2) SCSI 与 SAS 总线。
- (3) USB 总线。
- (4) 光纤总线 FC。

3.1.4 主板

1. 主板及其关键部件

1) 主板的作用

主板的组成和布局决定了计算机的体系结构，直接影响计算机的性能。所以，主板是微型计算机最基本的也是最重要的部件之一。此外，主板提供的扩展槽（大都有 6~8 个），体现了开放式结构的理念，可以供外围设备控制卡（适配器）插接以及更换，为计算机相应子系统的局部升级提供了很大的灵活性。

2) 北桥和南桥

主板的关键组成部分是北桥（North Bridge）芯片和南桥（South Bridge）芯片。南北桥的划分，体现了主板的管理思想：将高速设备与中低速设备分别管理。

北桥芯片主要负责高速通道的控制，是主板上最重要的芯片，主要连接了 CPU、高速总线和内存通道，人们习惯称之为主桥 (Host Bridge)，也被简称为 MCH (Memory Controller Hub，内存控制中枢)。此外还连接图形通道，所以也简称 GMCH (Graphics and Memory Controller Hub，图形与内存控制中枢)。它集成了高速总线控制器，包括如下。

- (1) 系统前端总线 (北桥到处理器之间的总线) 控制器。
- (2) 存储器总线 (北桥到内存之间的总线) 控制器。
- (3) AGP 总线 (北桥到 AGP 之间的总线) 控制器。
- (4) PCI 总线接口控制器。
- (5) 加速中心 (AHA) 总线控制器。

此外，还集成了高端电源管理控制器、Cache (缓存) 控制器，所以北桥又称为系统控制器芯片。

北桥芯片决定了主板的规格，即可以决定主板支持哪种 CPU、支持哪种频率的内存条、支持哪种显示器。由于北桥芯片具有较高的工作频率，所以其发热量较高，需要一个散热器。目前的北桥芯片都支持双核甚至 4 核等性能较高的处理器。

南桥芯片简称 ICH (Input Output Controller Hub，I/O 控制中枢)，负责中慢速通道的控制，主要是对 I/O 通道的控制，包括 USB 总线、串行 ATA 接口 (连接硬盘、光盘)、PCIe 总线 (连接声卡、RAID 卡、网卡等) 和键盘控制器、实时时钟控制器和高级电源管理等。

南北桥芯片之间用高带宽的南北桥总线连接，以便随时进行数据传输。

2. 主板的物理组成

- (1) PCB。
- (2) 插槽。
- (3) 芯片。
- (4) 设备接口。
- (5) 供电模块。
- (6) 电气元件。
- (7) 主板驱动。
- (8) 跳线与 DIP。

3. 主板的分类

常见的微型计算机主板的分类方式有以下几种。

- (1) 按主板上使用的 CPU 分类。
 - (2) 按主板上 I/O 总线的类型分类。
 - (3) 按主板规格分类。
 - (4) 按应用环境分类。
 - (5) 其他主板分类方法。
- ① 按主板的结构特点分类，如基于 CPU 的主板、基于适配电路的主板、一体化主

板等。

- ② 按印刷电路板的工艺分类。可分为双层结构板、四层结构板、六层结构板等。
- ③ 按元件安装及焊接工艺分类。分为表面安装焊接工艺板和 DIP 传统工艺板。

3.2 习题解析

3.1 下列关于总线的说法中，全正确的是_____。

- a. 采用总线结构可以减少信息的传输量
- b. 总线可以让数据信号与地址信号同时传输
- c. 使用总线结构可以提高传输速率
- d. 使用总线结构可以减少传输线的条数
- e. 使用总线有利于系统的扩展
- f. 使用总线有利于系统维护

A. a、b、c、d B. b、c、d C. c、d、e D. d、e、f

参考答案：D。

3.2 下面关于控制总线的说法中，最正确的是_____。

- a. 控制总线可以传送存储器和 I/O 设备的地址信息
- b. 控制总线可以传送存储器和 I/O 设备的所有时序信号
- c. 控制总线可以传送存储器和 I/O 设备的所有响应信号
- d. 控制总线可以传送对存储器和 I/O 设备的所有命令

A. a、b、c B. b、c、d C. a、c、d D. c、d

参考答案：B。

3.3 在总线中，地址总线的功能是_____。

- A. 用于选择存储器单元
- B. 用于选择存储器单元和各个通用寄存器
- C. 用于选择进行信息传输的设备
- D. 用于指定存储器单元和选择 I/O 设备接口电路的地址

参考答案：D。在计算机中，只有主存和 I/O 设备接口的各端口需要专门的地址供 CPU 识别，所以，地址总线就是用来指定内存单元或 I/O 设备接口中的端口地址。

3.4 总线宽度决定于_____。

- A. 控制线的位宽 B. 地址线的位宽 C. 数据线的位宽 D. 以上位宽之和

参考答案：C。

3.5 “数据总线进行双向传输”这句话描述了总线的_____。

- A. 物理规范 B. 电气规范 C. 功能规范 D. 时间规范

参考答案：B。

电气规范指总线的每一根线上信号的传递方向及有效电平范围、动态转换时间、负载能力等。一般规定送入 CPU 的信号称为输入信号 (IN)，从 CPU 发出的信号称为输出信号

(OUT)。

3.6 在系统总线中，地址总线的位数与_____有关。

- A. 机器字长 B. 存储单元个数 C. 存储字长 D. 存储器带宽

参考答案：B。

3.7 同步通信比异步通信具有较高的传输率，这是因为_____。

- A. 同步通信不需应答信号
B. 同步通信方式的总线长度较短
C. 同步通信按一个公共时钟信号进行同步
D. 同步通信中各部件存取时间较短

参考答案：C。此题中 B、D 答案很明显是错误的。在 A 和 C 中看起来两个答案都正确，但实际上 A 中的同步信号不需要应答信号的主要原因是由于在通信中采用了同一公共时钟，所以，归根到底是使同步通信有较高的数据传输率。

3.8 试说明总线结构对计算机性能的影响。

参考答案：计算机总线是计算机模块间传递信息的通路，在计算机系统中占有十分重要的位置。从结构上讲，总线由两部分组成：母线框架和各部件的插板。总线结构不同，总线具有的性能不同，相应的计算机的性能差别很大。总线有 3 个重要的性能指标：总线的宽度、总线的传输率和总线的负载能力。总线的宽度是指数据总线的数量，传输率是指总线上每秒钟传输的最大字节量。总线越宽，数据传输率越大，则整机的速度就会提高。总线的负载能力一般是指可连接的扩增电路板数。总线的负载能力越强，则计算机可配置的外设越多。除此之外，总线的结构越简单（信号线少、可多路复用、控制硬件简单），计算机的结构也变得相对简单。总线的控制方式越灵活，则用户对计算机就越容易操作。

3.9 某总线共有 88 根信号线，其中数据总线 32 根，地址总线 20 根，控制总线 36 根，总线的工作频率为 66MHz，则总线宽度为_____b，传输速率为_____MB/s。

- A. 32 254 B. 20 254 C. 32 264 D. 20 264

参考答案：C。

在并行传输中，若一个总线周期等于一个总线时钟周期，则

$$\text{总线宽度} = \text{数据线根数} = 32$$

$$\text{传输速率} = \text{工作频率} \times \text{总线宽度} = 66\text{MHz} \times 32\text{b}$$

$$= 66\text{MHz} \times 4\text{B} = 264\text{MB/s}$$

3.10 某 64 位总线的传输周期是 10 个时钟周期传输 25 个字的数据块。试计算：

(1) 当时钟频率为 100MHz 时，总线的数据传输率。

(2) 当时钟频率减半后的数据传输率。

参考答案：一个时钟周期中传输的数据量为

$$25 \times 64\text{b} / 8\text{b} / 10 = 20 \text{ B} / \text{s}$$

(1) 时钟频率为 100 MHz 时，总线的传输率为

$$20\text{B/s} \times 100\text{MHz} = 2000\text{MB/s}$$

(2) 当时钟频率减半后的数据传输率为 1000MB/s。

3.11 什么是总线的主模块？什么是总线的从模块？

参考答案：连接到总线上的模块中，具有控制总线能力的模块（通常是 CPU 或以 CPU 为中心的逻辑模块）称为主模块。主模块在获得总线控制权后能启动数据信息的传输。与之对应的本身不具备总线控制能力的模块称为从模块，从模块只能对总线上的数据请求做出响应，被动地发送和接收信息。

3.12 在 3 种集中式总线控制中，_____方式响应时间最快，_____方式对电路故障最敏感。

- A. 链式查询 B. 计数器定时查询 C. 独立请求

参考答案：C、A。在 3 种集中式总线控制中，独立请求方式响应时间最快。每个共享总线的部件均有一对总线请求线和总线应答线，各主设备之间并行工作，仲裁时间较短。链式查询方式对电路故障最敏感。链式结构决定了如果有一个主设备发生故障，就会影响其后的其他主设备的总线请求。

3.13 从性能指标上，对 AGP 和 PCI 的最新标准进行比较。

参考答案：

AGP (Accelerated Graphics Port) 总线是一种为了提高视频带宽而设计的总线规范。AGP 总线具有如下一些特点。

(1) AGP 总线将视频处理器与系统主存直接相连，避免了经过 PCI 总线造成的系统瓶颈，提高了 3D 图形数据的传输速度。

(2) 系统主存可以与视频芯片共享，在显存不足的情形下，可以调用系统主存存储纹理数据。

(3) 使用双重驱动术。采用新的低电压规范，允许在一个 66MHz 的总线时钟内传输一到两次数据。

(4) CPU 访问系统主存与 AGP 访问显存可以并行进行，显示带宽也不与其他设备共享。

(5) 数据读写采用流水线操作，减少了内存等待时间，有助于提高数据的传输速率。

(6) 采用带边信号传输技术，在总线上调制使地址信号与数据信号分离，来提高随机内存访问速率。

PCI (Peripheral Component Interconnect) 总线是目前得到最广泛应用的总线。PCI 独立于处理器。它的兼容性和可扩充性好，支持无限读写突发方式，有多级缓冲、支持两种电压标准。PCI 有即插即用功能。

3.14 什么是 SCSI 设备？

参考答案：简单地说，SCSI 设备就是使用 SCSI 技术的设备。SCSI (Small Computer System Interface, 小型计算机系统接口) 是一种智能的通用接口标准。它具有如下特点。

(1) SCSI 接口可以同步或异步传输数据，同步传输速率可以达到 10MB/s，异步传输速率可以达到 1.5MB/s。

(2) SCSI 是个多任务接口，设有母线仲裁功能。挂在一个 SCSI 母线上的多个外设可以同时工作。SCSI 上的设备平等占有总线。

(3) SCSI 接口接到外置设备时，它的连接电缆可以长达 6m。

原先，支持 SCSI 接口的外设产品仅有硬盘、磁带机两种，现在已经扩展到扫描仪、光

驱、刻录机等各种设备。

3.15 USB 由哪几部分组成？各有什么功能？

参考答案：USB（Universal Serial Bus）通用串行总线是一种新型的总线。

它使用方便，支持热插拔。可以连接多个不同的设备，而过去的串口和并口只能连接一个设备。

USB 接口速度快的最高传输率可达 12Mb/s，比串口快了整整 100 倍，比并口也快了十多倍。连接的方式十分灵活，既可以使用串行连接，也可以使用 USB 集线器独立供电，USB 电源能向低压设备提供 5V 的电源，所以，新的设备就不需要专门的交流电源了。USB 支持多媒体，提供了对电话的两路数据支持。

USB 存在的问题是，连接的设备太多，可能导致一些设备失效。如果使用高电耗的设备，会导致供电不足。

在 USB 规范中，要求主控器具有根集线器的功能，为集线器设备与主控器设备之间提供电气接口，进行数据传输。

3.3 自测练习

3.3.1 选择题

- 在总线接口中，设备状态字寄存器存放_____。
A. CPU 的工作状态
B. I/O 工作状态
C. 中断状态
D. 以上都不对
- 按传送信息的种类，系统总线分为_____。
A. 地址总线、数据总线
B. 地址总线、数据总线和控制总线
C. 地址总线、数据总线和响应线
D. 数据总线和控制总线
- 使用总线结构便于增加或减少 I/O 设备，也_____。
A. 减少了信息传输线的数目
B. 提高了信息传输速度
C. 减少了信息传输量
D. 以上都对
- 设计 AGP 总线结构是为_____。
A. 传输地址和控制信息
B. 提高视频带宽
C. 两个总线主设备
D. 以上都不对
- 数据总线的宽度取决于_____。
A. 地址位数
B. 计算机的字长
C. I/O 设备
D. 以上都不对
- 在微型计算机中，I/O 设备通过_____与主板的系统总线相连接。
A. 寄存器
B. 控制器
C. 计数器
D. 适配器
- 计算机采用总线结构是为了_____。
A. 减少信息的传输量
B. 提高信息的传输速度
C. 简化传输结构
D. 提高存储器的访问速度
- 单总线是 CPU 与_____交换数据的共享通道。

- A. 内存 B. 外存 C. I/O 设备 D. 计算机其他部件
9. 双总线是 CPU 与 (1) 和 (2) 交换数据的共享通道, 其目的是 (3) 。
- (1) A. 内存 B. 外存 C. 输入设备 D. 高速设备
- (2) A. 输出设备 B. 外存 C. I/O 设备 D. 高速设备
- (3) A. 提高主存速度 B. 提高 CPU 速度
C. 提高输入设备速度 D. 提高系统效率
10. PCI 总线是 位总线。
- A. 8 B. 32 C. 16 D. 64
11. PCI 总线与系统时钟无关, 它的传输机制是 。
- A. 串行传输 B. 突发式传输 C. 并行传输 D. 以上都不对
12. 系统总线中控制线的功能是提供 。
- A. 主存、I/O 设备的控制与响应信号 B. 主存、I/O 设备的响应信号
C. 时序信号 D. 数据
13. 系统总线中地址线的功能是 。
- A. 选择外存单元地址 B. 选择 I/O 设备
C. 选择主存地址 D. 指定主存和 I/O 设备接口的地址
14. 连接两个计算机之间的总线, 称为 总线。
- A. 系统 B. 外 C. 通信 D. 内
15. 同步通信比异步通信具有较高的传输频率, 这是因为 。
- A. 总线长度短、数量多 B. 不需要应答信号
C. 有同步时钟信号 D. 以上都不对
16. 下面 是正确的。
- A. 总线由 CPU 控制 B. 接口一定要和总线相连
C. 通道用来替代接口 D. 以上都不对
17. 在链式查询方式下, 。
- A. 总线设备的优先级相同 B. 物理位置靠近控制器的设备, 优先级高
C. 各设备的优先级可变 D. 以上都不对
18. 在计数器定时查询方式下 (每次计数都从 0 开始), 则 。
- A. 设备号小的优先级高 B. 设备号大的优先级高
C. 设备使用总线机会相等 D. 以上都不对
19. 在计数器定时查询方式下 (顺次计数), 则 。
- A. 设备号小的优先级高 B. 设备号大的优先级高
C. 设备使用总线机会相等 D. 以上都不对
20. 设备与设备之间的连接除了使用总线外, 也有使用 的。
- A. 设备线 B. 专用线 C. 网络线 D. 以上都不对
21. PCI 总线是能实现外部设备 。
- A. 互访性 B. 即插即用 C. 可扩性 D. 以上都不对

3.3.2 填空题

1. 总线可分_____、_____和_____。
2. 总线_____计算机多个部件，是进行数据传送的_____。
3. 采用复用技术在一条信号线上传输信号，使用时必须_____。
4. 计算机系统中按总线所连接部件的不同，可分为_____、_____、_____3 种类型。
5. CPU、内存、I/O 设备之间相互连接的逻辑部件是_____总线。
6. 连接主机与 I/O 设备之间的逻辑部件是_____。
7. 不同的信号在同一条信号线上传输并分时使用，则称为总线_____技术。
8. 微机的标准总线由 ISA 发展到 64 位，它是_____总线。
9. 总线的协议是_____。
10. CPU 芯片内部的总线是内部总线，也称为_____级总线。
11. 数据只能从总线的一端传输到另一端，不能反向传输，称为_____总线。
12. 在计数器定时查询方式下，_____的设备可以使用总线。
13. 串行总线接口应具有_____转换的功能。
14. 主设备可_____，而从设备_____。
15. 总线控制方式可分为_____式和_____式。
16. 在异步方式下，总线操作可以通过_____信号相互同步。
17. 单位时间内总线传输数据的能力是一个重要指标，称为_____。
18. 总线的组成包括 3 个部分：_____、_____和_____。
19. 总线按通信控制方式有_____、_____。
20. 总线的信息传输方式有_____、_____。
21. IEEE 1394 总线是一种_____接口，目前已成为_____的传输标准。
22. 总线的周期是指_____。
23. 总线工作频率为 33MHz，宽度为 32b，传输率为_____。
24. 总线上的主模块是指_____，从模块是指_____。
25. 微机有 16 根数据线，总线时钟周期频率为 80MHz，若总线的数据周期为 4 个时钟周期传输一个字，计算总线的数据传输速率为_____。
26. _____、_____和_____组成了时序系统。
27. 不同信号可在一条信号线上传输，则称_____，传输到目的站后可以_____。
28. 总线标准具有 Plug and Play 功能，称为_____。
29. 一个总线传输周期包括_____4 个阶段。
30. USB 总线是通用_____总线，其特点为_____、_____和_____。
31. 在异步控制方式中，各个操作采用_____方式协调工作。

3.3.3 简答题

1. 某总线在一个总线周期中并行传送 4B 的数据, 假设一个总线周期等于一个总线时钟周期 (总线时钟频率为 30MHz), 求总线带宽是多少?
2. 简述总线的分类。
3. 简述总线仲裁及其方式。
4. 简述同步控制和异步控制的区别。
5. 计算机利用总线结构有何优点?
6. 说明总线标准化的重要性。
7. 在异步串行传输中, 每秒可传输 30 个数据帧, 一个数据帧包含起始位 1 位、数据位 7 位、奇偶校验位 1 位、结束位 1 位。求它的波特率和比特率。
8. 总线的一次请求有几个阶段?
9. 系统总线接口的功能是什么?
10. 比较机器总线仲裁的两种方法, 画出它的简单电路图。
11. 比较总线控制中链式查询、计数器定时查询和独立请求方式的特点。
12. 机器的时钟频率为 100MHz。总线传输周期为 5 个时钟周期可传送 16 位, 计算总线数据的传输速率。
13. 在串行传输通信中, 一个数据帧含有 1 位起始位, 8 位数据位, 1 位校验位和 1 位停止位, 它的比特率为 320 波特, 计算其波特率。
14. 在一个总线周期中并行传输 64B 的数据, 一个总线周期与一个总线时钟周期相等, 为 75MHz, 求总线带宽是多少?
15. 总线的一次数据传送过程大致分哪几个阶段?
16. 总线分几个层次?
17. 简述串行传输与并行传输的特点。
18. 影响总线带宽的主要因素是哪些?
19. 波特率和比特率之间有什么对应关系?
20. 如何在物理层提高总线的性能?
21. 如何在逻辑层提高总线的性能?

3.4 自测练习参考答案

3.4.1 选择题参考答案

- | | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|
| 1. B | 2. B | 3. A | 4. B | 5. B | 6. D | 7. C | 8. D |
| 9. (1) A | (2) C | (3) D | 10. D | 11. B | 12. A | 13. C | 14. C |
| 15. C | 16. B | 17. B | 18. A | 19. C | 20. B | 21. B | |

3.4.2 填空题参考答案

1. 数据总线 地址总线 控制总线
2. 连接 通路
3. 分用
4. 系统 内存 I/O
5. 系统
6. I/O 接口
7. 复用
8. PCI
9. 为实现总线数据传输的规则
10. 芯片
11. 单向
12. 设备号与计数值相同
13. 串并行
14. 获得总线控制权 响应主设备控制
15. 集中 分布
16. 应答
17. 数据传输速率
18. 传输线 接口逻辑 总线控制器
19. 同步通信 异步通信
20. 串行传输 并行传输
21. 高效串行 数码影像设备
22. 总线一次操作所用的时间
23. 132MB/s
24. 发布控制命令的模块 响应命令的模块
25. 40MB/s
26. 周期 节拍 工作脉冲
27. 复用 分用
28. 即插即用
29. 申请分配、寻找地址、传输数据、传输结束
30. 串行 高速 易扩充 即插即用
31. 应答

3.4.3 简答题参考答案

1. 参考答案：总线带宽 = $4B \times 30MHz = 120MB/s$
2. 参考答案：总线应用很广，形态多样，从不同的角度可以有不同的分类方法。
(1) 按照总线传递的信息分类。

- ① 地址总线 (Address Bus, AB): 用来传递地址信息。
- ② 数据总线 (Data Bus, DB): 用来传递数据信息。
- ③ 控制总线 (Control Bus, CB): 用来传递各种控制信号。

(2) 按照总线所处的位置分类。

- ① 片内总线: CPU 芯片内部用于寄存器、ALU 以及控制部件之间传输信号的总线。
- ② 片外总线: CPU 芯片之外, 用于连接 CPU、内存以及 I/O 设备的总线。

(3) 按照总线在系统中连接的主要部件分类。

- ① 存储总线。
- ② DMA 总线。
- ③ 系统总线。
- ④ 设备 (I/O) 总线。

(4) 按照系统中使用的总线数量分类。

- ① 单总线结构。
- ② 双总线结构。
- ③ 多总线结构。

(5) 其他分类方法。

按数据传送方式, 可分为并行传送总线和串行传送总线。

按照并行传送总线传送的数据总宽度, 可分为 8 位、16 位、32 位和 64 位总线等。

3. 参考答案: 当多个模块同时需要使用总线时, 总线控制机构中的判优和仲裁逻辑则按一定的判优原则来决定哪个模块先使用总线。

总线仲裁方法有集中式 (链式查询方式、计时器定时查询方式和独立请求方式) 和分布式方法 (各种模块可同时请求使用和检测总线的忙闲)。

4. 参考答案: 同步控制中有统一的公共时钟控制信号, 而异步控制则没有统一的控制信号。同步控制简单, 但时间上有些浪费; 异步控制比较复杂, 没有时间上的浪费。

5. 参考答案:

(1) 简化硬件结构。面向总线的计算机体系, 其 CPU 存储器及 I/O 插件均可连接总线工作, 机构清晰、简单。

(2) 系统可扩性好。设计时尚留有一些插口, 随时可增加插件, 其维护也简单。

(3) 系统更新性好。各种插件的性能提高后, 不影响其他插件。

6. 参考答案: 总线是计算机系统模块化的产物, 相同功能的部件, 不同生产厂商的部件在实现方法上不尽相同, 为了使相同功能部件可互换替用, 这要求它们按总线标准来生产。

7. 参考答案: $\text{波特率} = (1+7+1+1) \times 30 = 30$, $\text{比特率} = 30 \times 7 = 210$ 。

8. 参考答案: 总线的一次请求大致分 5 个阶段: 总线请求、总线裁决、寻找目的地址、信息传输和状态回送。

9. 参考答案: 系统总线连接系统各功能模块及设备, 其接口应具有以下功能。

- (1) 依指令信息控制总线设备操作。
- (2) 具有数据缓存功能, 以协调各模块及设备的速度。

- (3) 提供设备状态，让 CPU 对设备进行控制。
- (4) 完成数据转换，如 A/D、串并行转换。
- (5) 具有程序中中断功能，为设备启动、停止服务。

10. 参考答案：有集中式控制和分布式控制两种总线仲裁方式，集中式控制逻辑集中在一处，它依靠忙闲和允许总线，总线请求 3 条控制线进行，其优先级按顺序响应，总线数少。集中式控制分链式查询方式、计数器定时查询方式和独立请求方式（见图 3.4）；而分布式控制中，控制逻辑分布在各个设备中。

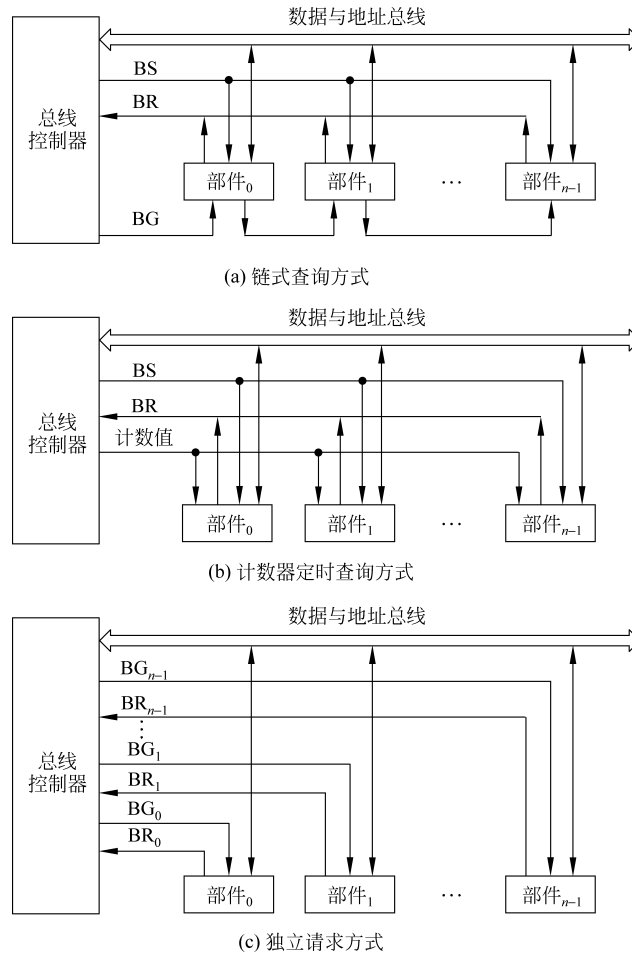


图 3.4 总线控制方式

11. 参考答案：链式查询方式是总线允许信号串行地从—个部件（I/O 接口）送到下一个部件，若查询到达的部件没有请求总线，则允许信号继续往下传，直到到达有总线请求部件为止。链式查询中离总线控制器越近优先级越高。结构简单，易扩充，但一旦一个设备接口有故障，会严重影响整个总线的正常工作。

计数器定时查询方式：通过计数器获得各设备地址线进行总线使用控制。设备优先级可以不固定，控制电路复杂些。

独立请求方式：每一个共享总线的部件均有一对总线请求线和允许线。当部件要使用总线时，便发出请求信号，在总线控制器中排队，其响应时间块电路更复杂。

12. 参考答案：1 个时钟周期为 $1/f=1/100\text{MHz}=0.01\mu\text{s}$

5 个时钟周期为 $0.01\times 5=0.05\mu\text{s}$

故数据传输速率： $16\text{b} / 0.05\mu\text{s}=320\times 10^6\text{b/s}$

13. 参考答案：每秒传输数据帧= $320/8=40$

波特率= $(1+8+1+1)\times 40=440$ （波特）

14. 参考答案：总线带宽= $64\text{B}\times 75\text{MHz}=4800\text{MB/s}$

15. 参考答案：总线的一次数据传送过程大致为：请求总线、总线仲裁、寻找目的地址、传输数据、返回状态。

16. 参考答案：总线一般分 3 个层次。

(1) 芯片级总线：CPU 内部连接各寄存器及运算部件之间的数据通道。

(2) 板块级总线：连接主机印刷线路板上 CPU 和主存等部件的总线。

(3) 系统级总线：连接系统中各个功能模块和设备。

17. 参考答案：串行传输是数据在一条线路上一位一位依次传输。传输线路数少，传输速度慢，可用于长距离的数据传输。

并行传输是每个数据位都有独立的一条传输线，各个数据位同时传输。传输速度快，传输线路数多，可用于短距离数据传输。

18. 参考答案：总线带宽是总线能提供的数据传输速率，即在总线上每秒钟传输信息的字节数。影响总线带宽的主要因素有总线宽度、传输距离、总线发送和接收线路的工作频率、数据传输形式等。

19. 参考答案：波特率是信息传输中码元的传输速率单位，而比特率是信息量的单位。当一个码元只携带 1 比特信息量时，每秒比特和波特在数值上相等。

20. 参考答案：主要是提高总线信号的传输速度，即增加总线宽度、增加传输的数据长度、减少总线长度、降低信号电平、采用差分信号和多条总线。

21. 参考答案：主要是简化总线传输协议、采用复用技术等。

第4章 I/O 接口与数据交换控制

4.1 知识要点

本章主要介绍外部设备与 CPU 对输入输出过程的控制方式，内容主要有两部分。

- (1) I/O 接口。
- (2) CPU 对 I/O 过程的控制方式。

4.1.1 设备接口

任何数字计算机的用途很大程度上取决于它所能连接的外围设备的范围。遗憾的是，由于外围设备种类繁多，速度各异，不可能简单地把外围设备连接在 CPU 上。因此，必须寻找一种方法，与某种计算机连接起来，使它们可以一起正常工作。通常这项任务用适配器部件来完成。通过适配器可以实现高速 CPU 和低速外设之间速度上的匹配和同步，并实现计算机和外设之间的所有数据传送和控制。适配器也称为接口。

1. 影响外部设备与主机连接方式的主要因素

1) I/O 设备工作速度的影响

I/O 设备种类繁多、结构各异，采用的技术不同，工作速度参差不齐，并与 CPU 相差甚大。很难将这样的设备直接与 CPU 连接在一起工作，需要有个中间缓冲。

2) 数据传送方式

- (1) 并行传送。
- (2) 串行传送。

3) 数据通信的同步方式

- (1) 同步通信（发送端与接收端之间有统一的时钟）。
- (2) 异步通信（发送端与接收端之间无统一的时钟，采用应答控制方式）。

4) 传送信息的种类

- (1) 设备地址信息。
- (2) 数据。
- (3) 设备的状态信息。
- (4) 控制信息。

5) I/O 系统的工作模式

- (1) 程序控制直接传送模式。
- (2) 程序查询控制模式。
- (3) 程序中断控制模式。
- (4) 直接存储器访问 (DMA) 模式。
- (5) 通道控制模式。
- (6) I/O 处理机控制模式。

2. I/O 接口的功能与类型

1) I/O 接口的功能

不同外围设备的接口有所不同，但都可以实现如下功能。

- (1) 设备选择，即通过地址译码选择要操作的设备。只有被选中的设备才可以与计算机进行数据交换或通信。
- (2) 数据缓冲与锁存，以实现外部设备与计算机之间的速度匹配。
- (3) 数据格式转换。如数据宽度变换等。
- (4) 信号特性匹配。当计算机的信号电平与外部设备的信号电平不同时，实现匹配变换。
- (5) 接收 CPU 的控制命令，监视外设的工作状态。

2) I/O 接口的分类

- (1) 按照数据传输的形式，I/O 接口分为并行接口和串行接口。由于所用的传输线根数少，特别适合于远距离的信息传送。由于计算机内部是并行传输，当外部是串行传输时，需要串并行转换接口。
- (2) 按照时序控制方式，I/O 接口分为同步接口 (I/O 接口与系统总线由同一时序信号控制，但接口与外设之间允许有独立的时序) 和异步接口 (接口与系统总线之间不是靠同一时钟，而是靠应答机制控制)。
- (3) 按照 CPU 对数据传输的控制方式，I/O 接口分为程序查询接口、中断接口、DMA 接口等。
- (4) 按照接口的通用性，I/O 接口分为专用接口 (如显示接口、磁盘接口、打印机接口、键盘接口等) 和通用接口。
- (5) 按照使用的灵活性，I/O 接口分为可编程接口和不可编程接口两种。

3. I/O 接口的结构

如图 4.1 所示，一般说来 I/O 接口可以分为两个面：面向计算机的一面称为系统端，面向外部设备的一面称为设备端。

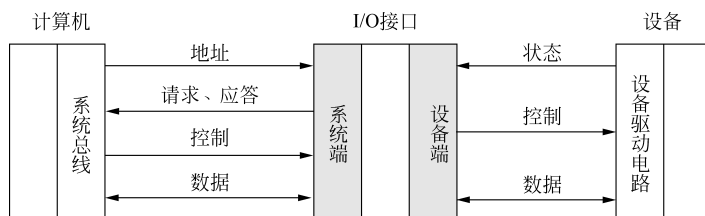


图 4.1 I/O 接口的简单模型

1) 设备端与设备连接

设备端与设备连接，用于进行下列信息交换。

- (1) 接收设备的状态信号，如“是否准备好”“还是在忙”等。
- (2) 向设备发送控制信号。
- (3) 与设备进行数据交换。

2) 系统端与计算机连接

系统端与计算机连接，用于进行下列信息交换。

- (1) 接收计算机地址总线送来的地址信息，进行地址译码，选择端口号。
- (2) 向计算机发送请求或应答信号。
- (3) 接收计算机控制总线送来的控制信号。
- (4) 与计算机之间进行数据交换。

进一步细化，可以得到图 4.2 所示的 I/O 接口逻辑结构。

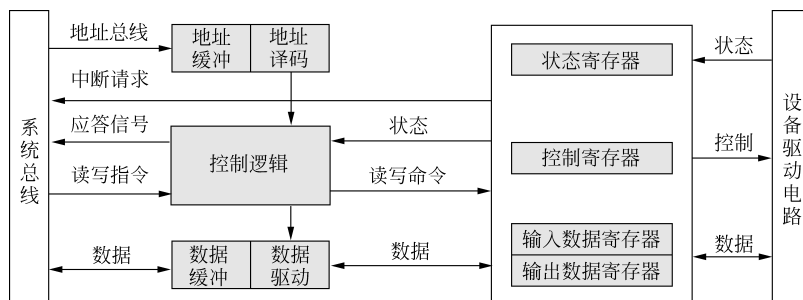


图 4.2 I/O 接口逻辑结构

地址缓冲与地址译码接收地址总线上传送来的地址信号，经过译码产生 I/O 接口的片选信号，并对内部有关寄存器的端口选择信号。

控制逻辑接收 CPU 发来的读写控制信号和时序信号，根据这些信号对 I/O 接口内部的寄存器发出操作控制信号，并可以向 CPU 发出相应的应答信号。

状态寄存器由一组状态触发器组成，每一个状态触发器用于表明设备的一种状态。其中最重要的状态触发器有 BS (Busy, 设备忙) 触发器和 RD (Ready, 设备就绪) 触发器。当程序启动一台 I/O 设备时，就将其接口中的 BS 置 1；若设备做好一次数据的接收或发送，则会发出一个信号将 RD 置 1。