



微機電系統封裝技術

MEMS Packing

余志成
高雄第一科技大學機械系

Department of Mechanical and Automation Engineering
National Kaohsiung First University of Science and Technology

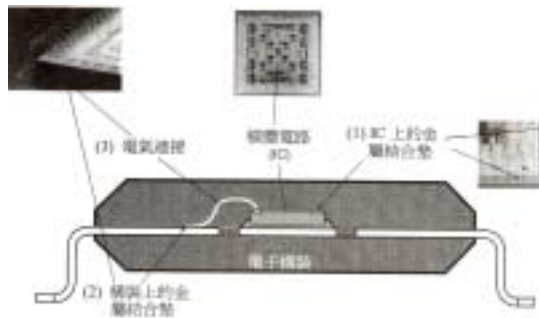
Micro-Electro-Mechanical System Lab.



封裝技術

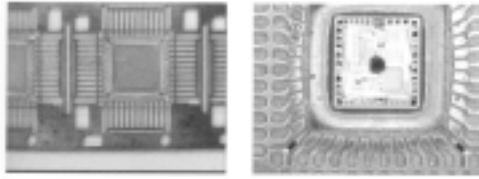
目的

- ▶ 保護裸晶片不受外界物理及化學變動因素影響
- ▶ 提供晶片電器訊號絕緣保護
- ▶ 配線避免訊號延遲、互擾與衰減



黏晶與打線

- 黏晶：以銀膠將晶粒黏在導線架上



黏晶前

黏晶

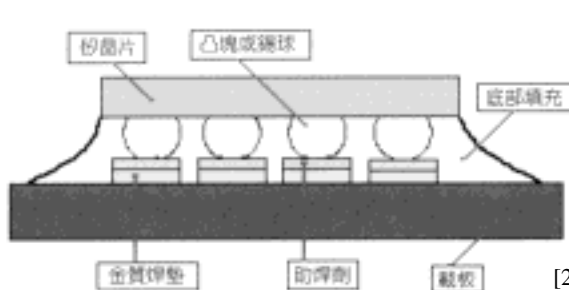
- 打線：以極細金線 (18-50 μ m) 連接晶粒接點到導線架



[2]

覆晶

- 翻轉晶片直接將晶粒上的電器接點與基板結合，可減少打線造成的高頻寄生效應，並縮小封裝面積。



[2]



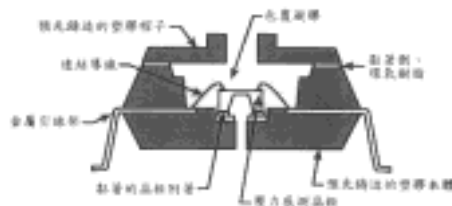
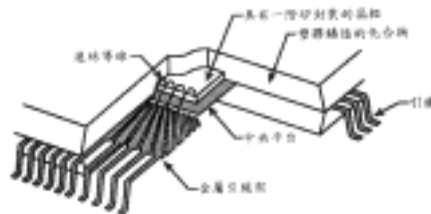
基本封裝類形比較

- 塑膠封裝
 - ▶ 低成本但不適合惡劣環境
 - ▶ 非密閉構裝，構裝方法可採用後壓模與前壓模
- 陶瓷封裝
 - ▶ 電絕緣體、良好熱導體
 - ▶ 可構成流體MEMS流通孔與歧管封裝
 - ▶ 燒結溫度高(800~1600°C)，且為完全訂製故成本高
- 金屬封裝
 - ▶ 可滿足大多數MEMS產品低腳數(I/O)的特點，適合短時間小量的原型製作
 - ▶ 可作為氣密式的封裝



基本封裝類形

- 塑膠封裝
 - ▶ 後壓模(Postmolding)
 - 晶粒與導線會受模造環境影響
 - ▶ 前壓模(Premolding)
 - 預先模造的塑膠封裝
 - 晶粒與導線不需經歷塑膠模造製程
 - 成本高

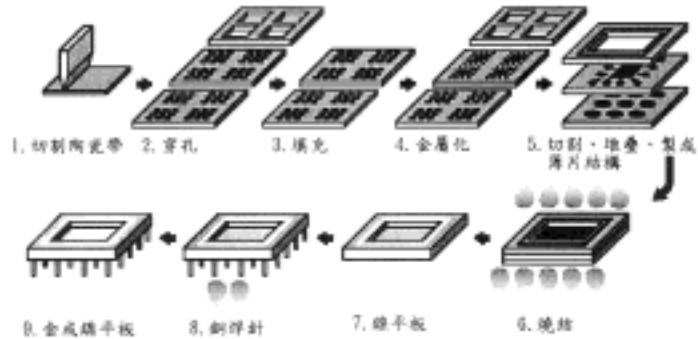




基本封裝類形 (續)

■ 陶瓷封裝流程

- ▶ 陶瓷構裝通常含有一個底座或基座，於其上方再利用膠或錫錫將一個或多個晶片接合，接合後提供電性連接，最後將蓋子蓋及密封



基本封裝類形 (續)

■ 陶瓷封裝例

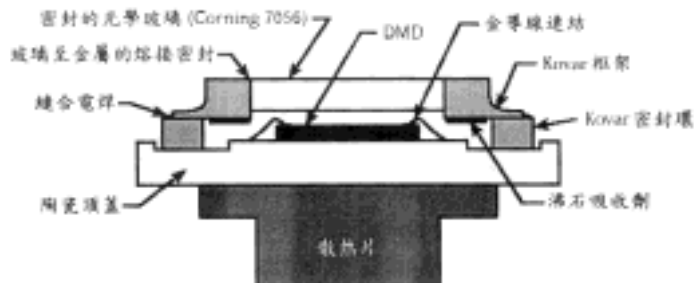
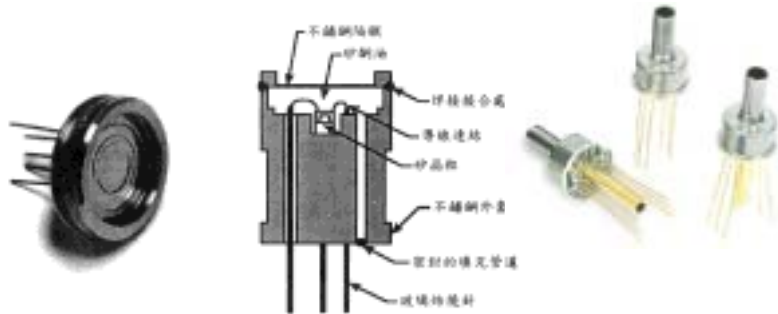


圖 6.9 DMD™ A 型陶瓷封裝的說明。這個組合之中包括高解析度投影顯示器的一個氣密密封的光窗 [19]。



基本封裝類形 (續)

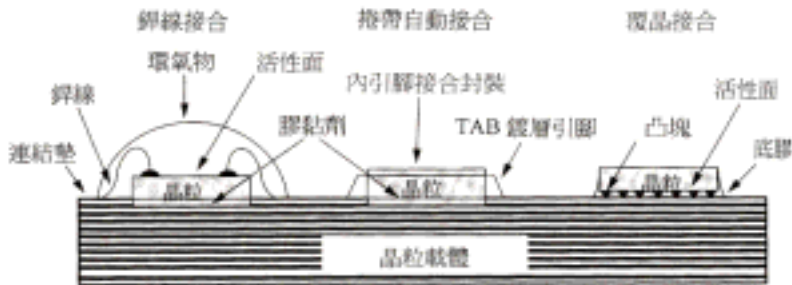
■ 金屬封裝



TO-8標準封裝

圖 6.11 一個壓力感測器被安裝在一個填充油的、不銹鋼封裝之中的相片【左】及剖面圖【右】。壓力經由不銹鋼隔膜並透過油而被傳輸至這個矽感測器。承蒙加利福尼亞州聖利蒙市的普士斯·諾瓦感測器公司惠允刊登。

晶粒到構裝或基板的連接技術



兩種選擇：
 • 球形接合
 • 楔形接合

兩種選擇：
 • 面朝上品粒
 • 面朝下品粒

三種選擇：
 • 金屬化接合
 • 金屬化與膠接合
 • 膠接合



鐳線接合

- 概念：
 - ▶ 鐳線接合是晶粒到構裝的連接技術。它以細金屬線一次一條將晶粒上的I/O墊，與對應的構裝引腳連結。
- 構裝連結墊界面
 - ▶ 包含了金屬化的導線架、金屬化的晶粒載體 – 有機疊層、高分子膜、或陶瓷 – 或金屬化的印刷電路板
 - ▶ 最常見的導線架是銅合金
 - ▶ 在晶粒載體或PWB中，最常見的導體為銅



鐳線接合

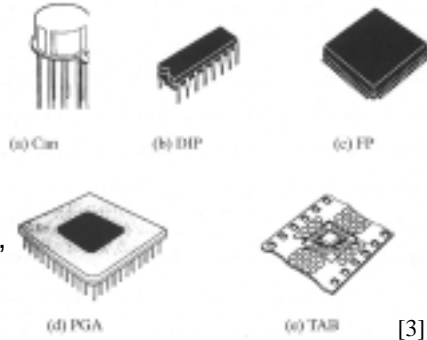
- 鐳線接合是晶粒到構裝的連接技術，95%是以細金屬線一次一條將晶粒上的I/O墊，以超音波熱壓的球形接合技術，與對應的構裝引腳連結。



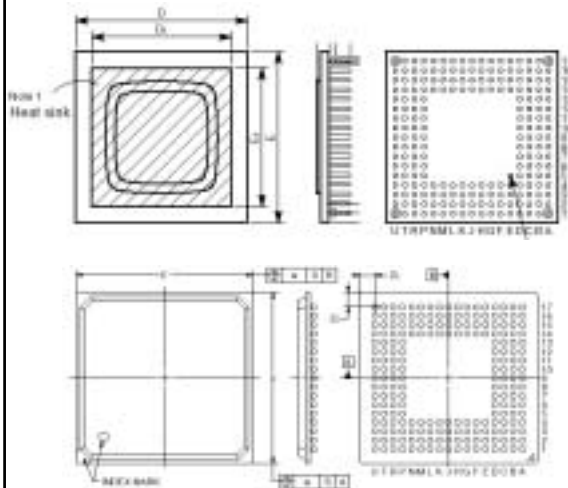


標準積體電路封裝形式

- 管狀封裝(Can Package)
- 雙排接腳封裝(Dual-In-Line, DIP)
- 扁平封裝(Flat Package, FP)
- 陣列接腳封裝(Pin Grid Array, PGA)
球電極陣列封裝(Ball Grid Array, BGA)
- 帶狀封裝(Tape Assisted Bonding, TAB)



Mounting Method



- Through Hole Design (THD)
 - ▶ PGA
 - ▶ DIP
- Surface Mounting Design (SMD)
 - ▶ BGA
 - ▶ FP





MEMS 封裝與IC 封裝的比較

- IC Packaging
 - ▶ Well developed
 - ▶ 30-95 % of the whole manufacturing cost
- MEMS Packaging
 - ▶ 非標準化，最昂貴的製程
 - ▶ MEMS多含裸露的感測與致動部分，封裝較為複雜，且接合面易剝離
 - ▶ 組成材料成分較為複雜，不同材料膨脹係數將造成熱應力與介面接合問題含動件的元件如幫浦、懸臂樑、電磁致動器等驅動功率高，需考慮散熱問題 [3]



微機電構裝型式

- 由於MEMS元件有不同型式，因此不太能找到一種通用的構裝型態
- 構裝的設計必須能夠減少內部或外部的電(或磁)干擾，元件的散熱必須能承受最高的工作溫度





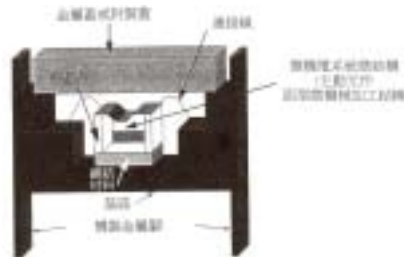
Major Packaging Consideration

- 晶圓與晶圓堆疊的厚度(Wafer to wafer thickness)
 - ▶ 越厚越困難
- 晶圓切割晶粒的考量(Wafer dicing concerns)
 - ▶ 以黏性帶避免切割時晃動
 - ▶ 有的在切割後的晶粒才進行最後犧牲層的蝕刻，避免切割時有自由晃動的結構，但成本會增加
- 應力隔離(Stress isolation)
 - ▶ 壓阻與壓電式的感測器，在封裝時應特別避免封裝過程，因材料熱膨脹係數差異造成的熱應力
- 保護鍍膜與介質隔離(Protective coating and media isolation)
 - ▶ 接觸環境如酸、鹼、鹽、濕氣造成的腐蝕，但不能影響量功能
 - ▶ 沈積薄膜如聚對 二甲苯基、碳化矽



Major Packaging Consideration (續)

- 熱管理(Thermal management)
 - ▶ 如壓阻器的隔膜內不能有熱梯度
 - ▶ 發熱與散熱
- 氣密的封裝
 - ▶ 隔絕濕氣的擴散，提升可靠度
 - ▶ 抽真空後以惰性氣體充填
- 校正與補償(Calibration and compensation)
 - ▶ 如薄膜厚度的製造誤差影響影響壓力計的量測、流體通道的深度誤差影響流體阻力
 - ▶ 敏感度誤差經常需被控制在 $\pm 1\%$





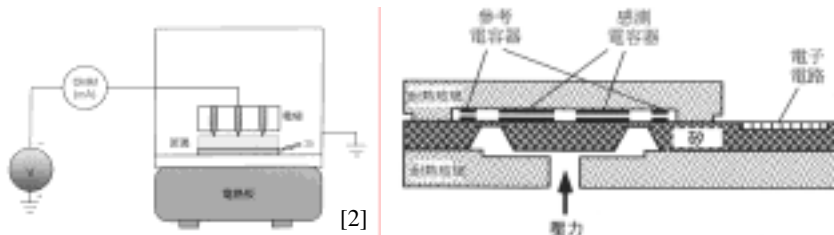
晶片接合技術

- 無介質層方法
 - ▶ 陽極接合(Anodic bonding)：靜電方式
 - ▶ 融合接合(Fusion bonding)：高溫退火使相接晶圓原子相互反應鍵結
- 有介質層方法
 - ▶ 黏接接合：以高分子材料作為接著介質層
 - ▶ 共晶接合：以金屬與矽之共晶點接合，如以金薄膜黏著兩片矽晶片
 - ▶ 玻璃介質接合：以低熔點玻璃為接合介質，旋鍍或網印在晶片後加壓烘烤



靜電陽極鍵合

- Pyrex 7740：硼酸玻璃，常用於矽基體型微細加工法與矽晶靜電鍵合封裝的基材
- Pyrex 7740玻璃的腐蝕：在微影後以HF系的酸液進行蝕刻
- 靜電陽極接合

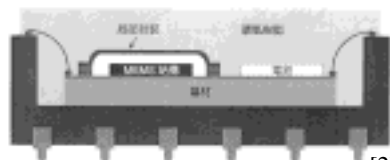
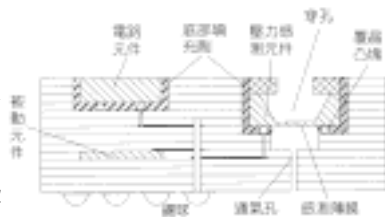


靜電陽極鍵合

- 提供300 ~ 500°C的鍵合溫度（視玻璃表面粗糙度與矽表面絕緣層厚度）
 - ▶ 溫度太低鍵合不會發生
 - ▶ 溫度太高導致嚴重的熱脹冷縮不匹配
- 300 ~ 1000V（視玻璃厚度）：提供接合介面所需之靜電力
 - ▶ 電壓太低許多位置無法鍵合
 - ▶ 電壓太高可能產生電弧放電破壞矽晶片上的元件
- 需避免粉塵進入鍵合介面
- 墊在晶片下之材質需兼顧導電、導熱、與防氧化，如石墨

新型MEMS封裝技術

- 覆晶結合感測元件與電路元件於承載基板上
 - ▶ 以低溫共燒結陶瓷作為承載基板
 - ▶ 感測元件與電路元件置於預先挖好的空穴中
 - ▶ 用覆晶凸塊與基板上的印刷錫墊連結
 - ▶ 充填底部充填劑
- 局部封裝配合塑膠壓模封裝
 - ▶ 封蓋先將感測元件密封或真空封裝
 - ▶ 再與電路晶片一起打線封膠



[2]



Reference

1. 微機電系統工程，李世鴻譯，五南圖書，(2000)，第六章
2. 微機電系統技術與應用，國科會精儀中心，全華，民92第十章
3. 微機電系統，陳炳輝，五南，(2001) - 第五章

