

Ergänzungen zu
Naturwissenschaftliche und technische Grundlagen

Halbleitertechnik

Prof. Dr. Klaus Wüst

Stand: Januar 2011

Fachbereich Naturwissenschaften, Mathematik und Informatik
Fachhochschule Gießen-Friedberg

Inhaltsverzeichnis

1	Der Silizium-Kristall	3
1.1	Eigenschaften des Siliziumkristalls	4
1.2	Halbleiter-Dotierung und pn-Übergang	6
2	Feldeffekttransistoren	7
2.1	MOS-Feldeffekttransistoren	8
2.2	Digitale Schaltglieder mit n-Kanal-FETs	10
2.3	p-Kanal-FETs in digitalen Schaltgliedern	13
2.4	Digitale Schaltglieder mit n- und p-Kanal-FETs (CMOS)	13
3	Integrierte Schaltkreise (Integrated Circuits)	18
3.1	Allgemeines	18
3.2	Merkmale von Schaltkreisfamilien	19
3.3	TTL-Schaltkreisfamilien	20
3.4	PMOS- und NMOS-Schaltkreisfamilien	21
3.5	CMOS-Schaltkreisfamilien	21
3.6	Weitere Schaltkreisfamilien	22

1 Der Silizium-Kristall

Silizium zählt zu den vierwertigen Stoffen. (Name lat. silex=Kieselstein) Es hat eine nicht abgeschlossene äußere Elektronenschale mit vier Elektronen, die eine Bindung mit anderen Atomen eingehen können. Man spricht auch von vier Valenzelektronen oder „Bindungsarmen“. ¹ Die gleiche Eigenschaft haben die anderen Elemente der vierten Hauptgruppe wie Kohlenstoff und Germanium.

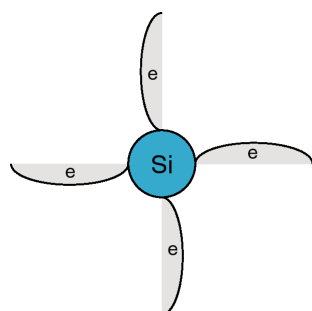


Abbildung 1: Ein Siliziumatom hat vier Elektronen in der äußeren Elektronenschale, die alle eine Bindung eingehen können. (e=Elektron) Die Elektronen der inneren Schale sind hier nicht dargestellt.

Wenn ein geeigneter Partner gefunden wird, bilden nun zwei Valenzelektronen ein kovalentes Orbital, weil dies energetisch günstiger ist. ² In diesem gemeinsamen Orbital halten sich beide Elektronen auf und haben dabei antiparallelen Spin (Eigendrehung). Das so entstandene kovalente Bindungsorbital ist sehr stabil und hält die Atome vergleichbar mit einer Feder auf einem bestimmten Abstand. Das gemeinsame Orbital führt also zu einer Bindung der beiden Atome aneinander (kovalente Bindung, Bindungsorbital).

Beim Erstarren einer reinen Silizium-Schmelze bildet jedes Siliziumatom mit seinen vier Valenzelektronen vier gemeinsame Orbitale mit vier anderen Siliziumatomen.

Dadurch entsteht ein regelmäßiger Verbund in dem alle Atome an festgelegten Plätzen im dreidimensionalen Raum gebunden sind, man spricht von einem Gitter. Im Siliziumgitter haben die Siliziumatome einen Abstand von 0.543 nm von ihren Nachbarn. Die vierfache Bindung führt zu einem sehr stabilen Verbund und erklärt die Härte des Siliziumkristalls.

Eine erstarrende Siliziumschmelze bildet nicht einen einzigen regelmäßigen Kristall (monokristalline Struktur, Einkristall) sondern viele kleine Bereiche in denen jeweils die oben dargestellte Gitterstruktur eingehalten wird, die so genannte polykristalline Struktur. Um aus einem polykristallinen Siliziumblock einen monokristallinen Block zu machen braucht man aufwändige Verfahren, die man beispielsweise bei der Herstellung integrierter Schaltkreise anwendet.

¹Dadurch sind Verbindungen möglich wie SiH_4 oder SiCl_4 .

²Ein Orbital ist ein Aufenthaltsbereich, in dem man die beiden Elektronen an jedem Punkt mit einer gewissen Wahrscheinlichkeit antrifft.

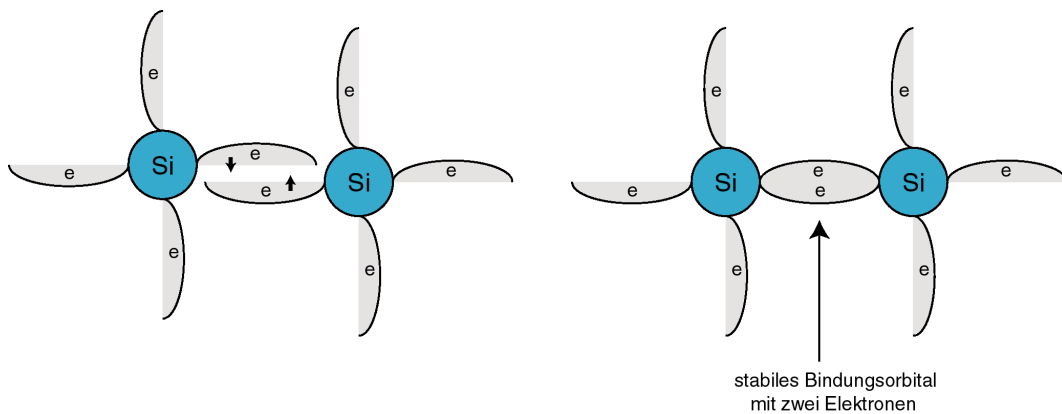


Abbildung 2: Zwei der äußeren Atome bilden ein gemeinsames kovalentes Orbital, das die beiden Atome verbindet.

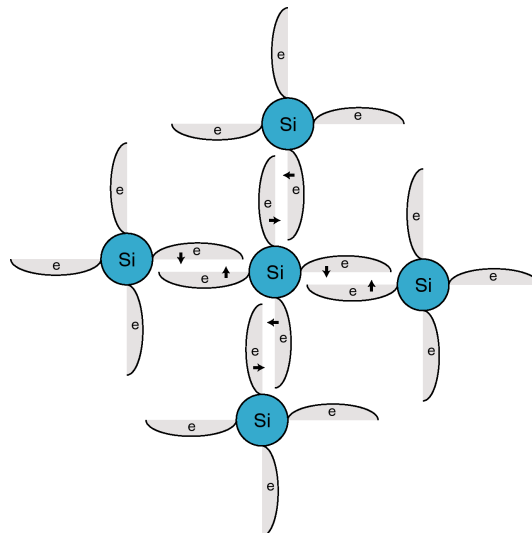


Abbildung 3: Wenn eine Siliziumschmelze erstarrt, geht jedes Siliziumatom eine kovalente Bindung mit vier anderen Siliziumatomen ein.

1.1 Eigenschaften des Siliziumkristalls

Die ortsfeste Bindung der Valenzelektronen führt im Siliziumkristall zu sehr geordneten Verhältnissen:

- Die Elektronen auf den inneren Schalen sind ohnehin fest gebunden.
- Die Valenzelektronen sind durch die Bindungsorbitale an ihre Plätze gebunden.
- Eine Bewegung von Elektronen im Kristall (=Stromleitung) wäre wegen der regelmäßigen Beschaffenheit gut möglich, es sind aber keine freien Elektronen da.

Eine exaktere Modellbildung führt auf das so genannte Bändermodell. Es gibt energetisch gesehen zwei Bereiche im Siliziumkristall:

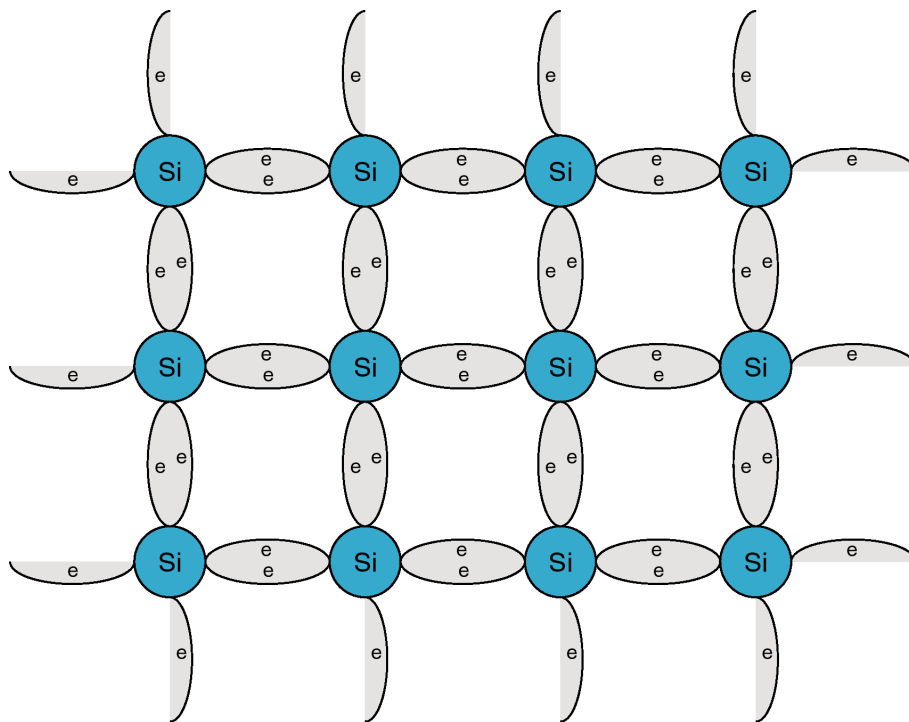


Abbildung 4: Das Silizium-Kristallgitter.

- Das voll besetzte Valenzband, ein Energiebereich in dem sich die (gebundenen) Valenzelektronen befinden
- eine Energielücke von ca. 1.14 eV
- ein leeres Leitungsband, ein Energiebereich in dem die Fortbewegung der Elektronen möglich ist, in dem sich aber nur ganz wenige Elektronen befinden.

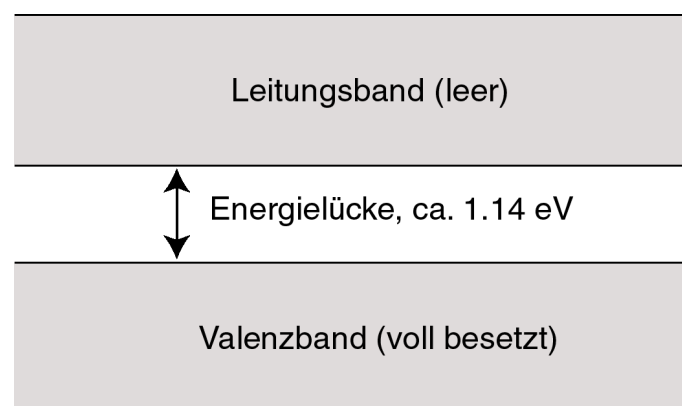


Abbildung 5: Das Bändermodell des Siliziumkristalls.

1.2 Halbleiter-Dotierung und pn-Übergang

Halbleiter sind Stoffe, die den elektrischen Strom besser leiten als Nichtleiter aber schlechter als Leiter. Es gibt Halbleiter, die nur aus einem Element bestehen, wie Silizium, Germanium und Selen; andere Halbleiter sind Verbindungen, wie Galliumarsenid, Indiumphosphid oder Zinksulfid. Halbleiter haben Kristallstruktur, d.h. die Atome sitzen an regelmäßigen Plätzen eines gedachten räumlichen Gitters. Hat der ganze Halbleiter eine einzige, durchgehende Gitterstruktur, spricht man von einem *Einkristall*. Reine Halbleiter sind allerdings für elektronische Bauelemente wenig interessant.

Für die Herstellung von Halbleiterbauelementen werden die reinen Siliziumkristalle *dotiert*, d.h. es werden in geringer Anzahl gezielt Fremdatome in die Kristallstruktur eingeschleust. Man unterscheidet zwei Arten Fremdatome:

- *Donatoren* (lat. donare = schenken) Elemente der 5. Hauptgruppe, setzen im Kristallverband jeweils ein Elektron frei, der Kristall hat dadurch bewegliche negative Ladungen, er ist *n-leitend*.
- *Akzeptoren* (lat. akzeptare = annehmen) Elemente der 3. Hauptgruppe, „binden“ jeweils ein Elektron an sich, das vorher zum Halbleiterkristall gehörte. Es entsteht eine Fehlstelle (Loch), die einer positiven Elementarladung entspricht und beweglich ist. Der Kristall wird *p-leitend*.

Dotierte Halbleiter haben allerdings nur dann gute elektronische Eigenschaften, wenn das Ausgangsmaterial ein hochreiner Einkristall mit einer Reinheit von mindestens $1 : 10^{10}$ ist. (Zum Vergleich: Auf der Erde leben ca. $7 \cdot 10^9$ Menschen!) Dies ist einer der Gründe für die extrem hohen Kosten von Halbleiterfertigungsanlagen.

pn-Übergang in einer Diode

An einem Übergang von einem p-leitenden zu einem n-leitenden Bereich treten durch thermische Eigenbewegung, der so genannten Diffusion, immer einige freie Elektronen vom n-leitenden zum p-leitenden Bereich und einige Fehlstellen vom p-leitenden zum n-leitenden Bereich über (Abb. 6). Dadurch entsteht beiderseits eine *Raumladungszone*. Zwischen den beiden Raumladungszonen herrscht ein starkes elektrisches Feld, so dass dort alle Ladungsträger in die eine oder andere Richtung wegbewegt werden. Die ganze Zone verarmt also an Ladungsträgern und ist nicht mehr leitfähig, sie heißt daher auch *Sperrschicht*.

Wenn man an dem p- und dem n-leitenden Bereich Kontakte anbringt, kann man auch eine äußere Spannung anlegen. Es ergeben sich zwei Fälle:

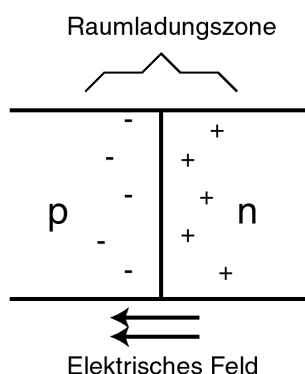


Abbildung 6: Der pn-Übergang in einem Halbleiter: Durch die Raumladungszone bildet sich ein Feld, die Übergangszone verarmt an Ladungsträgern.

- Pluspol am n-leitenden Bereich, Minuspol am p-leitenden Bereich: Das innere elektrische Feld wird verstärkt, die Sperrschicht vergrößert sich, die Sperrwirkung wird größer, es fließt fast kein Strom; dies ist die *Sperrrichtung*.
- Minuspol am n-leitenden Bereich, Pluspol am p-leitenden Bereich: Das innere elektrische Feld wird abgeschwächt, die Sperrschicht wird abgebaut, die Sperrwirkung verschwindet, es fließt ein kräftiger Strom; dies ist die *Durchlassrichtung*.

Ein Bauelement mit einem p-leitenden und einem n-leitenden Bereich und einem pn-Übergang heißt *Diode*. An den beiden Anschlüssen der Diode ergibt sich also für Gleichstrom eine Durchlassrichtung und eine Sperrrichtung (Abb. 7). Sie wirkt auf den Strom wie ein Ventil. In pn-Übergängen kann aber ein Strom auch in Sperrrichtung fließen, wenn irgendwie Ladungsträger in die Sperrschicht gelangen. Diese können z. B. durch Licht erzeugt werden, dies ist das Messprinzip der Fotodiode. Bauelemente wie die Diode, die p- und n-leitende Bereiche enthalten, nennt man *bipolar* (zwei Polaritäten).

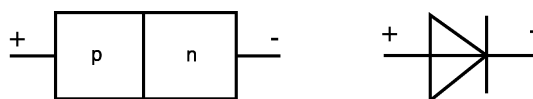


Abbildung 7: Schemadarstellung (links) und Schaltbild (rechts) einer Diode. Die eingetragenen Polaritäten kennzeichnen die Durchlassrichtung.

2 Feldeffekttransistoren

In Feldeffekttransistoren (FET) wird die Leitfähigkeit eines leitenden Kanals durch ein elektrisches Feld beeinflusst, das von einer Steuerelektrode erzeugt wird. Im Gegensatz zu den bipolaren Transistoren wird fast kein Steuerungsstrom gebraucht, so dass eine fast

leistungslose Steuerung möglich ist. Damit dies möglich ist, muss die Steuerungselektrode gegen den stromführenden Kanal elektrisch isoliert sein. Dies wird beim Sperrschicht-FET (Junction-FET, JFET) durch einen gesperrten pn-Übergang bewirkt und beim Insulated-Gate-FET (IG-FET) durch eine echte Isolationsschicht. Die beiden Anschlüsse des leitfähigen Kanals heißen *Source* (Quelle) und *Drain* (Senke), die Steuerungselektrode ist das *Gate*. Bei vielen FET sind Source und Drain völlig gleichwertig und können vertauscht werden. Bei manchen FET ist noch ein Anschluss am Substrat herausgeführt, der *Bulk*. Es gibt n-Kanal-FET und p-Kanal-FET, wobei Source, Drain und der Kanal immer vom gleichen Leitfähigkeitstyp sind. Feldeffekttransistoren sind also *unipolare Transistoren*, was die Herstellung vereinfacht. Ein spezieller IG-FET ist der *MOSFET*, den wir hier kurz vorstellen wollen.

2.1 MOS-Feldeffekttransistoren

Der Name MOSFET (Metal-Oxide-Semiconductor-FET) leitet sich vom Aufbau ab: Ein Gate aus Metall ist durch Oxid gegen den Halbleiter (Semiconductor) isoliert. Der Schichtenaufbau ist also Metall – Oxid – Semiconductor, MOS. Wir wollen die Funktionsweise am Beispiel des selbstsperrenden n-Kanal-MOSFETs zeigen. In einem schwach p-leitenden Siliziumsubstrat sind Drain und Source als zwei n-leitende Inseln eingelassen und nach außen durch kleine metallische Inseln kontaktiert. Der Bereich zwischen Drain und Source ist der Kanal. Das Gate ist eine flache Metallschicht oberhalb des Kanals auf dem Oxid.

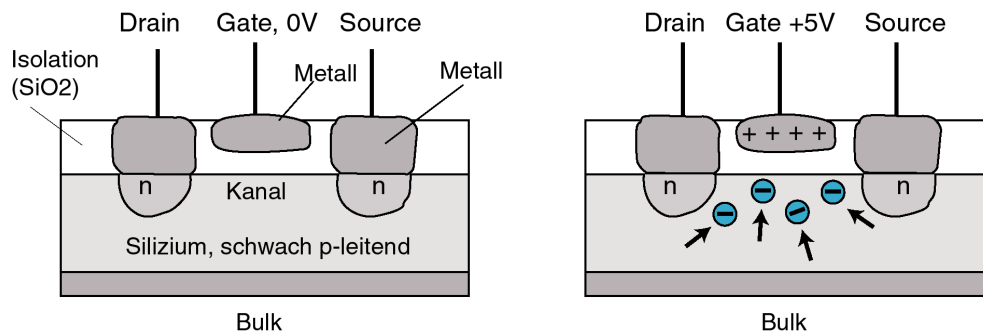


Abbildung 8: Selbstsperrender n-Kanal-MOSFET. Ein leitender Kanal bildet sich erst aus, wenn positive Gate-Spannung anliegt (rechts).

Im Kanal befinden sich zunächst fast keine Ladungsträger. Es fließt daher kein Strom, wenn man nun zwischen Drain und Source eine Spannung anlegt, der MOSFET ist gesperrt. Legt man dagegen eine positive Gate-Spannung an, so werden durch elektrostatische Anziehung n-Ladungsträger in den Kanal gezogen. Es wird also die Dichte der Ladungsträger n im Kanal gesteuert und das beeinflusst seine Leitfähigkeit:

$$G = ne_0 b \frac{A}{l} = \sigma \frac{A}{l}$$

Diese Steuerung erfolgt in sehr weiten Grenzen, so dass man den Kanal sowohl gut leitend als auch fast nicht-leitend machen kann. Das Gate selbst bleibt stromlos, weil es durch die Isolationschicht vom Kanal getrennt ist (Abb. 8).

Da dieser FET ohne Ansteuerung gesperrt ist, nennt man ihn *selbstsperrend*, andere Bezeichnungen sind *Anreicherungstyp*, *enhancement-type* und *normally-off*. Die Ansteuerung erfolgt beim n-Kanal-FET durch eine positive und beim p-Kanal-FET durch eine negative Gatespannung, die den Kanal zunehmend leitend macht. (Abb. 9)

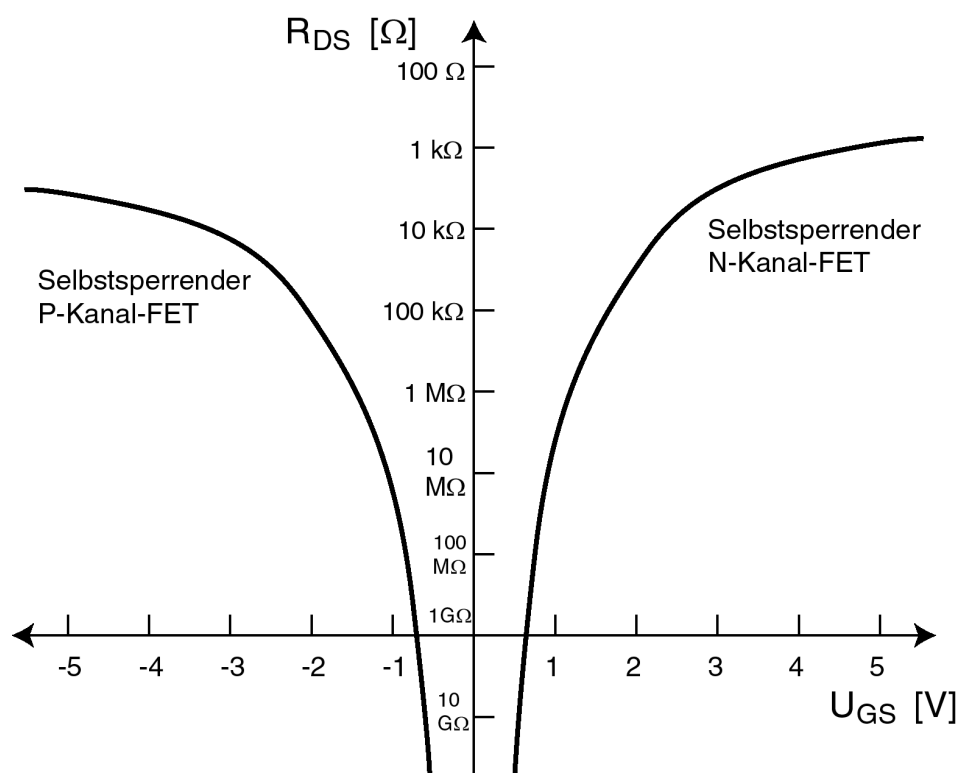


Abbildung 9: Typische Widerstandskennlinien von selbstsperrenden n-Kanal- und p-Kanal-MOSFETs bei konstanter Drain-source-Spannung U_{DS} . Der Unterschied zwischen der besten und der schlechtesten Leitfähigkeit beträgt viele Größenordnungen.

Selbstleitende FET erhalten bereits bei der Herstellung einen Kanal, der ohne Gate-Ansteuerung leitend ist. Eine Ansteuerungsspannung kann nun bewirken, dass die vorhandenen Ladungsträger aus dem Kanal herausgedrückt werden. Beim selbstleitenden n-Kanal-FET wird durch eine negative Gate-Spannung die Leitfähigkeit verkleinert. (und durch eine positive noch klein wenig vergrößert) Beim p-Kanal-FET ist es gerade umgekehrt. Andere Bezeichnungen für den selbstleitenden FET sind *Verarmungstyp*, *depletion-type*, *normally-on*. Die Schaltzeichen der FETs sind in Abb. 10 gezeigt. Die Kreise entfallen, wenn der FET kein eigenes Gehäuse hat, sondern Teil einer integrierten Schaltung ist. Bulk wird oft mit Drain oder Source verbunden.

Feldeffekttransistoren bieten vor allem den Vorteil der fast leistungslosen Steuerung und der einfachen Herstellung in unipolarer Technik. Sie haben allerdings wegen der Gate-

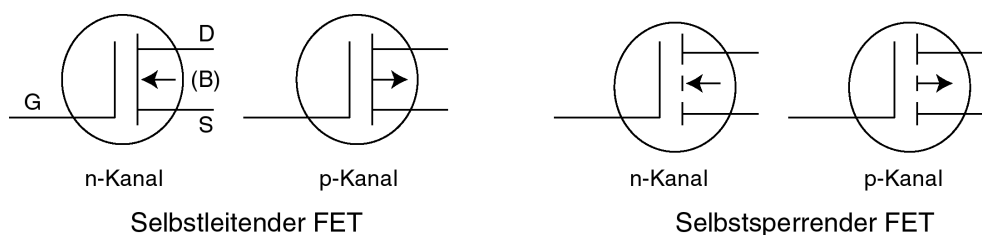


Abbildung 10: Schaltzeichen der Feldeffekttransistoren. G=Gate, D=Drain, S=Source, B=Bulk

Kapazitäten etwas höhere Schaltzeiten als bipolare Transistoren. Feldeffekttransistoren lassen sich sehr gut in digitalen Schaltungen einsetzen. Dazu bewegt man sich auf der Widerstandskennlinie nur in den Randbereichen, das heißt da, wo der Widerstand der Drain-source-Strecke entweder sehr klein ist oder sehr groß ist.

2.2 Digitale Schaltglieder mit n-Kanal-FETs

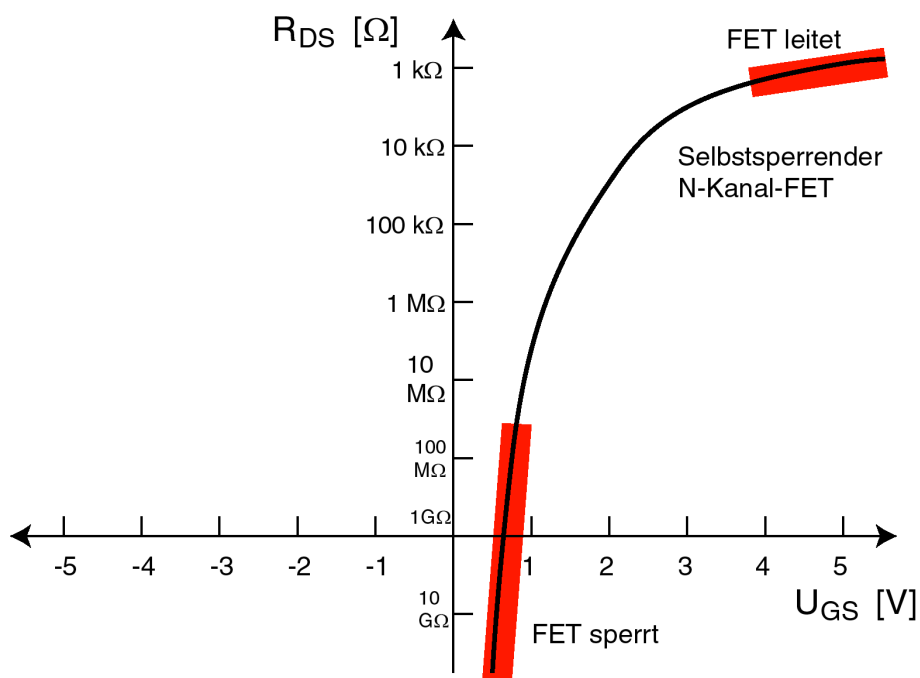


Abbildung 11: Ein n-Kanal-Fet wird in digitalen Schaltungen so betrieben, dass er entweder sehr gut leitet (durchgesteuert ist) oder sehr schlecht leitet (gesperrt ist).

In Digitalschaltungen wird ein n-Kanal-FET nur in den Zuständen betrieben, die in Abb. 11 rot markiert sind. Die beiden Zustände sind:

- Steuerspannung am Gate nahe Null: FET hat hohen Drain-Source-Widerstand, FET ist *gesperrt*

- Steuerspannung am Gate stark positiv: FET hat niedrigen Drain-Source-Widerstand, FET ist *durchgesteuert*

Die Beschränkung auf diese Bereiche führt zu eindeutigen Zuständen. Die gekennzeichneten Bereiche werden in digitalen Anwendungen die Pegel HIGH und LOW sein. Vor allem lassen sich damit Spannungen erzeugen, mit denen nachgeschaltete FETs auch wiederum eindeutig angesteuert werden. Man kann sich in diesen Fällen die Drain-Source-Strecke vereinfacht als große oder kleine Widerstände oder – wegen der riesigen Unterschiede – sogar als offene und geschlossene Schalter vorstellen. Damit lassen sich viele Schaltungen sehr einfach verstehen.

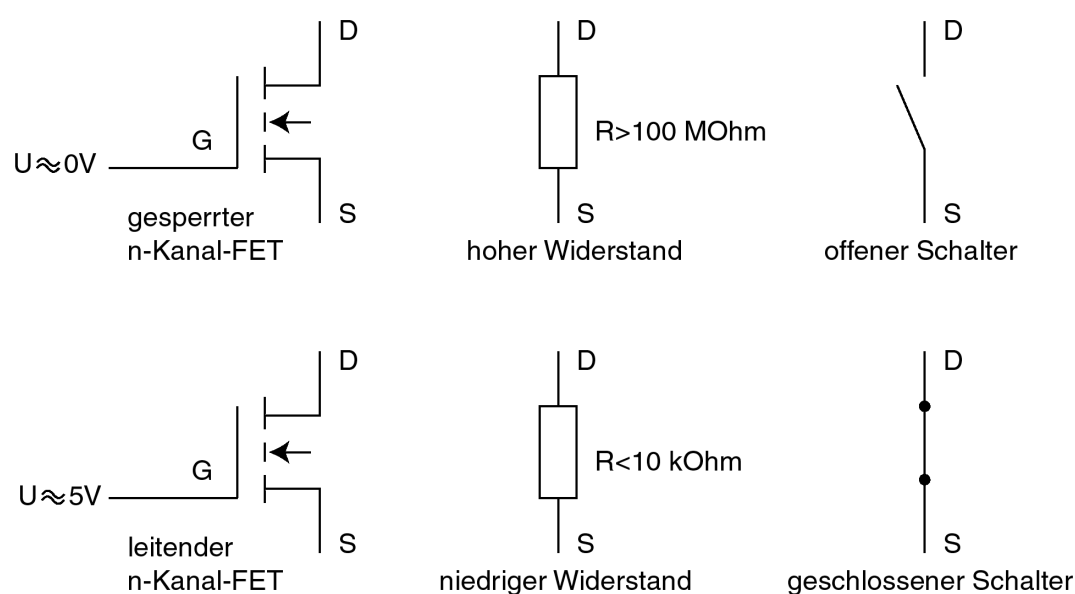


Abbildung 12: Vereinfachende Ersatzvorstellung für leitende und gesperrte FETs.

Die für NMOS-Schaltungen verienbarten HIGH- und LOW-Pegel sind in Abb.13 dargestellt. Sie sind:

	Ausgang	Eingang
LOW	0.0 V – 0.45 V	0.0 V – 0.65 V
HIGH	2.4 V – 5.0 V	2.2 V – 5.0 V

Ein NOR-Schaltglied kann mit der Schaltung in Abb.14 aus n-Kanal-Fets aufgebaut werden.

Mit der Ersatzvorstellung von Widerständen, die über die Eingänge A und B gesteuert werden, ergibt sich ein sehr einfaches Ersatzschaltbild:

Mit dem Ersatzschaltbild (Abb.15) kann man sich die Funktionsweise der Schaltung leicht überlegen. Es ist eine Schaltung mit drei ohmschen Widerständen von denen zwei steuerbar (variabel) sind. Der Arbeitswiderstand R kann z.B. $R = 1\text{ M}\Omega$ sein. Die Ausgangsspannung ergibt sich indem man die Teilspannung zwischen dem Abzweig Z und Ground

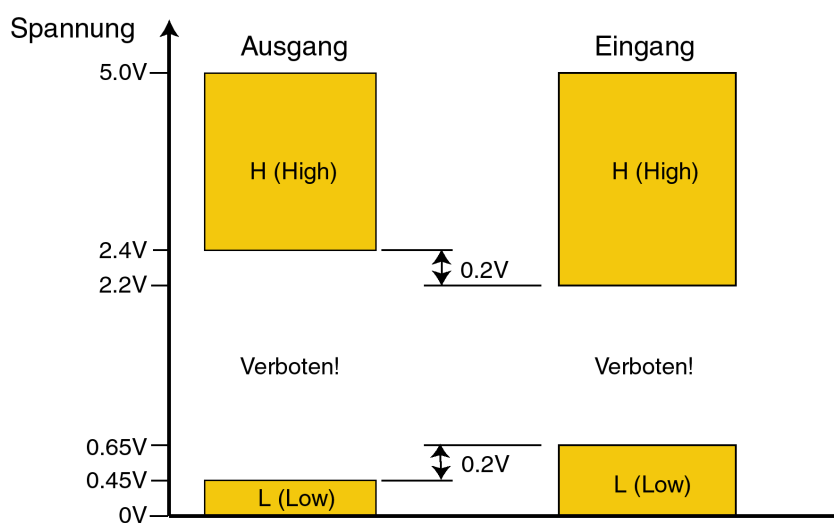


Abbildung 13: Die NMOS-Pegel

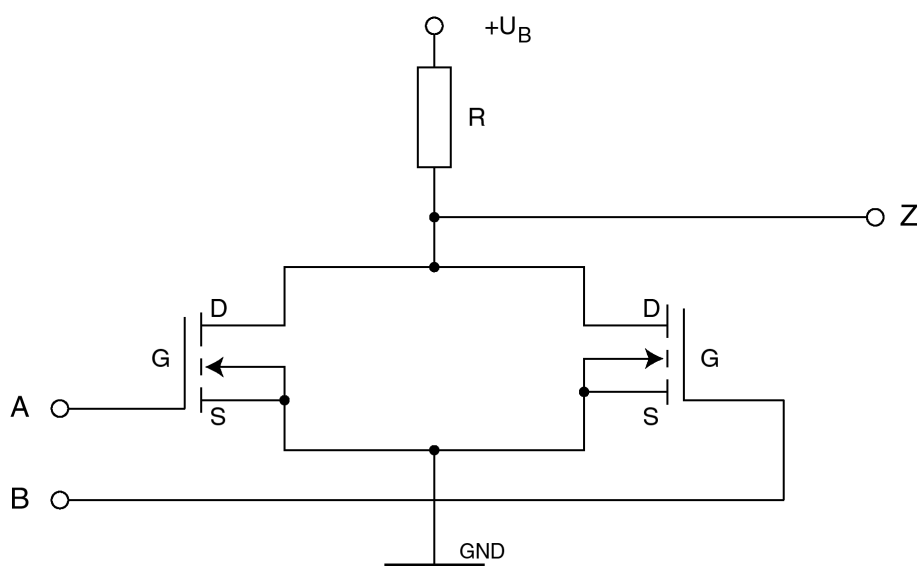


Abbildung 14: Schaltung eines NOR-Gatters aus n-Kanal-FETs.

(GND) berechnet. (Übung) Wenn man dann diese Ausgangsspannung entsprechend den NMOS-Pegeln als HIGH oder LOW interpretiert ergibt sich die folgende Wahrheitstabelle, die zu der NOR-Verknüpfung gehört. Es ergibt sich die abgebildete Arbeitstabelle:

A	B	Z
L	L	H
L	H	L
H	L	L
H	H	L

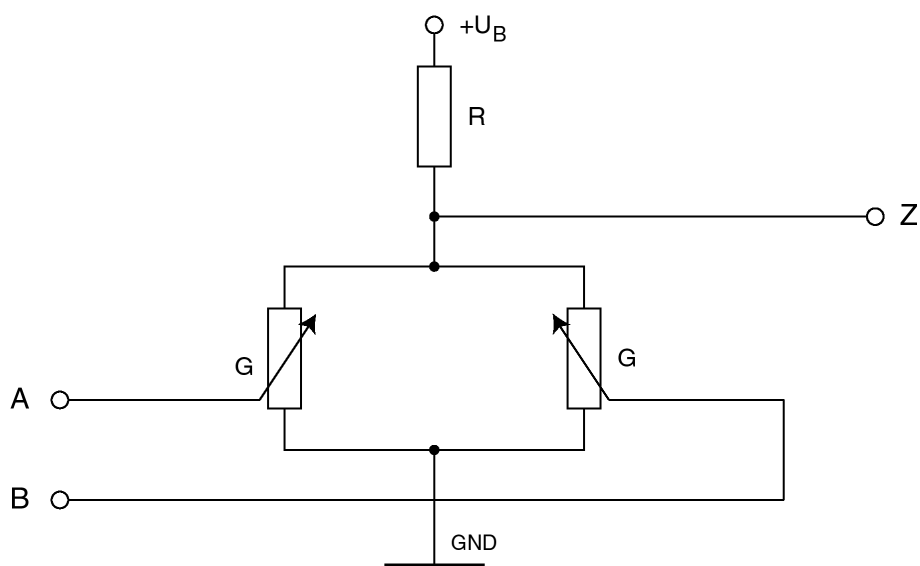


Abbildung 15: Ersatzschaltung des NOR-Gatters aus n-Kanal-FETs mit gedachten steuerbaren ohmschen Widerständen.

2.3 p-Kanal-FETs in digitalen Schaltgliedern

Für einen p-Kanal-FET gilt in digitalen Schaltungen:

- Steuerspannung am Gate nahe Null: FET hat hohen Drain-Source-Widerstand, FET ist *gesperrt*
- Steuerspannung am Gate stark negativ: FET hat niedrigen Drain-Source-Widerstand, FET ist *leitend*

Um einen p-Kanal-FET leitend zu schalten, kann man am Gate $-5V$ anlegen. Alternativ kann man Source auf $+5V$ (Betriebsspannung) legen und Gate auf $0V$. Dann ergibt sich eine relative Gate-Source-Spannung von $-5V$ und der FET ist ebenfalls leitend. Diese Möglichkeit wird benutzt, wenn nur eine positive Spannung zur Verfügung steht.

2.4 Digitale Schaltglieder mit n- und p-Kanal-FETs (CMOS)

Besonders einfache und stromsparende Bausteine erhält man, wenn man n-Kanal- und p-Kanal-FETs kombiniert zum *Complementary MOS*, *CMOS* (auch Complementary Symmetry MOS).

Dies ist beispielhaft in Abb. 18 für einen CMOS-Inverter gezeigt. Es ist immer ein Transistor leitend und einer gesperrt. Dadurch fließt niemals ein direkter (Verlust-)Strom von $+5V$ Betriebsspannung nach Masse. Außerdem bleiben auch die Ansteuerungsleitungen

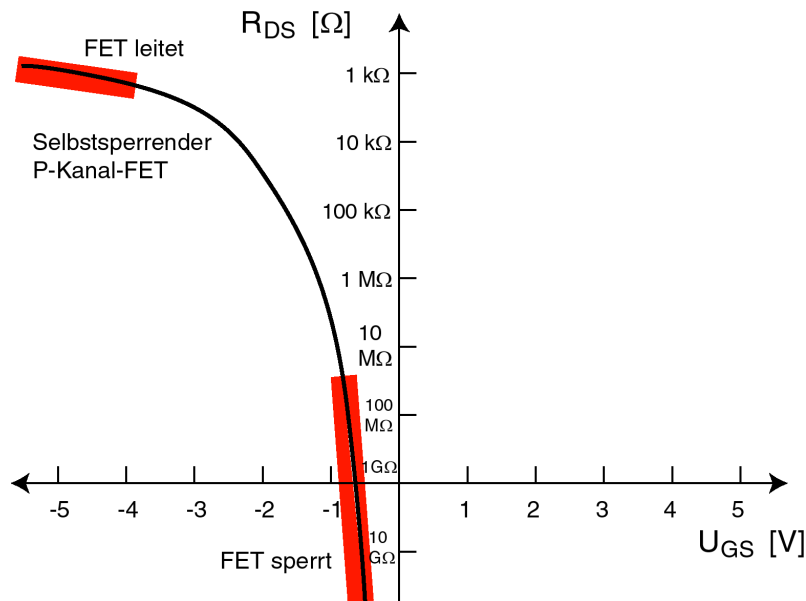


Abbildung 16: In digitalen Schaltungen genutzte Bereiche beim p-Kanal-FET.

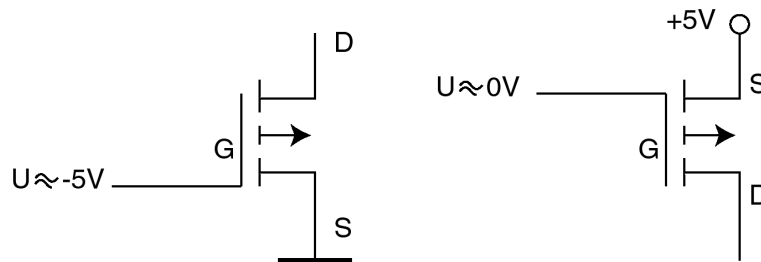


Abbildung 17: Zwei Möglichkeiten einen p-Kanal-FET leitend zu schalten.

zum Gate stromlos (zumindest im stationären Zustand), weil das Gate ja durch Oxid vom Kanal isoliert ist. Dies führt dazu, dass CMOS-Bausteine mit extrem geringer Verlustleistung arbeiten, wie Tabelle 2 zeigt. Im Vergleich zu TTL-Bausteinen sind sie bis zu Faktor 100000 sparsamer! Die Verlustleistung von CMOS-Bausteinen steigt allerdings mit der Arbeitsfrequenz an. Ein weiterer Vorteil der CMOS-Bausteine ist ihr hoher Eingangswiderstand, der durch die elektrisch isolierten Gates der MOS-Feldeffekttransistoren entsteht.

Wegen des klaren Konzepts ergeben sich am Ausgang eines CMOS-Bausteines Pegel, die sehr nah bei 0 V bzw. der positiven Betriebsspannung liegen. CMOS-Pegel sind daher anders definiert, als TTL-Pegel. Bezogen auf 5 V Betriebsspannung lauten sie:

	Ausgang	Eingang
LOW	0.0 V – 0.05 V	0.0 V – 1.5 V
HIGH	4.95 V – 5.0 V	3.5 V – 5.0 V

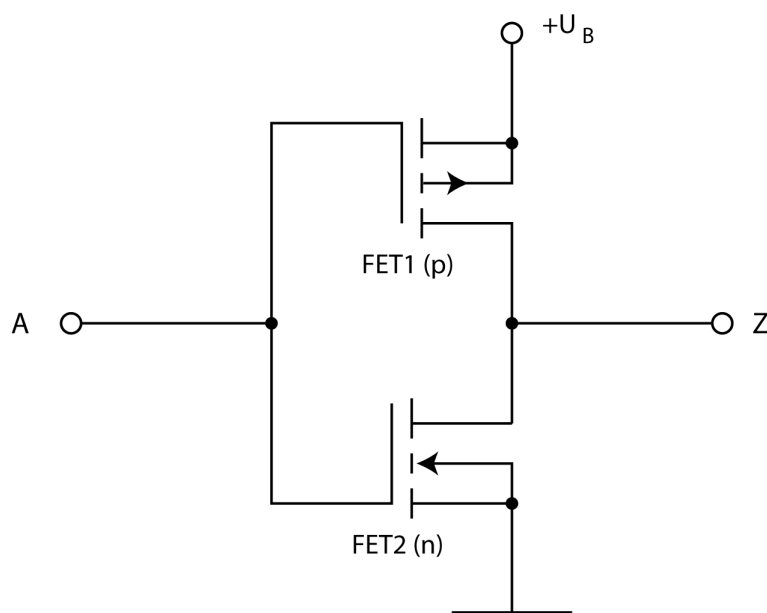


Abbildung 18: Ein Inverter in CMOS-Technik

Bei den CMOS-Pegeln (Abb. 19) besteht also ein Sicherheitsabstand zwischen Eingangs- und Ausgangspegelgrenzen von 1.45V. Ein Vergleich mit den TTL-Pegeln ergibt, dass ein TTL-Baustein ohne weiteres von einem CMOS-Baustein angesteuert werden kann, aber nicht umgekehrt. CMOS-Bausteine lassen sich mit Betriebsspannungen zwischen 3 V und 15 V betreiben und haben eine große statische Störsicherheit. CMOS-Bausteine haben p- und n-dotierte Bereiche, ihre Herstellung ist also aufwändiger, als die von NMOS- oder PMOS-Bausteinen. CMOS-Bausteine müssen gegen statische Elektrizität geschützt werden, in vielen CMOS-Bausteinen sind dazu schon Schutzdioden an den Eingängen eingebaut. Im Folgenden sind die CMOS-Schaltungen des NAND und des NOR-Gliedes gezeigt.

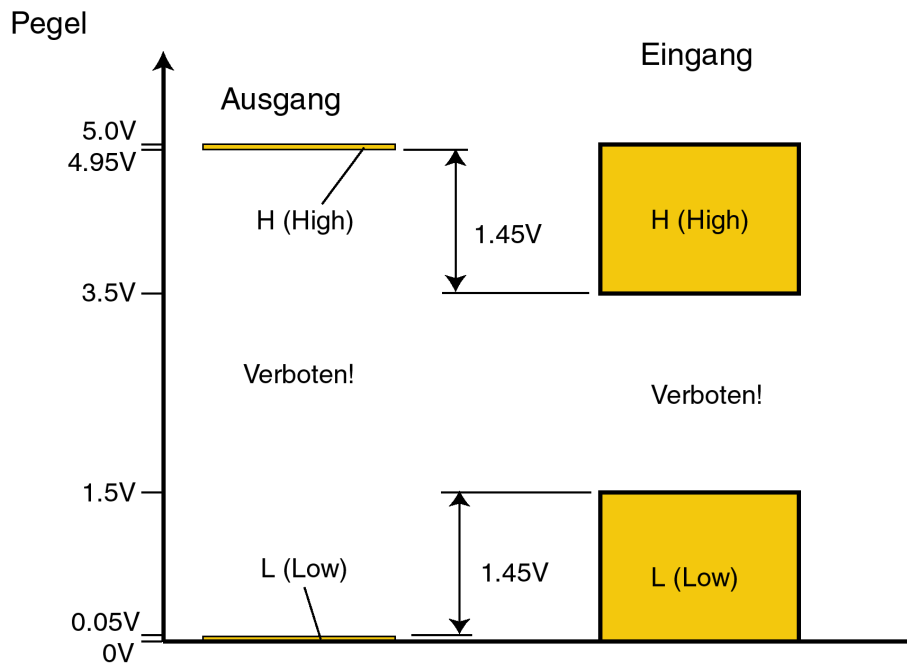


Abbildung 19: Die CMOS-Pegel

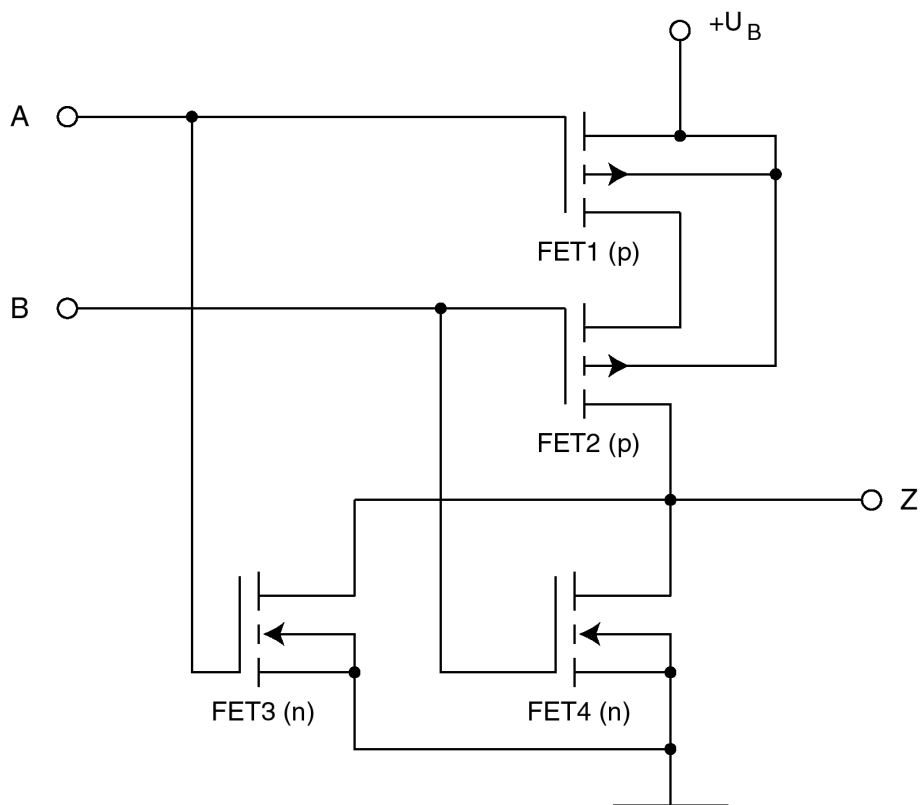


Abbildung 20: Ein NOR-Schaltglied in CMOS-Technik

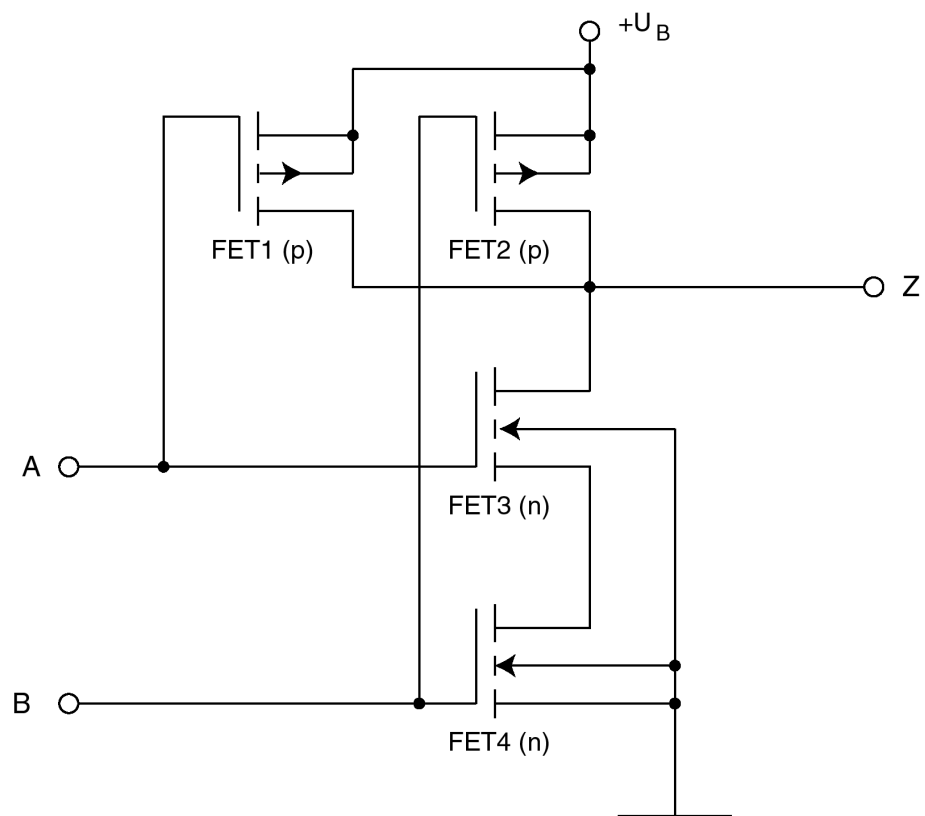


Abbildung 21: Ein NAND-Schaltglied in CMOS-Technik

3 Integrierte Schaltkreise (Integrated Circuits)

3.1 Allgemeines

Moderne Computer können nur mit Hilfe integrierter Schaltkreise (Integrated Circuits oder kurz ICs) gebaut werden, weil Einzelbausteine zu viel Platz und Energie verbrauchen würden. Ein integrierter Schaltkreis entsteht aus einem Halbleiterplättchen, dem *Chip* oder auch *Die*, der in der Regel aus einkristallinem Silizium aufgebaut wird. Schaltungselemente und Verdrahtung werden in einem gemeinsamen Fertigungsprozess in den Chip eingebracht. Dazu müssen kleine Teilbereiche des Siliziums gezielt verändert werden, so dass sie die Funktion von Transistoren, Kondensatoren, Widerständen, Leiterbahnen usw. erhalten. Am Ende des Fertigungsprozesses ist dann die gewünschte Schaltung in das ursprünglich neutrale Silizium eingearbeitet. Der Chip wird dann noch in ein Schutzgehäuse gesetzt und seine Anschlusspunkte mit den Gehäuseanschlüssen durch feine Drähte verbunden. Jetzt kann der Chip in eine Anwendungsschaltung eingebaut werden. Diese Bauweise bietet viele gewichtige Vorteile:

- Der integrierte Schaltkreis ist gut geschützt und in seinem Inneren gibt es keine fehleranfälligen Löt- oder Steckverbindungen.
- Die Bauelemente im Inneren des IC lassen sich sehr klein fertigen. Eine integrierte Schaltung ist also viel kleiner, als eine gleichwertige Schaltung aus diskreten Bauelementen; hochkomplexe Schaltungen, wie z. B. Mikroprozessoren, lassen sich nun in einem Baustein unterbringen.
- Wegen der winzigen Abmessungen der Bauelemente ist der Stromverbrauch und damit die Verlustwärme gering.
- Die Signalwege sind sehr kurz, das bedeutet kurze Signallaufzeiten und weniger Abstrahlung und ermöglicht höhere Arbeitsfrequenzen.
- Durch die Einsparung an Montage-, Material- und Testaufwand sinken die Herstellungskosten für große Stückzahlen gewaltig.

Diese Vorteile sind so wichtig, dass man seit Jahren große Anstrengungen unternimmt, die Miniaturisierung voranzutreiben. Ein Maß dafür ist der *Integrationsgrad*, d.h. die Anzahl der Funktionselemente pro Schaltkreis. Der Integrationsgrad ist mit jeder neuen IC-Generation rasant gestiegen:

Bezeichnung	Integrationsgrad, Funktionselemente pro Chip
SSI (Small Scale Integration)	geringe, bis zu 100
MSI (Medium Scale Integration)	mittel, bis zu 1000
LSI (Large Scale Integration)	groß, bis zu 10000
VLSI (Very Large Scale Integration)	sehr groß, bis zu 100000
ULSI (Ultra Large Scale Integration)	besonders hoch, bis zu 1 Million
SLSI (Super Large Scale Integration)	extrem hoch, bis zu 10 Millionen

Ein anderes Maß für die Miniaturisierung ist die *Strukturbreite*, die kleinste fertigbare Breite die z. B. bei einer Leiterbahn oder einem MOSFET-Gate zum Einsatz kommt. Betrug die Strukturbreite zu Beginn noch einige Mikrometer so ist man heute bei 65 nm angelangt.

3.2 Merkmale von Schaltkreisfamilien

Schaltkreisfamilien sind Gruppen von integrierten Schaltkreisen, die mit einheitlicher Versorgungsspannung arbeiten, genormte Pegel einhalten und sich problemlos zusammenschalten lassen. Die ersten Digitalbausteine wurden mit bipolaren Transistoren gebaut, die so genannte TTL-Familie. Danach wurden TTL-Unterfamilien eingeführt sowie die Familien aus Feldeffekttransistoren. In der Mikroprozessortechnik kommen verschiedene Schaltkreisfamilien zum Einsatz, manchmal sogar auf einem Chip. Wenn Bausteine verschiedener Familien kombiniert werden, sind evtl. Umsetzerbausteine erforderlich.

Allgemeine Ziele bei der Entwicklung von Schaltkreisen sind eine hohe Arbeitsgeschwindigkeit d.h. kleine Schaltzeiten, niedrige Verlustleistung, große Störsicherheit, geringe Herstellungskosten und natürlich ein hoher Integrationsgrad. Diese Ziele lassen sich aber nicht alle gleichzeitig verwirklichen, man muss Kompromisse schließen. Speziell niedrige Verlustleistung und kurze Schaltzeiten stehen einander oft entgegen.

3.2.1 Signal-Laufzeit und Signal-Übergangszeiten

Die Arbeitsgeschwindigkeit von digitalen Schaltungen, also auch Computerhardware, wird durch ihr Zeitverhalten bestimmt. Je höher nämlich der Arbeitstakt eines Systems ist, um so kürzer ist die Zeit die einem Digitalbaustein für seine Aufgabe bleibt. Man quantifiziert dazu einerseits die Durchlaufzeit von Signalen und andererseits die Geschwindigkeit des Pegelanstiegs: Die *Signal-Laufzeit* ist die Laufzeit eines Impulses vom Eingang bis zum Ausgang eines Bausteines. Die *Signal-Übergangszeiten* ergeben sich beim Pegelwechsel am Ausgang: Die Anstiegszeit t_{LH} ist die Zeit, die beim Pegelwechsel gebraucht wird, um von 10% auf 90% des Bereiches zwischen HIGH und LOW zu kommen. Entsprechend gibt es auch eine Abfallzeit t_{HL} .

Sehr wichtig ist auch die *Verlustleistung* der Bausteine. Diese berechnet man pro Schaltgatter und bei einer Taktfrequenz von 1 kHz.

3.2.2 Lastfaktoren

An den Ausgang eines Bausteines dürfen evtl. mehrere andere Bausteine angeschlossen werden. Da aber jeder Eingang auch eine elektrische Last darstellt, dürfen nicht beliebig viele Bausteine angeschlossen werden. Bei Überlast werden nämlich die Stromgrenzwerte

überschritten und die Einhaltung der Pegel ist nicht mehr gewährt. Um die Berechnung der maximal anschließbaren Eingänge zu vereinfachen, hat man den Begriff der Lastfaktoren eingeführt. Der *Ausgangslastfaktor* F_A (Fan-Out) gibt an, wie viele Standardeingänge (Normallasten) dieser Schaltkreisfamilie von diesem Ausgang getrieben werden können. Der *Eingangslastfaktor* F_I (Fan-In) gibt das Verhältnis zwischen der Eingangslast dieses Bausteins und der Normallast dieser Schaltkreisfamilie an; also: $F_I = 1$ bedeutet Normallast, $F_I = 2$ bedeutet doppelte Normallast usw. Was eine Normallast ist, ist für jede Schaltkreisfamilie durch Ströme bzw. Leistungen definiert. Typische Werte sind Ausgangslastfaktoren 10–30 und Eingangslastfaktoren 1–3.

3.3 TTL-Schaltkreisfamilien

Die *Transistor-Transistor-Logik*, kurz TTL ist die älteste Schaltkreisfamilie. In TTL-Bausteinen werden die logischen Verknüpfungen durch bipolare Transistoren realisiert, die andere bipolare Transistoren schalten. Natürlich werden in TTL-Schaltungen weitere Bauelemente gebraucht, wie Dioden, Widerstände u.a. TTL-Bausteine sind immer integrierte Schaltungen. Für die Bausteine der TTL-Familie gelten die TTL-Pegel (Abb.22).

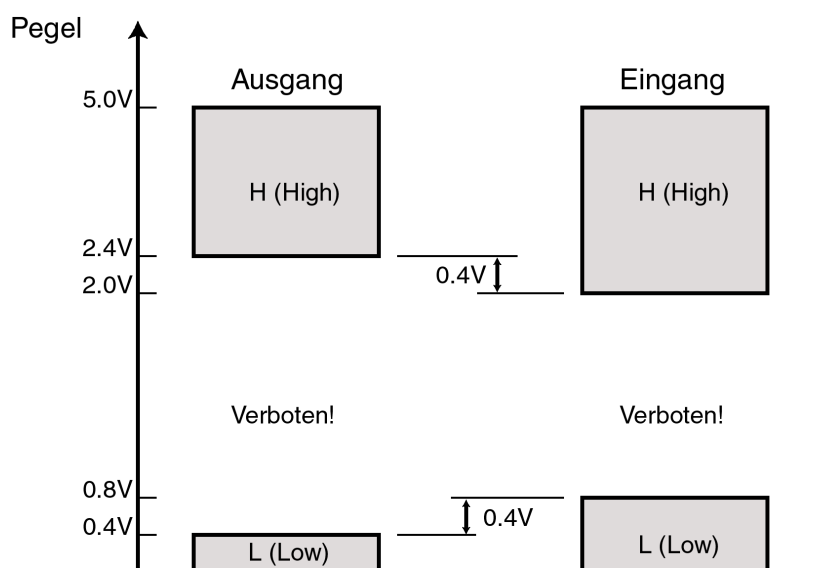


Abbildung 22: Die Pegel für TTL-Bausteine

Die Versorgungsspannung für TTL-Bausteine ist 5V, meist ist ein Bereich von 4.75 V bis 5.25 V erlaubt. Ein typischer TTL Baustein hat einen Ausgangslastfaktor von 10 und einen Eingangslastfaktor von 1. Die ursprünglichen TTL-Bausteine wurden sehr bald weiterentwickelt und es entstanden *TTL-Unterfamilien*. Diese weisen in bestimmten Punkten verbesserte Eigenschaften auf, z. B. in der Signallaufzeit oder der Verlustleistung. Zur Abgrenzung bezeichnet man die ursprüngliche TTL-Familie nun als *Standard-TTL*. Tabelle 1 zeigt einige Unterfamilien mit den wichtigsten Eigenschaften.

Tabelle 1: Die TTL-Familien und ihre typischen Betriebsdaten

Technologie	Kurzbezeichnung	Verlustleistung pro Gatter bei 1 kHz	Signal-Laufzeit pro Gatter
Standard-TTL	(Std-)TTL	10 mW	10 ns
Low-Power-TTL	L-TTL	1 mW	33 ns
High-Speed-TTL	H-TTL	23 mW	5 ns
Schottky-TTL	S-TTL	20 mW	3 ns
Advanced Schottky	AS-TTL	10 mW	1.5 ns
Fast Schottky	F-TTL	4 mW	2 ns
Low-Power Schottky	LS-TTL	2 mW	9 ns
Advanced Low Power Schottky	ALS-TTL	1 mW	4 ns
Fairchild Advanced Schottky	FAST	4 mW	3 ns

Wegen ihrer günstigen elektrischen Daten, ihrer großen Typenvielfalt und ihres günstigen Preises sind LS-TTL-Bausteine am stärksten verbreitet. Die Typenbezeichnung der Bausteine ist aus Ziffern und Buchstaben zusammengesetzt. Die Ziffern kennzeichnen die Funktion, z. B. ist 7400 ein Vierfach-NAND. Die Buchstaben werden in die Ziffernkette eingefügt und kennzeichnen die TTL-Familie. Wir geben folgende Beispiele an:

7400	Vierfach-NAND in Standard-TTL
74LS00	Vierfach-NAND in Low Power Schottky-TTL
74LS02	Vierfach-NOR in Low Power Schottky-TTL

3.4 PMOS- und NMOS-Schaltkreisfamilien

In der *PMOS-Familie* sind die Schaltungen aus selbstsperrenden p-Kanal-MOSFETs aufgebaut. PMOS-Bausteine sind langsam und benötigen relativ hohe Speisespannungen. Sie sind aber sehr störsicher und können auch in kleinen Stückzahlen wirtschaftlich hergestellt werden. Ihre Verlustleistung ist der von TTL-Bausteinen vergleichbar.

Die Bausteine der *NMOS-Familie* bestehen aus selbstsperrenden n-Kanal-MOSFETs. NMOS-Bausteine sind ebenso schnell wie TTL-Bausteine und Pegel-kompatibel zu TTL. In NMOS-Technik werden z. B. Speicherbausteine hergestellt.

3.5 CMOS-Schaltkreisfamilien

Besonders einfache und stromsparende Bausteine erhält man, wenn man NMOS und PMOS kombiniert zum *Complementary MOS*, *CMOS* (auch Complementary Symmetry MOS).

Die CMOS-Technologie hat sich einen großen Marktanteil erobert. Sie wird meist dann verwendet, wenn sparsame Bausteine gebraucht werden und keine extrem hohe Arbeitsgeschwindigkeit notwendig ist, z. B. in batteriebetriebenen, portablen Geräten.

Tabelle 2: Typische Daten von CMOS-Bausteinen

Technologie	Abk.	Verlustleistung pro Gatter und kHz	Signal-Durchlaufzeit pro Gatter
Standard-CMOS	C	0.3 μW	90 ns
High Speed-CMOS	HC	0.5 μW	10 ns
Advanced CMOS	AC	0.8 μW	3 ns

Die Typbezeichnungen von CMOS-Bausteinen enthalten eine Buchstabenkombination für die Familienzugehörigkeit z. B. 74C04, 68HC05, 74ACT02.

3.6 Weitere Schaltkreisfamilien

ECL steht für *Emitter Coupled Logic*. ECL-Bausteine sind aus bipolaren Transistoren aufgebaut. ECL ist die schnellste Schaltkreisfamilie, die allerdings auch sehr viel Strom verbraucht. Typische Werte sind eine Versorgungsspannung von -5V , eine Verlustleistung von 60 mW/Gatter , eine Signallaufzeit von 0.5 ns und Schaltfrequenzen bis 1 GHz . Anwendung: superschnellen Steuerungen.

DTL steht für *Dioden-Transistor-Logik*. DTL-Bausteine sind aus Dioden und bipolaren Transistoren aufgebaut. Sie sind etwas langsamer aber auch etwas störsicherer als TTL-Bausteine. Sie arbeiten typischerweise mit einer Versorgungsspannung von $5\text{V} - 6\text{V}$, einer Verlustleistung von 9 mW/Gatter , einer Signallaufzeit von 30 ns und einer statischen Störsicherheit von 1.2V . Weiterentwicklung: *LSL*, die *Langsame störsichere Logik*, Schaltzeiten bis zu 400 ns , Verlustleistung mehr als 50 mW/Gatter . Anwendung: Maschinensteuerungen.