

AMPLIFICADOR DE ENVOLVENTE DE SEÑALES MODULADAS EN RF PARA TÉCNICAS EER Y ET

Moisés Patiño Gómez, David Tena Ramos, Francisco Javier Ortega González, José Manuel Pardo Martín y Cesar Benavente Peces.

moisespatino@alumnos.upm.es, dtenaramos@gmail.com, fjortega@diac.upm.es, jmpardo@diac.upm.es, cbpeces@ics.upm.es

Universidad Politécnica de Madrid, Grupo de Ingeniería de Radio, EUITT de Telecomunicación, Carretera de Valencia Km. 7, 28031, Madrid, España.

Abstract- An envelope amplifier for an EER (Envelope Elimination and Restoration) and ET (Envelope Tracking) techniques is shown in this paper. The amplifier is based on a high speed two phases buck converter and employs RF LDMOS technology for the switching stage. A DPWM (Digital Pulse With Modulation) signal is used to control the amplifier by means of a functions generator. Simulations and measurements on a circuit prototype are presented showing a good agreement. Up to 125W output peak power can be delivered over a 5Ω load resistor. About 80% efficiency has been obtained. And at the two tone test, the third order intermodulation products (IP3) remain below 45dBc over a 2MHz bandwidth.

I. INTRODUCCIÓN

En los últimos años, los sistemas de comunicación modernos utilizan modulaciones con envolvente variable. Para amplificar estas señales es necesario hacer uso de los amplificadores lineales como las clases A o B. Sin embargo, estas técnicas tienen el inconveniente de que consiguen eficiencias muy bajas y conviene conseguir amplificadores de alto rendimiento para reducir el consumo de potencia y minimizar el calentamiento de los dispositivos.

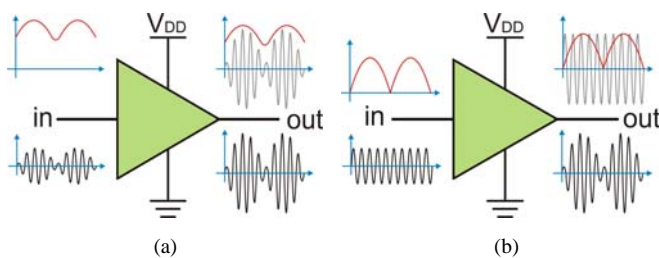


Fig. 1. Técnica ET (a) en la que la alimentación del amplificador de RF sigue la envolvente de la señal. Y técnica EER (b) en la que la envolvente amplificada modula al amplificador de RF.

Para conseguir aumentar el rendimiento se usan técnicas como EER (Envelope Elimination and Restoration) [1, 2] o ET (Envelope Tracking) [3, 4]. Estas técnicas consisten en alimentar al amplificador de RF (V_{DD}) con la envolvente amplificada de la señal de RF modulada. En el caso de la técnica ET (figura 1.a) se requiere un amplificador de RF lineal y la tensión de alimentación sigue la envolvente de la señal de RF modulada, de esta forma se aumenta el rendimiento del sistema. Por otro lado en la técnica EER (figura 1.b) se puede emplear una clase de amplificación no

lineal de alto rendimiento, así la tensión de alimentación es la que se encarga de modular en amplitud al amplificador de RF, obteniendo la señal de RF a la salida amplificada y modulada en amplitud.

Para obtener la señal de envolvente es necesario en primer lugar, demodular en amplitud la señal de entrada al sistema con un detector de envolvente. Y en segundo lugar hay que amplificar esta señal mediante el llamado amplificador de envolvente, que debe funcionar en un rango de frecuencias que debe ir desde DC hasta varias veces el ancho de banda de la señal modulada. Además la señal amplificada por el amplificador de RF debe conservar la información de fase a la salida que debe estar sincronizada con la envolvente de la misma. Este trabajo se ha centrado en el desarrollo del amplificador de envolvente. En la figura 2 se muestran las topologías ET y EER.

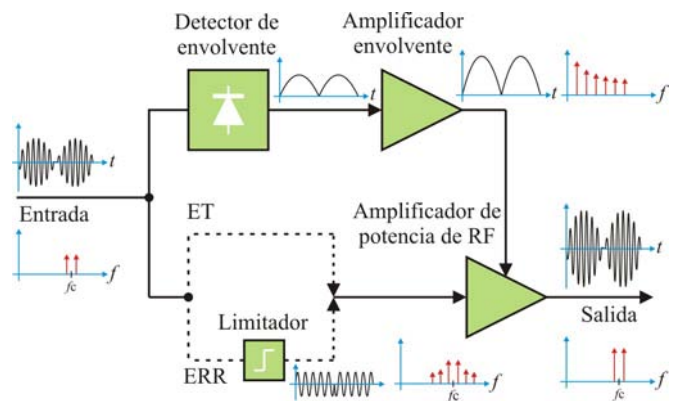


Fig. 2. Esquemas de las topologías ET y EER para la mejora de linealidad y rendimiento de amplificadores de potencia de RF.

II. AMPLIFICADOR DE ENVOLVENTE

Existen varias formas de realizar este amplificador de envolvente, manteniendo además un rendimiento bastante alto [5, 6, 7]. En este caso se ha elegido un convertidor reductor asíncrono debido al alto rendimiento que presenta. La frecuencia de trabajo empleada es de 10MHz, ya que se intenta conseguir un ancho de banda lo más elevado posible. La topología empleada en el convertidor diseñado es la que se muestra en la figura 3. Se ha escogido este diseño porque esta

configuración multifase permite reducir el rizado de la señal a la salida, mejorar por lo tanto la calidad de la envolvente amplificada y conseguir aumentar el ancho de banda de la señal amplificada.

Cabe destacar que este convertidor trabaja en lazo abierto, debido a que la impedancia de carga que presenta un amplificador de RF en el terminal de alimentación se puede considerar constante y real si la tensión de alimentación se aproxima bastante a la envolvente de la señal modulada. Por lo que la red de carga se puede considerar que está formada por una resistencia y un filtro paso bajo que elimina la frecuencia de conmutación y sus armónicos.

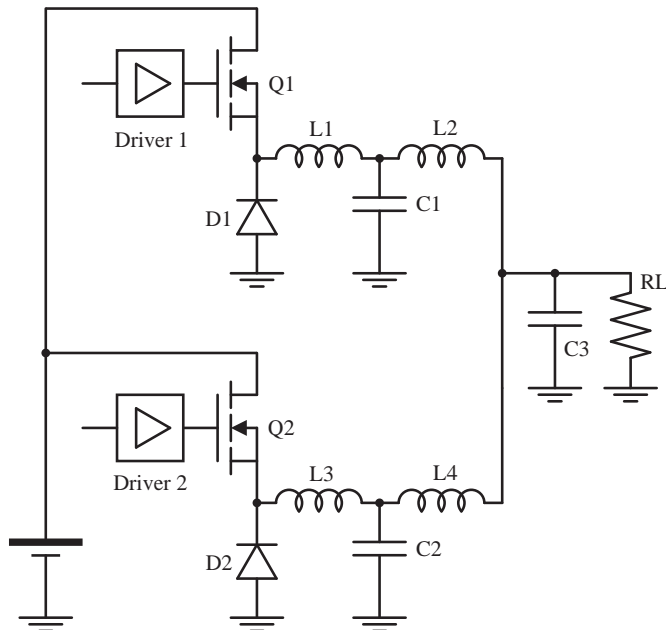


Fig. 3. Esquema del convertidor reductor de dos fases implementado.

A. Etapa de conmutación

Los elementos semiconductores que componen la etapa de potencia son dos diodos schottky (D1, D2) y dos transistores de RF LDMOS (Q1, Q2). Se han usado este tipo de transistores porque tienen unos tiempos de subida y bajada muy rápidos, y esto permite reducir las pérdidas ocasionadas por la conmutación de los transistores a altas frecuencias de trabajo.

Hay que tener en cuenta que la resistencia en conducción de los LDMOS de RF es más elevada que la de los MOSFET de conmutación convencionales. Pero las pérdidas que produce ésta se compensan debido a que la velocidad de transición es más alta y las capacidades parásitas menores. Todo esto permite aumentar de forma considerable la frecuencia de conmutación sin aumentar demasiado las pérdidas provocadas, por un lado en el transistor y por otro en el driver de control de puerta, que al tener una capacidad menor requiere menos energía.

B. Filtro paso bajo

En una configuración multifase la frecuencia aparente de muestreo a la salida se multiplica por el número de fases por lo que se puede aumentar la frecuencia de corte del filtro.

El filtro paso bajo empleado ha sido diseñado para que tenga una frecuencia de corte de 4MHz. En la figura 4 se

muestra el filtro paso bajo usado y la respuesta en frecuencia del mismo.

Para diseñar el filtro se ha tratado cada fase por separado, pero en la carga se ha colocado un valor el doble mayor de la resistencia usada a la hora de calcular, ya que por cada fase circula la mitad de la corriente.

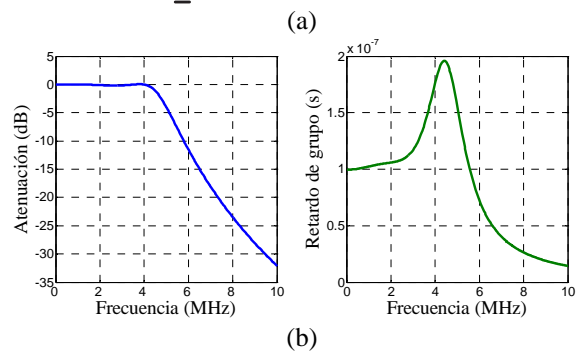
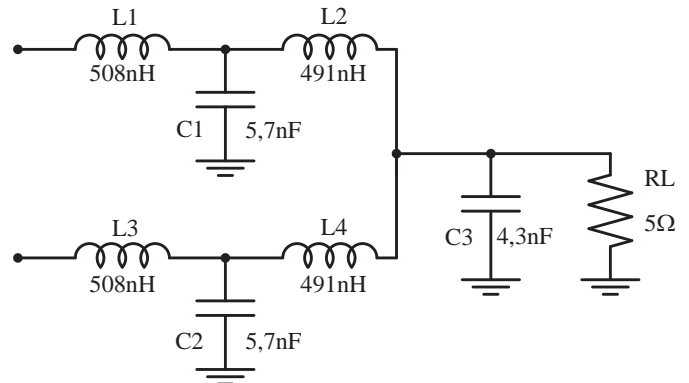


Fig. 4. Filtro paso bajo implementado (a) y respuesta en frecuencia (b)

C. Señal de control DPWM

Cada una de las fases del convertidor está controlada por una modulación de anchura de pulso digital (DPWM) desfasadas 180°. Para poder comprobar el correcto funcionamiento de la etapa de potencia implementada de este convertidor ha sido necesario el uso de un generador de funciones arbitrario 81150A de Agilent, en el que se han cargado las señales de control para cada una de las fases generadas previamente mediante Matlab.

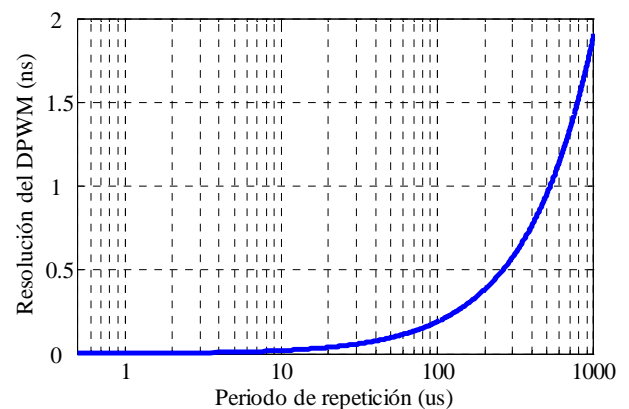


Fig. 5. Resolución del DPWM en función de la frecuencia de repetición de la señal guardada en el generador de funciones.

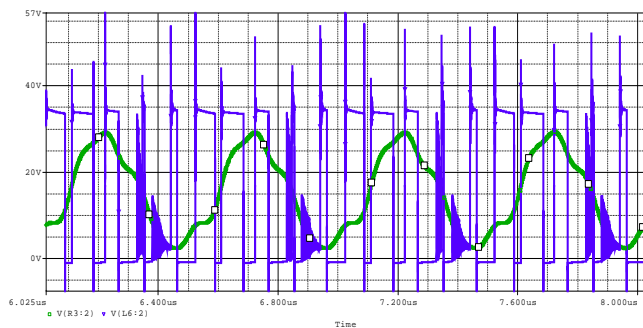
La resolución que presenta este DPWM depende del periodo de repetición de la señal moduladora, ya que el generador de funciones empleado admite como máximo 2¹⁹

muestras cuando se almacena una secuencia arbitraria en memoria. Como se muestra en la figura 5 este número de muestras es suficiente para conseguir resoluciones de menos de 1ns cuando el periodo de repetición de la señal de prueba es de menos de 500us. La generación de este DPWM se ha realizado mediante comparación por contador ascendente y descendente porque se obtienen menos armónicos que si se realiza por comparación contador ascendente o descendente únicamente, y en consecuencia con la técnica utilizada es más fácil filtrar a la salida la señal modulada.

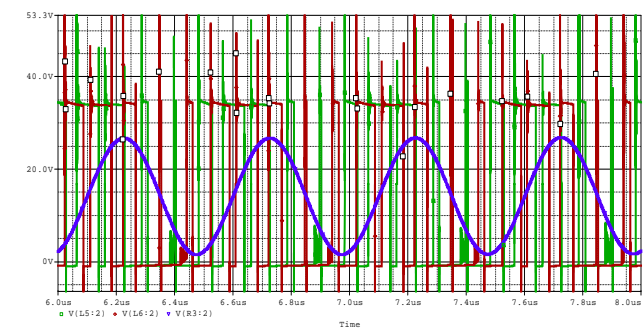
III. SIMULACIÓN DEL PROTOTIPO

Se han realizado simulaciones usando Orcad PSPICE que permitirían conocer el comportamiento aproximado que tendría el convertidor una vez implementado. Para ello se ha empleado un conmutador para simular al transistor y se le han agregado los elementos parásitos en forma de bobinas y condensadores. Las señales PWM son las mismas que las usadas en las medidas reales, ya que se han tomado los ficheros generados por Matlab y se ha utilizado en el PSPICE.

La gráfica de la figura 6 corresponde a los resultados obtenidos de realizar una simulación con una señal moduladora sinusoidal de 2MHz y una frecuencia de conmutación del DPWM de 10MHz. Esta simulación se ha realizado en primer lugar empleando un convertidor con una sola fase y después usando las dos fases. En los resultados se aprecia visiblemente la distorsión de la señal cuando se emplea una única fase y la mejora obtenida al emplear las dos.



(a)



(b)

Fig. 6. Simulación del convertidor con un tono de 2 MHz con monofase (a) y multifase (b). En (a) la señal antes del filtro en azul y la salida filtrada en verde. En (b), en verde y rojo las señales PWM antes del filtro y la salida filtrada en azul.

IV. RESULTADOS EXPERIMENTALES

Una vez montado el prototipo (figura 7) se han realizado varias medidas de linealidad y rendimiento para caracterizar el comportamiento del mismo.

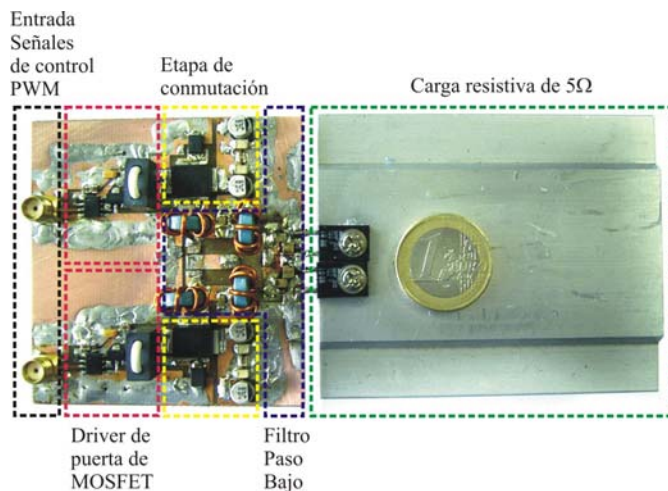
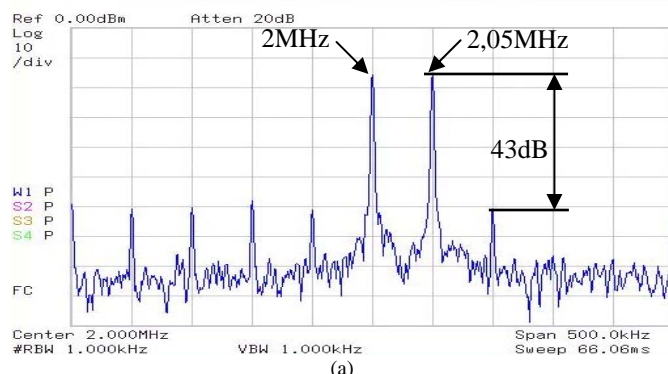


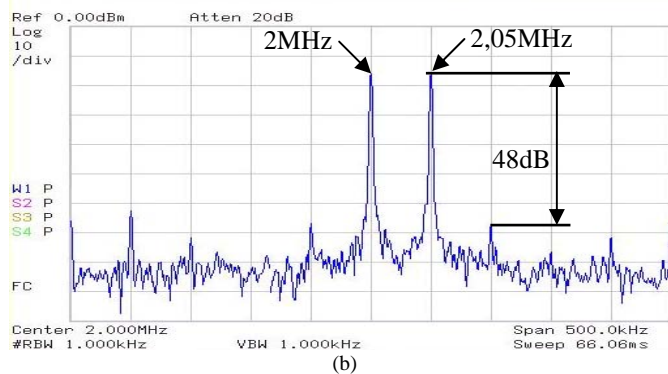
Fig. 7. Imagen del prototipo implementado.

A. Medidas en el espectro

En primer lugar para ver que linealidad posee el amplificador y para comprobar como le afecta la configuración de una o dos fases, se ha realizado la prueba de los dos tonos. Para crear la señal se han usado unas frecuencias de 2 y 2,05MHz y se ha observado que los productos de intermodulación (figura 8) que aparecen en la configuración monofase están por encima de los de la multifase, y por lo tanto esta última presenta una mejor linealidad.



(a)



(b)

Fig. 8. Visualización de la prueba de los dos tonos en el espectro usando el convertidor en configuración monofase (a) y multifase (b).

B. Medidas en el tiempo

También se ha realizado una prueba con la envolvente de una señal OFDM. Estas señales son muy usadas en los sistemas de comunicaciones actuales debido al gran ancho de banda que proporcionan, además de verse poco afectada por los multitrajectos en la propagación de las señales. Por ello se ha generado una señal OFDM aleatoria y se ha obtenido la envolvente y generado el DPWM para poder visualizar cómo se comporta el amplificador con este tipo de señales. En la figura 9 se puede ver la envolvente de la señal en el dominio del tiempo tanto en la carga a la salida del convertidor como la señal de referencia usada para generar el DPWM.

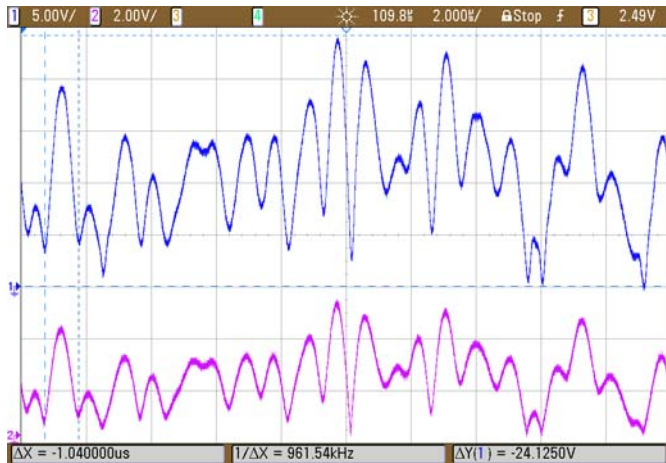


Fig. 9. Envolvente de una señal OFDM en el dominio del tiempo a la salida del convertidor en la carga (azul) y la señal de referencia (magenta).

C. Medidas de rendimiento

En este apartado se muestra el rendimiento que se ha obtenido con este amplificador. Para ello se ha tenido en cuenta la potencia entregada a la carga, la consumida de la fuente de alimentación por los transistores que forman la etapa de conmutación de potencia y la consumida por los drivers que gobiernan la puerta de los transistores. En la tabla I se ven los resultados para tonos de diferentes frecuencias y diferentes niveles de amplitud.

TABLA I
RENDIMIENTO DEL CONVERTIDOR BUCK MULTIFASE

Tensión máxima de pico (V)	Frecuencia (kHz)	Rendimiento (%)
10	100	71,5
	500	71,2
	2000	70,9
18	100	81,7
	500	81,0
	2000	80,9
25	100	81,6
	500	83,4
	2000	83,0

En la tabla se puede apreciar que el rendimiento no depende de la frecuencia de envolvente, como era esperado. Pero con tensiones bajas como la potencia disipada en la

conmutación de los transistores se mantiene y la entregada a la carga disminuye el rendimiento baja. En este caso debido a la alta velocidad de conmutación de estos transistores esta reducción de rendimiento no es tan fuerte como cabría esperar con tensiones pequeñas.

V. CONCLUSIONES

En este documento se ha mostrado un amplificador de envolvente basado en un convertidor reductor multifase con el fin de amplificar una señal de envolvente de un sistema EER o ET. En este prototipo se ha conseguido un rendimiento superior al 80% para niveles de excursiones altos en la tensión de la carga, un rechazo de más de 45 dB en los productos de intermodulación de tercer orden al realizar la prueba de los dos tonos, un ancho de banda de 2MHz y una potencia de salida de 125W de pico sobre una carga de 5Ω. Estos resultados permiten ser optimistas en cuanto al posterior funcionamiento de este dispositivo integrado en un transmisor de RF.

AGRADECIMIENTOS

Este trabajo constituye parte de los resultados del proyecto de investigación financiado por el MICINN con referencia TEC2009-14307-C02-02 y también de TECMUSA: PSS-370000-2009-45/46/47.

REFERENCIAS

- [1] L.R.Kahn, "Single-sideband Transmission by Envelope Elimination and Restoration", IEEE Proc. of the IRE, Vol. 40, No. 7, July 1952.
- [2] A.Gimeno, "Linearization of High Efficiency Amplifiers by Means of Envelope Elimination and Restoration (EER)", Ph. D. Thesis, Radio Engineering Group (GIRA), UPM, Madrid, Spain, 2009.
- [3] P.B.Kenington, "High-Linearity RF Amplifier Design", Artech House, London 2000.
- [4] S. C. Cripps, "Advanced Techniques in RF Power Amplifier Design", Artech House, 2002.
- [5] M.Vasić, O. García, J. A. Oliver, P. Alou, D. Diaz, J. A. Cobos, "Multilevel Power Supply for High Efficiency RF Amplifier", Proc. of the 24th Annual IEEE Applied Power Electronics Conference, APEC '09, February 2009.
- [6] Rodríguez, M.; Miaja, P. F.; Rodríguez, A.; Sebastian, J.; "A Multiple-Input Digitally-Controlled Buck Converter for Envelope Tracking Applications in Radiofrequency Power Amplifiers" IEEE Transactions on Power Electronics, vol.25, no.2, pp.1078-1089, Feb. 2010.
- [7] V. Yousefzadeh, E. Alarcon, D. Maksimovic, "Three-level buck converter for envelope tracking in RF power amplifiers," IEEE Trans. on Power Electronics, Volume:21, Issue: 2, March 2006, Pages:549 – 552