

n° d'ordre

**THESE DE DOCTORAT
DE L'UNIVERSITE D'AIX-MARSEILLE**

Présentée par

Monsieur Thomas CABOUT

pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE D'AIX-MARSEILLE

Ecole Doctorale « Sciences pour l'Ingénieur : Mécanique, Physique, Micro et Nanoélectronique »

Spécialité : Micro et Nanoélectronique

XX

Sujet de la thèse :

**Optimisation technologique et caractérisation électrique de
mémoires résistives OxRRAM pour applications basse
consommation**

Soutenance prévue le 19 décembre 2014 devant le jury composé de :

Sylvie RETAILLEAU	Professeur Université Paris Sud, IEF, Orsay	Présidente
Dominique VUILLAUME	Directeur de Recherche, IEMN, Lille	Rapporteur
Ludovic GOUX	Senior Researcher, IMEC, Leuven	Rapporteur
Eric JALAGUIER	Ingénieur , CEA LETI	Encadrant
Marc BOCQUET	Maître de Conférences, IM2NP, Marseille	Co-Encadrant
Christophe MULLER	Professeur, Aix-Marseille, Université	Directeur de thèse
Simon JEANNOT	Ingénieur, STMicroelectronics	Invité

CEA LETI
Campus MINATEC
17, Rue des Martyrs, 38054 Grenoble Cedex 9 (FRANCE)

&

IM2NP
UMR 7334, Aix-Marseille Université et CNRS
Avenue Escadrille Normandie Niemen, 13397 Marseille Cedex 20 (FRANCE)

Confidentiel

Table des matières

Introduction.....	6
Contexte	6
Organisation du manuscrit.....	7
Chapitre I. Etat de l'art des mémoires résistives OxRRAM : matériaux, technologies et modélisation	8
1. Contexte	9
2. Mémoires résistives RRAM.....	14
2.1. Généralités	14
2.2. Principe de fonctionnement.....	14
2.3. Matériaux constituant l'empilement MIM.....	15
2.4. Etat de l'art technologique	16
3. Connaissances actuelles des mécanismes de commutation.....	21
3.1. Classification des mécanismes	21
3.2. Eléments résistifs à "pont conducteur" CBRAM.....	22
3.3. Eléments résistifs OxRRAM filamentaires et bipolaires	24
3.4. Eléments résistifs OxRRAM filamentaires et unipolaires	28
3.5. Eléments résistifs OxRRAM non-filamentaires.....	29
4. Synthèse du Chapitre I et positionnement du travail de thèse.....	30
5. Références du Chapitre I	32
Chapitre II. Influence de la nature des électrodes et du matériau actif sur les caractéristiques électriques d'éléments résistifs.....	39
1. Objectifs et méthodologie.....	41
1.1. Contexte	41
1.2. Objectifs.....	43
1.3. Méthodologie	44
2. Etude de différents couples d'électrodes.....	51
2.1. Fabrication d'éléments 1R à base d'oxyde HfO ₂	51
2.2. Influence des électrodes sur la commutation de résistance.....	55
2.3. Comparaison des comportements unipolaire et bipolaire	66
2.4. Bilan sur le choix du couple d'électrodes	73
3. Matériaux actifs intégrés dans les éléments résistifs.....	75
3.1. Fabrication d'éléments mémoires 1R et 1T/1R.....	75
3.2. Caractéristiques de commutation de différents oxydes	76

3.3. Bilan sur le choix de l'oxyde	80
4. Synthèse du Chapitre II	82
5. Références du Chapitre II	84
Chapitre III. Caractérisation électrique avancée de cellules mémoires 1T/1R intégrant un élément résistif $\text{TiN}/\text{HfO}_2/\text{Ti}$	89
1. Objectifs.....	91
2. Méthodologies de tests et d'analyses	92
2.1. Description et caractéristiques de l'architecture 1T/1R.....	92
2.2. Méthodologie des tests d'endurance et leur analyse	102
3. Influence des paramètres électriques sur la commutation de résistance	106
3.1. Limitation en courant (compliance en courant).....	106
3.2. Tension d'arrêt de l'opération de reset.....	109
3.3. Modèle de conduction filamentaire permettant d'appréhender l'influence des paramètres électriques de programmation	112
3.4. Conditions de programmation standard	116
4. Analyses des performances.....	117
4.1. Performances des opérations de commutation de résistance	117
4.2. Tests de rétention : stabilité des états LRS et HRS.....	131
5. Synthèse du Chapitre III	136
6. Références du Chapitre III	138
Chapitre IV. Eléments d'analyse et de compréhension des mécanismes de commutation de résistance	141
1. Contexte et positionnement du travail	142
2. Caractéristiques I-V mesurées à différentes températures	143
2.1. Caractéristiques I-V du transistor.....	143
2.2. Caractéristiques I-V de cellules 1T/1R.....	144
3. Activation en température	146
3.1. Opération d'électroforming	146
3.2. Modes de conduction dans les états LRS et HRS.....	147
3.3. Opération de reset	149
3.4. Opération de set.....	159
4. Synthèse du Chapitre IV	183
5. Références du Chapitre IV.....	185
Chapitre V. Synthèse et perspectives.....	187

Relation entre le caractère filamentaire de la commutation et les performances des mémoires OxRRAM	188
Compréhension physique des mécanismes de commutation	192
Références de la synthèse.....	196
Publications de l'auteur.....	197
Conférences internationales	197
Publications	198
Colloques	198
Brevets.....	198

Introduction

Contexte

Depuis les années 1970, le marché de l'électronique s'est considérablement développé. Par une diminution constante des coûts de production, l'électronique est aujourd'hui omniprésente dans de nombreux marchés et son utilisation est de plus en plus ancrée dans notre quotidien. Aussi, l'utilisation extensive d'appareils électroniques génère de plus en plus de données et la demande en capacité de mémorisation ne cesse de croître.

Parmi les différentes solutions existantes de mémorisation de données, les mémoires à semiconducteur font encore figure de référence puisqu'elles sont particulièrement bien adaptées aux dispositifs nomades tels que les smartphones ou les tablettes numériques. Aujourd'hui, la technologie non-volatile Flash, basée sur le stockage de charges dans une grille flottante en silicium polycristallin, est majoritairement utilisée. Cependant, cette technologie est en passe d'atteindre ses limites de miniaturisation et les solutions permettant de prolonger cette réduction de taille se heurtent dorénavant à des verrous technologiques majeurs.

Ainsi, dans le but de poursuivre la réduction des dimensions menée depuis plus de 40 ans et augmenter encore les performances en termes de densité de stockage, de temps d'accès ou de consommation, de nouveaux concepts mémoires sont explorés comme solutions de remplacement de la mémoire Flash. Parmi les technologies émergentes, la mémoire résistive RRAM (Resistive Random Access Memory) et, plus spécifiquement, sa variante OxRRAM (Oxide RRAM) basée sur la commutation de résistance d'une couche d'oxyde, est particulièrement intéressante. Reposant sur une structure simple Métal/Isolant/Métal, la technologie RRAM présente des performances prometteuses, supporte une réduction de ses dimensions critiques et offre une bonne compatibilité avec les filières technologiques CMOS. Cela explique certainement le grand intérêt que suscite actuellement cette technologie mémoire, tant au niveau industriel qu'académique.

Toutefois, bien que des performances encourageantes aient été rapidement obtenues, cette technologie mémoire n'en est qu'au stade du développement, sa maturité étant encore insuffisante pour envisager une industrialisation massive et pour concurrencer la mémoire Flash. En effet, l'optimisation technologique des mémoires résistives se heurte, en particulier, à une compréhension que partielle des mécanismes de commutation de résistance. Il s'agit là d'un véritable verrou à lever pour optimiser les procédés de fabrication, contrôler le fonctionnement et améliorer la fiabilité de cette technologie mémoire.

Ce travail de thèse s'intègre parfaitement dans ce contexte et vise à apporter une contribution supplémentaire au développement de la technologie RRAM. Au regard des nombreux résultats présentés dans la littérature, le premier objectif était de sélectionner l'empilement résistif Métal/Isolant/Métal le plus prometteur pour son utilisation en tant qu'élément mémoire non-volatile. L'orientation technologique initiale a été choisie par rapport aux meilleurs résultats obtenus dans le domaine. Le second objectif de la thèse était de mener une analyse détaillée des performances et des limitations propres de cette technologie afin d'en identifier les forces et les faiblesses. Enfin, le dernier objectif était d'apporter des éléments complémentaires sur la

compréhension des mécanismes de commutation. L'ensemble du travail visait *in fine* à guider les développements technologiques et proposer des voies d'amélioration.

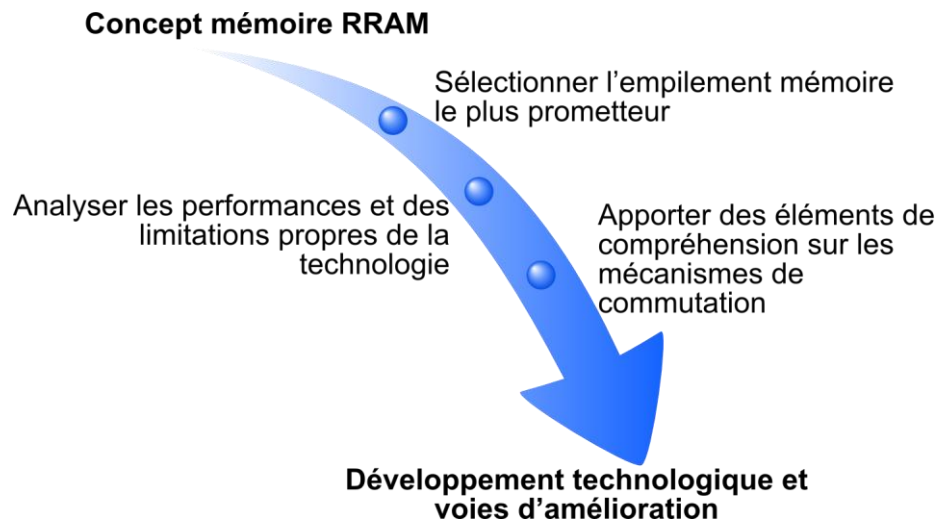


Figure 0.1. Récapitulatif des trois objectifs principaux du travail de thèse.

Organisation du manuscrit

Ce manuscrit de thèse s'articule autour de quatre Chapitres :

- Après avoir introduit le contexte dans lequel s'inscrit le développement de la technologie RRAM, le **Chapitre I** propose une rapide présentation des différentes déclinaisons de ce concept mémoire et un état de l'art technologique. Dans une seconde partie, le principe de fonctionnement des mémoires résistives est rappelé en s'appuyant sur un état des connaissances actuelles sur les mécanismes de commutation de résistance.
- Le **Chapitre II** est consacré à la sélection du meilleur couple électrodes/matériau actif à partir d'une déclinaison de plusieurs variantes technologiques de l'empilement mémoire "électrode inférieure\oxyde\électrode supérieure" et d'une analyse détaillée de leurs caractéristiques électriques de commutation. Le fonctionnement des cellules mémoires OxRRAM est évalué en s'appuyant sur une méthodologie et des protocoles de test.
- Le **Chapitre III** présente la caractérisation électrique avancée de cellules mémoires précédemment sélectionnées. L'influence des différents paramètres de programmation est analysée et les performances électriques sont évaluées.
- Le **Chapitre IV** apporte des éléments d'analyse et de compréhension sur les mécanismes de commutation de résistance. La mesure, en fonction de la température, des caractéristiques électriques de commutation a permis d'analyser l'influence de la température et du champ électrique sur les mécanismes physiques à l'origine du changement de résistance et les résultats ont été largement confrontés aux hypothèses de la littérature.
- Enfin, la **synthèse finale** permet une analyse comparée de quelques caractéristiques propres à la technologie mémoire OxRRAM.

Chapitre I. Etat de l'art des mémoires résistives OxRRAM : matériaux, technologies et modélisation

Table des matières

1. Contexte	9
2. Mémoires résistives RRAM.....	14
2.1. Généralités	14
2.2. Principe de fonctionnement.....	14
2.3. Matériaux constituant l'empilement MIM.....	15
2.4. Etat de l'art technologique	16
2.4.1. Cellule mémoire élémentaire	16
2.4.2. Matrices mémoires et démonstrateurs industriels.....	18
3. Connaissances actuelles des mécanismes de commutation.....	21
3.1. Classification des mécanismes	21
3.2. Eléments résistifs à "pont conducteur" CBRAM.....	22
3.2.1. Principe de la commutation de résistance	22
3.2.1.1. Commutation par métallisation électrochimique	22
3.2.1.2. Commutation par électromigration	23
3.2.2. Mécanismes de conduction.....	24
3.3. Eléments résistifs OxRRAM filamenteux et bipolaires	24
3.3.1. Principe de la commutation de résistance	24
3.3.1.1. Commutation par redistribution des lacunes d'oxygène	25
3.3.1.2. Commutation par création et annihilation de lacunes d'oxygène	25
3.3.1.3. Commutation par création, annihilation et migration de lacunes d'oxygène	26
3.3.2. Mécanismes de conduction.....	27
3.4. Eléments résistifs OxRRAM filamenteux et unipolaires	28
3.4.1. Principe de la commutation de résistance	28
3.4.2. Mécanismes de conduction.....	29
3.5. Eléments résistifs OxRRAM non-filamenteux.....	29
4. Synthèse du Chapitre I et positionnement du travail de thèse.....	30
5. Références du Chapitre I.....	32

1. Contexte

Depuis son émergence dans les années 1970, le marché de l'électronique s'est considérablement développé jusqu'à afficher à l'heure actuelle un revenu annuel 300 milliards de dollars (Figure I.1). Cette formidable évolution n'a été possible que par une diversification et un renouvellement constant de l'offre proposée aux consommateurs. Aujourd'hui, l'électronique est complètement intégrée à de nombreux marchés, allant de l'industrie automobile aux appareils électroniques "grand public".

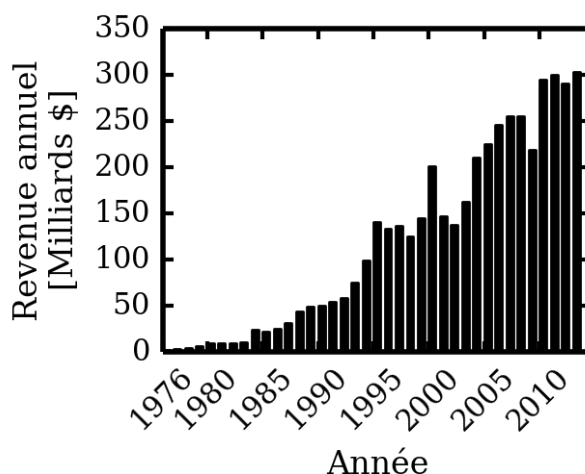


Figure I.1. Évolution du revenu mondial annuel du marché de l'électronique depuis son émergence en 1976 jusqu'à aujourd'hui [1].

Cette ascension de l'électronique, par l'essor de l'ordinateur personnel dans les années 2000 et plus récemment par l'introduction des smartphones et des tablettes numériques, a profondément ancré l'utilisation de l'électronique dans notre quotidien. Aujourd'hui, ces appareils qui permettent de communiquer, de prendre des photos et des vidéos, d'écouter de la musique, de surfer sur internet et d'analyser une multitude de données aussi diversifiées qu'une position GPS ou un rythme cardiaque, génèrent des quantités d'informations gigantesques. Aussi, au cours de ces 30 dernières années, le développement de l'électronique a nécessité une augmentation permanente de la capacité de stockage passant de 2,64 milliards de gigaoctets (ou gigabytes, GBytes) dans les années 1980 — stockés majoritairement sur des supports analogiques tels que le papier, les négatifs photos, les vinyles, les cassettes audio, etc. — à 195 milliards de gigaoctets à l'heure actuelle — stockés à 94% sur des supports numériques tels que les disques durs, les supports optiques (CD, DVD, Blu-ray) et les bandes magnétiques, etc. (Figure I.2).

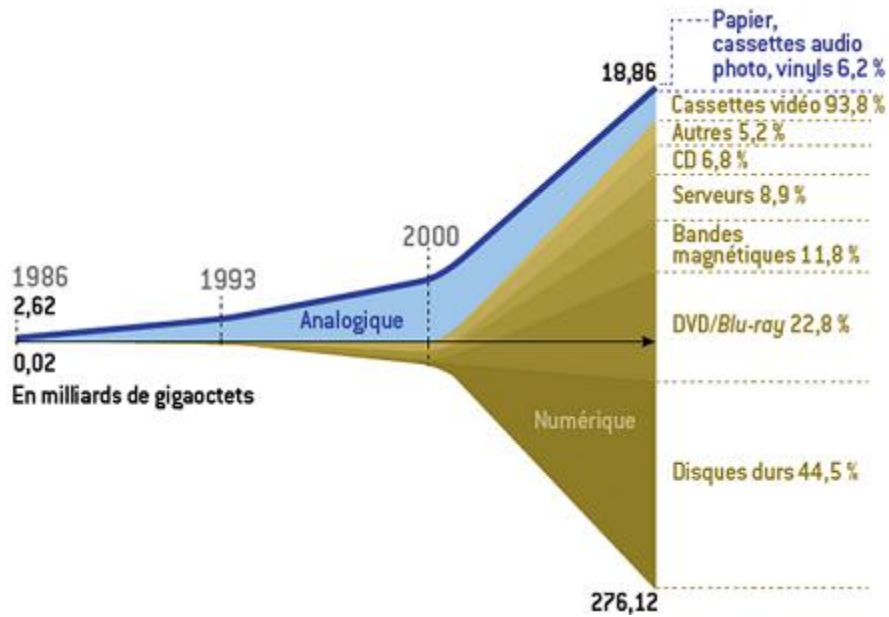


Figure 1.2. Évolution dans le temps de la quantité mondiale de données stockées sur des supports analogiques et numériques [2,3].

Parmi ces supports de stockage numérique, les mémoires à semiconducteur occupent une place croissante. Ce marché, historiquement dominé par les mémoires volatiles DRAM (Dynamic Random Access Memory) et SRAM (Static RAM), s'est considérablement développé et modifié depuis les années 2000 avec la démocratisation de la mémoire non-volatile Flash NAND exploitée dans les clés USB puis plus récemment dans les disques durs SSD (Solid State Drive). Aujourd'hui, le marché des mémoires à semiconducteur est équitablement réparti entre les mémoires volatiles et non-volatiles (Figure 1.3).

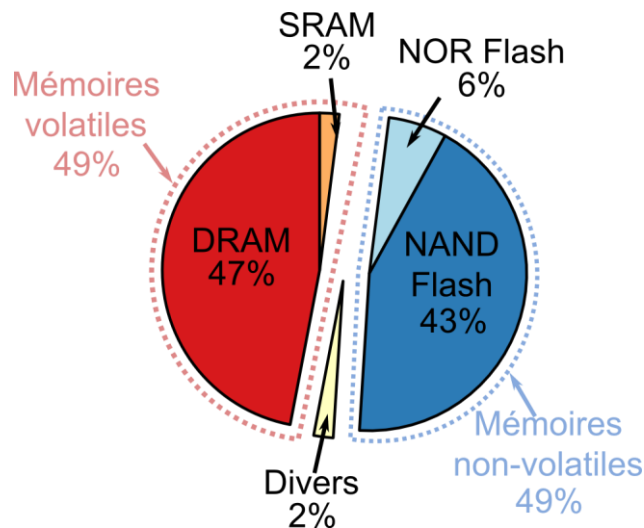


Figure 1.3. Marché mondial des technologies mémoires à semiconducteur en 2012 [4].

L'expansion du marché des mémoires non-volatiles Flash, notamment avec l'architecture NAND¹, a été possible grâce à une diminution importante de leur coût de fabrication, menée en parallèle d'une

¹ L'architecture NAND, dense et peu chère, permet le stockage de données haute densité alors que l'architecture NOR, plus rapide, est davantage réservée à l'exécution de code.

amélioration de leurs performances. Avec un prix du gigaoctet inférieur à 1 US\$ (Figure I.4), la mémoire Flash s'installe maintenant sur le marché des disques durs SSD qui remplacent progressivement les disques durs magnétiques traditionnels (HDD, Hard Disk Drive).

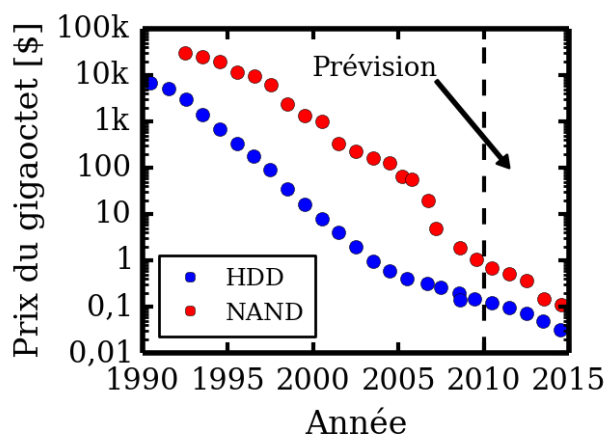


Figure I.4. Comparaison de l'évolution du prix du gigaoctet de mémoire non-volatile pour la technologie NAND Flash et les disques durs magnétiques HDD (Hard Disk Drive) [5].

Néanmoins, cette diminution du coût de production des mémoires Flash (NAND et NOR), principalement obtenue par une miniaturisation croissante des dispositifs élémentaires, semble aujourd'hui atteindre des limites physiques et technologiques importantes. En effet, cette technologie est basée sur le stockage de charges dans une grille flottante en silicium polycristallin (Figure I.5). La réduction de taille de cette grille entraîne, en particulier, une diminution de la quantité de charges stockées avec, subséquemment, des problèmes de discrimination des deux états "0" et "1" de la mémoire².

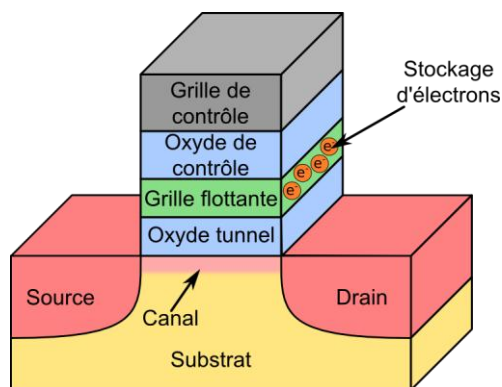


Figure I.5. Architecture d'une cellule mémoire Flash : le stockage de l'information est obtenu par une injection de charges (électrons) dans une grille flottante et pilotée par la tension appliquée sur une grille de contrôle. La présence de ces électrons dans la grille flottante modifie les caractéristiques courant-tension de la cellule mémoire.

Bien que les limites de miniaturisation des mémoires Flash aient été plusieurs fois repoussées par les grands groupes industriels, les solutions permettant de prolonger cette réduction de taille se

² Au-delà de la charge stockée, il faut également mentionner les problèmes liés à l'intégration technologique, à la fiabilité et à la physique de l'effet transistor.

heurtent dorénavant à des verrous technologiques majeurs³. Ainsi, depuis une vingtaine d'années, des nouvelles technologies mémoires émergent et apparaissent aujourd'hui comme de possibles remplaçantes des mémoires Flash à l'horizon 2018 pour les nœuds technologiques 28 nm [6]. Dans la plupart de ces mémoires dites "émergentes", le stockage de l'information ne repose plus sur le piégeage de charges dans une grille flottante mais sur un basculement, réversible et répétitif, entre deux états de résistance distincts (Figure I.6). De plus, ces cellules mémoires émergentes peuvent souvent être intégrées dans les niveaux d'interconnexion du BEOL (Back-End of Line) permettant ainsi, un gain de place important et une simplification des procédés de fabrication.

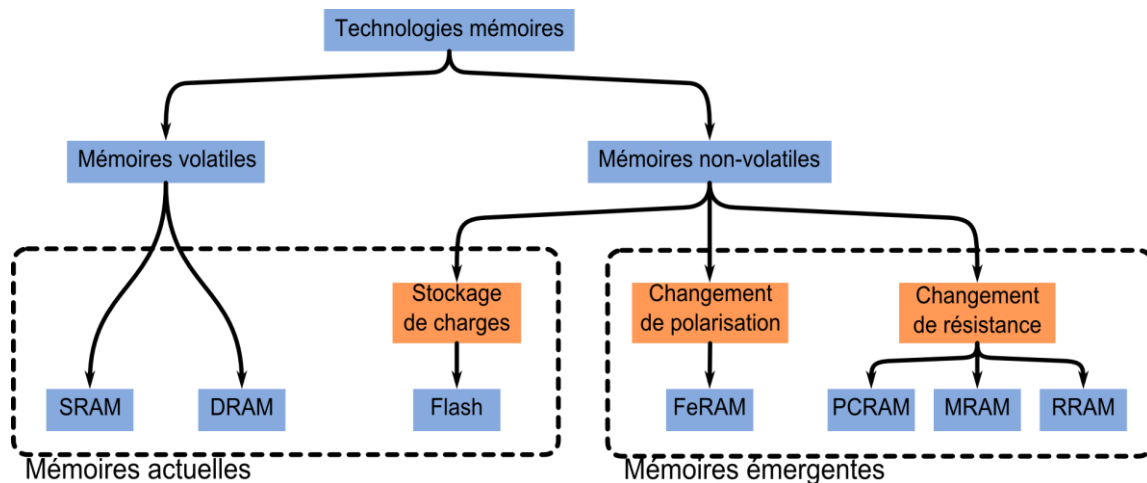


Figure I.6. Classification des principales technologies mémoires [6].

Dans la dernière décennie, plusieurs grandes compagnies (Samsung, IBM, Everspin, Texas Instruments, STMicroelectronics, Micron, etc.) ont exploré de nouvelles solutions intégrant un matériau fonctionnel, dont la propriété physique fondamentale est exploitée pour le stockage de l'information. La technologie la plus "ancienne" correspond aux mémoires FeRAM (Ferroelectric RAM), déjà produites en petit volume par les compagnies Fujitsu et, plus récemment, Texas Instruments. Avec leur architecture de type DRAM, ces mémoires FeRAM intègrent des condensateurs ferroélectriques qui conservent de manière permanente les charges stockées sur leurs armatures. Excluant les mémoires FeRAM, les efforts de R&D de quelques compagnies majeures ont conduit à une nouvelle classe de mémoires dites à commutation de résistance (resistance switching) présentant des performances disruptives en termes de temps d'accès, de tension de programmation ou de densité d'intégration. Ces mémoires, présentant deux états de résistance stables contrôlés en courant ou en tension, sont très attractives pour les futurs dispositifs de mémorisation à haute densité. L'origine du changement de résistance dépend directement de la nature et des propriétés physiques fondamentales des matériaux intégrés dans la cellule mémoire. Il existe actuellement un large panel de nouveaux concepts : les mémoires magnétorésistives MRAM (Magnetoresistive RAM) ; les mémoires à changement de phase PCM ou PCRAM (Phase Change RAM) ; les mémoires résistives RRAM (Resistive RAM), incluant les dispositifs à oxyde résistif OxRRAM (Oxide Resistive RAM) et les mémoires "nano-ioniques" CBRAM (Conductive Bridge RAM) et PMC (Programmable Metallization Cells). Le devenir de ces technologies repose principalement sur leur aptitude à intégrer des cellules élémentaires de faibles dimensions et supportant la réduction de taille imposée par les filières technologiques CMOS.

³ Limites lithographiques, isolation du canal, interférences entre cellules, etc.

Parmi ces mémoires émergentes, la sous-catégorie des mémoires résistives RRAM est particulièrement intéressante. Ce terme générique désigne l'ensemble des mémoires où l'information est stockée grâce à un changement de résistance d'un empilement Métal/Isolant/Métal (MIM) piloté par une tension ou un courant. La mesure du courant traversant la structure MIM pour une tension donnée permet d'associer les données binaires "0" et "1" aux états de haute et basse résistance, notés LRS (Low Resistance State) et HRS (High Resistance State), respectivement. La Table I.1 compare les performances de diverses technologies mémoires : les mémoires résistives RRAM ont d'ores et déjà des performances supérieures à celles des mémoires Flash en termes d'endurance, de temps d'accès et de tensions de programmation. En revanche, d'autres aspects tels que la consommation restent encore à améliorer dans une perspective de remplacement de la technologie Flash.

		Flash	FeRAM	PCRAM	MRAM	RRAM
Intégration F [nm]	2013	16	180	45	65	5
	Projection	>10	65	8	16	< 5
Surface de cellule [F ²]	2013	4	22	4	20	4
	Projection	4	12	4	8	4
Tension de programmation/ effacement [V]	2013	15-20	1,3-3,3	3	1,8	0,6
	Projection	15	0,7-1,5	< 3	< 1	< 0,5
Temps de programmation/ effacement	2013	1 / 0,1 ms	65 ns	100 ns	35 ns	< 1 ns
	Projection	1 / 0,1 ms	< 10 ns	< 50 ns	< 1 ns	< 1 ns
Energie de programmation (J/bit)	2013	4x10 ⁻¹⁶	3x10 ⁻¹⁴	6x10 ⁻¹²	2,5x10 ⁻¹²	10 ⁻¹²
	Projection	1x10 ⁻¹⁶	7x10 ⁻¹⁵	1x10 ⁻¹⁵	1,5x10 ⁻¹³	10 ⁻¹⁶
Tension de lecture [V]	2013	4,5	1,3-3,3	1,2	1,8	0,2
	Projection	4,5	0,7-1,5	< 1	< 1	0,1
Temps de lecture	2013	0,1 ms	40 ns	12 ns	35 ns	50 ns
	Projection	0,1 ms	< 20 ns	< 10 ns	< 20 ns	< 10 ns
Rétention	2013	10 ans	10 ans	> 10 ans	> 10 ans	> 10 ans
	Projection	10 ans	10 ans	> 10 ans	> 10 ans	> 10 ans
Endurance	2013	10 ⁵	10 ¹⁴	10 ⁹	> 10 ¹²	10 ¹²
	Projection	10 ⁵	> 10 ¹⁵	10 ⁹	> 10 ¹⁵	> 10 ¹²

Table I.1. Comparaison des performances des différentes technologies mémoires, en 2013 et projetées en 2026 [6].

2. Mémoires résistives RRAM

2.1. Généralités

Les dispositifs RRAM reposent sur le basculement, réversible et reproductible, entre deux états de résistance d'un empilement MIM Métal inférieur \Isolant\Métal supérieur. La résistance de cet élément dépend de la résistivité d'une couche d'oxyde dite "active" et correspondant à l'isolant dans la structure MIM. Cette couche "isolante" a la faculté de commuter entre deux états de résistance de nombreuses fois sans entrer dans un régime de claquage diélectrique irréversible. Chaque état de résistance est conservé même lorsque le dispositif n'est pas alimenté, ceci conférant à la mémoire son caractère non-volatile.

Trois états de résistance distincts sont considérés :

- Un état de résistance initiale très élevée (R_{init}), qui correspond à la résistance de l'empilement mémoire après sa fabrication. Il s'agit de l'état vierge ou "pré-électroforming" ;
- Un état de résistance faible (R_{LRS} "Low Resistance State") qui intervient après une opération d'initialisation appelée "électroforming" ou après une opération d'écriture (ou set) du dispositif ;
- Un état de résistance élevée (R_{HRS} "High Resistance State") atteint après une opération d'effacement (ou reset) du dispositif.

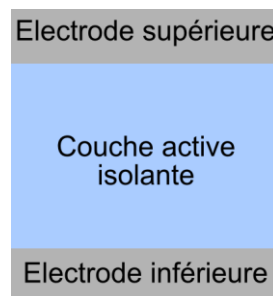


Figure I.7. Schéma de principe de l'empilement Métal\Isolant\Métal correspondant à l'élément résistif intégré dans les mémoires résistives RRAM.

Convention : dans tout ce manuscrit, les empilements mémoires seront notés dans l'ordre "électrode inférieure\oxyde\électrode supérieure" et appelés "éléments résistifs".

2.2. Principe de fonctionnement

Les cellules mémoires de type RRAM peuvent présenter deux modes de fonctionnement, unipolaire ou bipolaire. Ils se distinguent par la polarité des tensions seuils qui déclenchent les mécanismes de set et de reset. La Figure I.8 illustre les caractéristiques électriques courant-tension des modes unipolaires et bipolaires : dans le mode unipolaire, la commutation de résistance des opérations de set et de reset est effectuée avec des tensions de même signe ; en revanche, en mode bipolaire, la commutation de résistance de l'opération de reset est obtenue avec une tension de signe opposé à celui utilisé pour l'opération de set. Si la cellule mémoire peut fonctionner indifféremment dans ces deux modes (*i.e.* les opérations de set et de reset s'effectuent indépendamment de la polarité), le fonctionnement est dit "non-polaire". Pour ces deux types de fonctionnement, une limitation en

courant est imposée lors des opérations d'écriture (électroforming et set) afin d'éviter un claquage diélectrique irréversible du matériau actif.

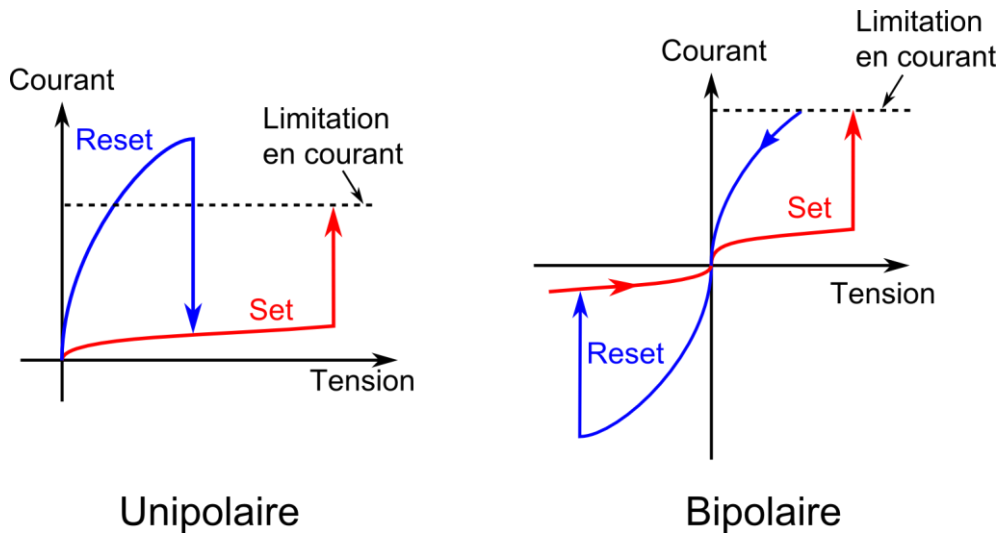


Figure 1.8. Schéma décrivant les opérations d'écriture (set) et d'effacement (reset) d'un élément résistif MIM pour les deux modes de commutation unipolaire (à gauche) et bipolaire (à droite).

L'existence de ces deux modes de programmation suggère que différents mécanismes peuvent être à l'origine de la commutation de résistance. De plus, le fonctionnement des mémoires résistives, selon l'un ou l'autre des modes de fonctionnement, est également extrêmement dépendant de la nature des électrodes et du matériau isolant.

2.3. Matériaux constituant l'empilement MIM

Comme nous l'avons déjà mentionné, les mémoires RRAM reposent sur un empilement MIM avec un isolant pris en sandwich entre deux électrodes métalliques. C'est dans cette couche active que la commutation de résistance a lieu. Plusieurs types de matériaux peuvent être intégrés dans cet empilement MIM :

- Couche active : la commutation de résistance a été observée sur une grande variété de matériaux tels que des oxydes, des alliages chalcogénures, des nitrures voire même des composés organiques ou organométalliques [7]. Les mémoires résistives à base d'oxydes dénommées OxRRAM présentent à l'heure actuelle les meilleures performances et semblent les plus prometteuses. La Figure 1.9 résume les différents éléments chimiques entrant dans la composition d'un oxyde binaire utilisé comme couche active. A noter que l'intégration d'un alliage chalcogénure avec une électrode active (e.g. Ag, Cu) permet un fonctionnement dit à "ponts conducteurs" exploité dans les mémoires appelées CBRAM (Conductive Bridge RAM) ;

The Periodic Table of the Elements

corresponding binary oxide that exhibits bistable resistance switching
 metal that is used for electrode

1 H																	1 H	2 He
3 Li	4 Be											5 B	6 C	7 N	8 O	9 F	10 Ne	
11 Na	12 Mg											13 Al	14 Si	15 P	16 S	17 Cl	18 Ar	
19 K	20 Ca	21 Sc	22 Ti	23 V	24 Cr	25 Mn	26 Fe	27 Co	28 Ni	29 Cu	30 Zn	31 Ga	32 Ge	33 As	34 Se	35 Br	36 Kr	
37 Rb	38 Sr	39 Y	40 Zr	41 Nb	42 Mo	43 Tc	44 Ru	45 Rh	46 Pd	47 Ag	48 Cd	49 In	50 Sn	51 Sb	52 Te	53 I	54 Xe	
55 Cs	56 Ba	57 La	72 Hf	73 Ta	74 W	75 Re	76 Os	77 Ir	78 Pt	79 Au	80 Hg	81 Tl	82 Pb	83 Bi	84 Po	85 At	86 Rn	
87 Fr	88 Ra	Ac	Rf	Db	Sg	Bh	Hs	Mt				114			116			
		58 Ce	59 Pr	60 Nd	61 Pm	62 Sm	63 Eu	64 Gd	65 Tb	66 Dy	67 Ho	68 Er	69 Tm	70 Yb	71 Lu			
		90 Th	91 Pa	92 U	93 Np	94 Pu	95 Am	96 Cm	97 Bk	98 Cf	99 Es	100 Fm	101 Md	102 No	103 Lr			

Figure I.9. Classification périodique précisant les éléments intégrés en tant qu'électrode ou couche isolante dans un empilement MIM et présentant une commutation de résistance [8].

- Electrodes : des métaux tels que le platine, le cuivre, l'argent ou le titane sont les plus souvent employés comme électrodes. Cependant, de nombreuses expériences ont montré que le matériau d'électrode a une très grande influence sur les caractéristiques de commutation de résistance. L'ensemble des matériaux d'électrode est résumé sur la Figure I.9.

2.4. Etat de l'art technologique

Depuis la découverte du phénomène de commutation de résistance dans les années 1960 [9,10] sur des couches d'oxydes épaisses, la technologie des mémoires résistives s'est considérablement développée. D'importantes avancées technologiques ont été effectuées ces 5 dernières années et de nombreux acteurs, tant industriels qu'académiques, participent à l'effort de développement de cette technologie.

2.4.1. Cellule mémoire élémentaire

Les premières intégrations des mémoires résistives dans un environnement technologique CMOS ont été menées, dans les années 2000, par différents groupes industriels tels que IBM (2000) [11], Samsung (2004) [12] (Figure I.10) ou encore HP (2008) [13].

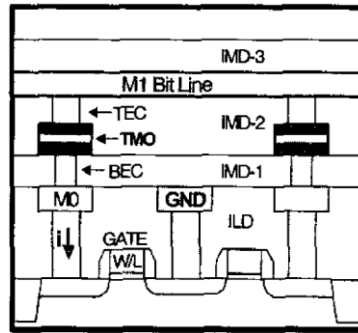


Figure I.10. Schéma de l'intégration d'une cellule mémoire OxRRAM dans une technologie CMOS 0,18 µm démontrée par Samsung [12].

Depuis ces premières démonstrations technologiques de l'exploitation du mécanisme de commutation dans une mémoire non-volatile, de nombreux groupes, industriels et académiques, ont développé leurs propres technologies. Parmi eux, l'ITRI (Industrial Technology Research Institute) à Taiwan a été le premier à proposer les cellules mémoires OxRRAM utilisant un empilement HfO_2/Ti (Figure I.11) présentant une excellente compatibilité avec les filières technologiques CMOS. De très bonnes performances ont alors été démontrées : temps de commutation de 5 ns, endurance de 10^{10} cycles et réduction des dimensions de l'empilement mémoire jusqu'à 30 nm (Figure I.11) [14–18].

A partir de ces résultats encourageants, cet empilement mémoire a été largement étudié par de groupes de recherche tels que l'IHP Microelectronics (Innovations for High Performance Microelectronics) en Allemagne [19–21], SEMATECH (Semiconductor Manufacturing Technology) aux USA [22–24], l'Institute of Microelectronics de l'Université de Pékin [25–27] et le CEA-LETI [28–32] notamment sur des architectures mémoires 1T/1R (one Transistor/one Resistor). IMEC en Belgique a également largement contribué au développement de cette technologie en proposant notamment le remplacement de l'électrode de titane par une couche d'hafnium (Figure I.11b) [33] et en démontrant le fonctionnement d'un empilement mémoire $\text{TiN}/\text{HfO}_2/\text{Hf}$ de $10 \times 10 \text{ nm}^2$ de surface (Figure I.11c) [34]. Une amélioration des performances a été atteinte par l'intégration de l'oxyde $\text{Hf}_{1-x}\text{Al}_x\text{O}_y$ [35] ou d'une bicouche $\text{Al}_2\text{O}_3/\text{HfO}_2$ [36].

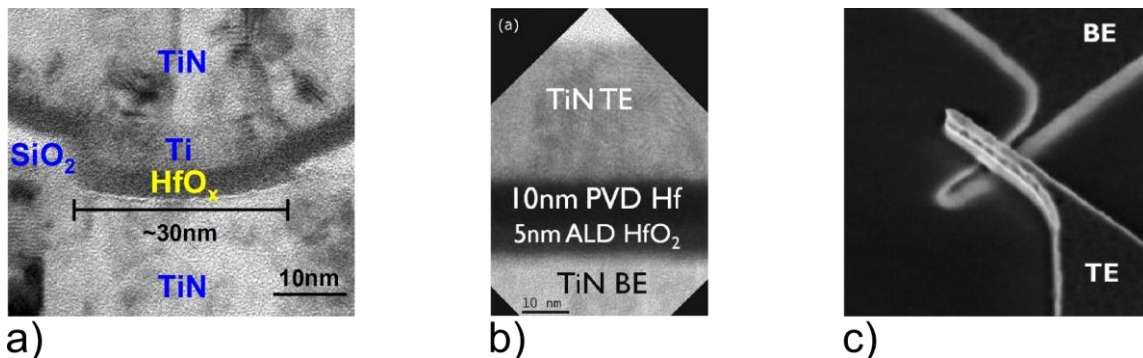
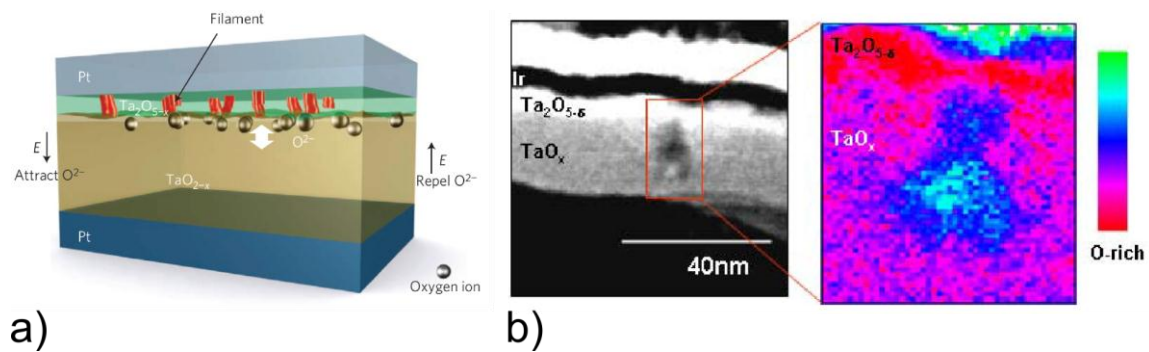


Figure I.11. Sections transverses en microscopie électronique TEM d'empilements mémoires a) $\text{TiN}/\text{HfO}_2/\text{Ti}/\text{TiN}$ [15] et b) $\text{TiN}/\text{HfO}_2/\text{Hf}/\text{TiN}$ [33]. c) Micrographies SEM (Scanning Electron Microscopy) d'un empilement mémoire $\text{TiN}/\text{HfO}_2/\text{Hf}/\text{TiN}$ de $10 \times 10 \text{ nm}^2$ de surface [34].

D'autres industriels tels que Panasonic [37–39] et Samsung [40–43] ont utilisé les propriétés de commutation de l'oxyde de tantale Ta_2O_5 . La stœchiométrie en oxygène de la couche d'oxyde Ta_2O_5 a

été ajustée de manière à contrôler la quantité de lacunes d'oxygène présentes au sein de la couche active.



2.4.2. Matrices mémoires et démonstrateurs industriels

Une fois le concept éprouvé et les performances démontrées sur des cellules élémentaires, des groupes industriels se sont progressivement lancés dans la fabrication et l'intégration de matrices mémoires. Aujourd'hui, plusieurs groupes industriels ont annoncé le développement des démonstrateurs RRAM de plusieurs kilo ou méga-octets de capacité : 4 méga-octets pour TSMC (Taiwan Semiconductor Manufacturing Company) à Taiwan [44,45], 256 kilo-octets pour Hynix Semiconductor en Corée [46], 1 kilo-octets pour Renesas au Japon [47], 8 méga-octets pour Panasonic [48], 16 kilo-octets pour STMicroelectronics en France [49]. L'augmentation de la capacité de stockage de ces démonstrateurs a été rendue possible par l'augmentation de la densité. Pour cela, les cellules mémoires sont le plus souvent intégrées verticalement dans des structures à trois dimensions (Figure 1.13). Parmi les réalisations les plus récentes, en 2014, on peut noter les démonstrateurs de 16 giga-octets en CBRAM par Sony et Micron [50] et de 32 giga-octets en OxRRAM par Toshiba et SanDisk [51].

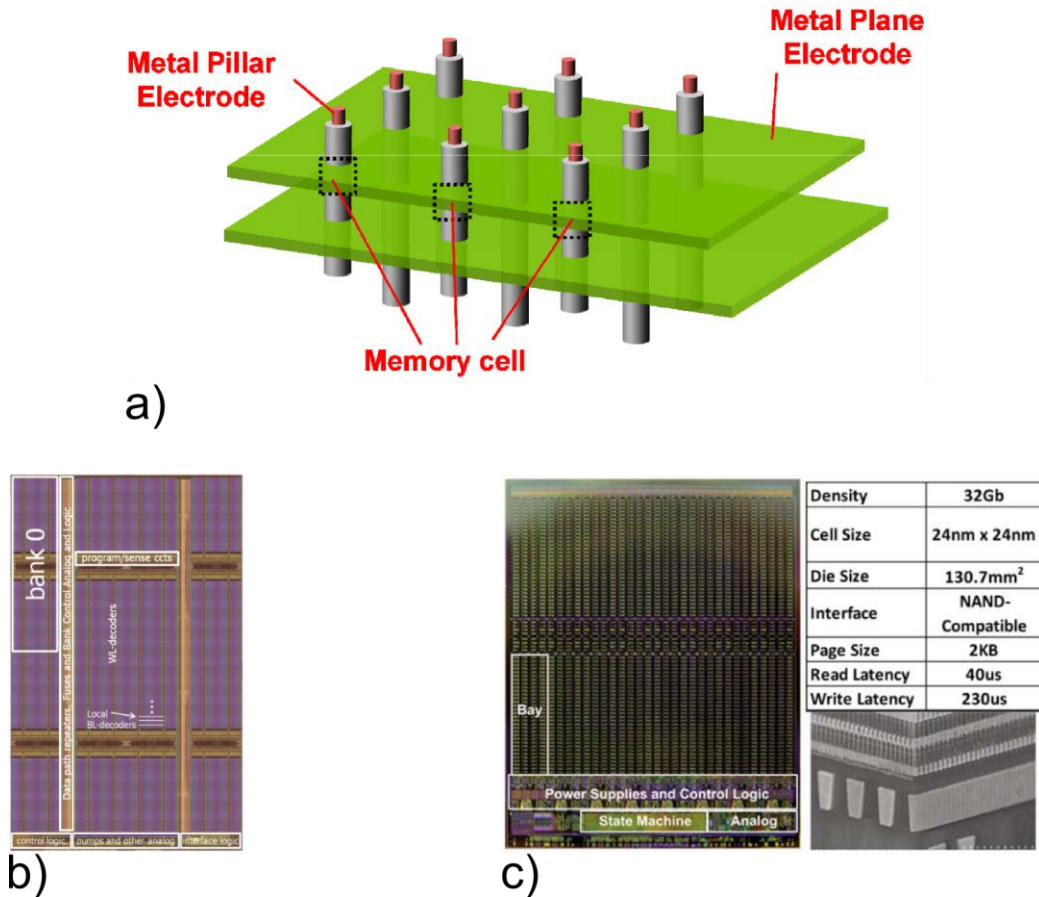


Figure 1.13. a) Représentation schématique d'une architecture 3D où les cellules mémoires sont empilées verticalement [52]. b) Micrographie du démonstrateur CBRAM de 16 giga-octets présenté par Sony et Micron [50]. c) Micrographie, vue transversale et caractéristiques du démonstrateur OxRRAM de 32 giga-octets présenté par Toshiba et Sandisk [51].

Enfin, certaines entreprises comme Adesto Technologies (en partenariat avec Altis Semiconductor) proposent déjà des produits commerciaux basés sur la technologie CBRAM (e.g. mémoire dédiée aux dispositifs médicaux et tolérante aux procédés de stérilisation). Enfin plus récemment, la start-up Crossbar aux USA a annoncé le lancement d'une nouvelle technologie mémoire RRAM s'appuyant une architecture 3D dite "crossbar". Elle annonce pouvoir intégrer 1 téta-octets par puce avec des vitesses 20 fois supérieures à celle de la technologie Flash NAND.

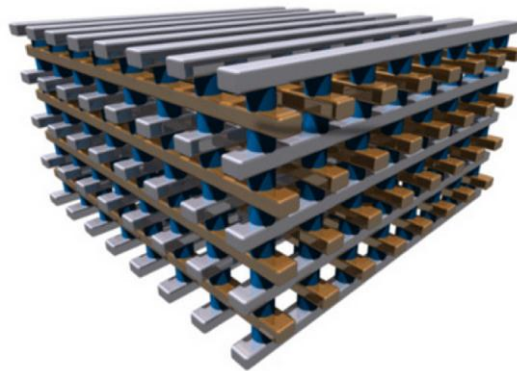


Figure 1.14. Représentation schématique de l'architecture crossbar proposée par la startup Crossbar.

Cet effort de recherche est également soutenu par des groupes académiques qui apportent des éléments de compréhension et des briques de modélisation, très complémentaires aux développements technologiques. Parmi ces groupes, on peut citer Politecnico di Milano et l'Université de Modène en Italie, Stanford University aux USA et l'IM2NP à l'Université d'Aix-Marseille en France.

Pour résumer et illustrer la complémentarité des différentes approches, la Figure I.15 propose un positionnement des acteurs (industriels et académiques) sur la chaîne de valeur du développement des mémoires résistives RRAM, depuis les briques de modélisation jusqu'à la réalisation d'architecture mémoire 3D. Il est à noter que les deux premières phases de modélisation et d'étude matériaux sont davantage déployées sur des empilements résistifs simples 1R (one resistor). En revanche, dès les phases de développement technologique, les cellules mémoires 1T/1R (one transistor/one resistor) sont privilégiées.

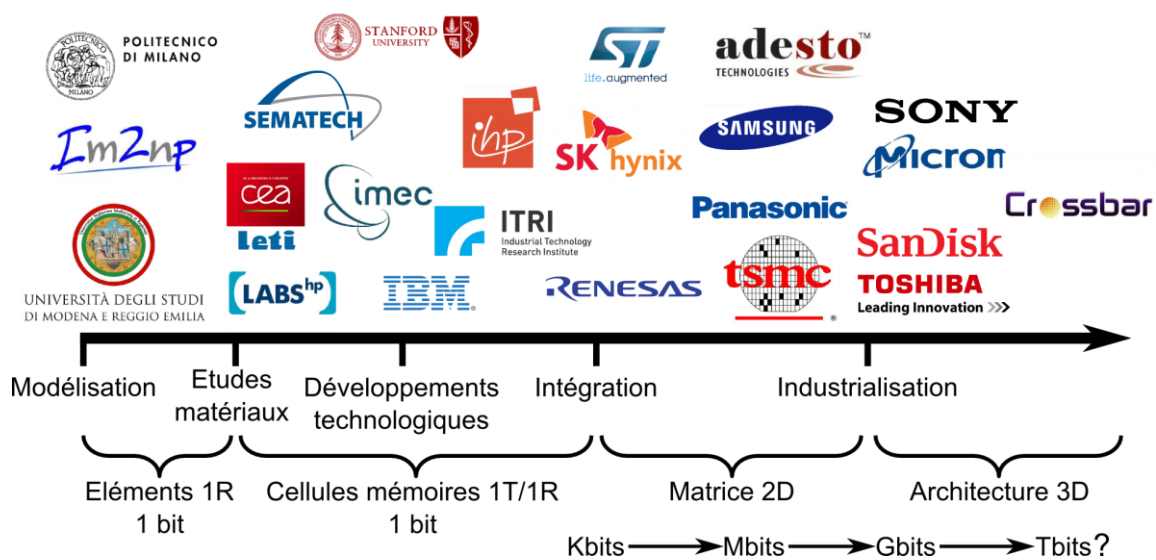


Figure I.15. Positionnement des différents acteurs sur la chaîne de valeur du développement des mémoires résistives RRAM.

3. Connaissances actuelles des mécanismes de commutation

3.1. Classification des mécanismes

De nombreux phénomènes de commutation de résistance sont répertoriés dans la littérature (Figure I.16) [53]. Bien qu'ils soient, pour la plupart, contrôlés par une grandeur électrique (courant, tension), les mécanismes responsables du changement de résistance sont d'origines très diverses. Alors que les mémoires à nanotubes de carbone [54] mettent à profit un effet électromécanique à l'échelle nanométrique, les mémoires magnétiques MRAM exploitent une modification de la résistance d'une jonction magnétique tunnel intégrant deux couches ferromagnétiques séparées par un oxyde d'épaisseur nanométrique [55]. Les mémoires à changement de phase PCM ou PCRAM reposent sur une transition de phase réversible entre un état cristallin et un état amorphe d'un matériau chalcogénure (*i.e.* contenant un élément chalcogène) [56,57]. Enfin, dans la taxonomie habituelle, l'appellation RRAM, qui nous intéresse particulièrement dans ce travail de thèse, recouvre principalement des technologies qui exploitent l'un des quatre mécanismes suivants :

- Métallisation (ou dépôt) électrochimique ;
- Effet électrostatique/électronique ;
- Changement de la valence ;
- Effet thermochimique.

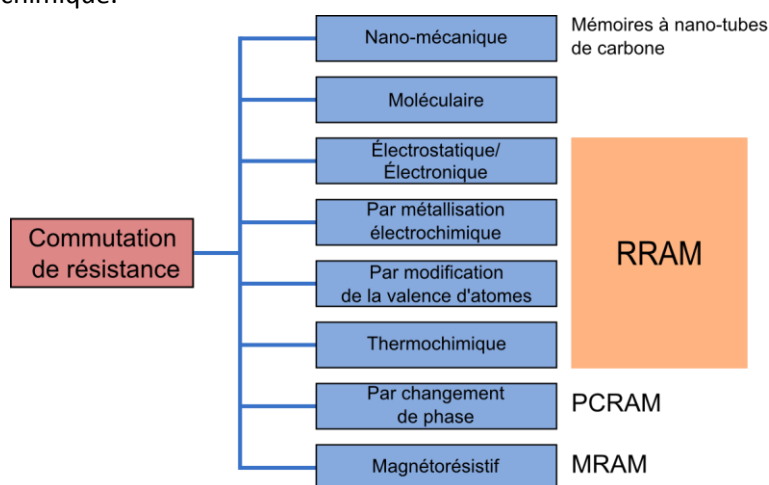


Figure I.16. Classification des mécanismes pouvant expliquer une commutation de résistance [inspiré de Waser et al. [53]].

Bien que ces quatre mécanismes de commutation soient associés à la catégorie de mémoires RRAM, leurs caractéristiques présentent des différences majeures [6] (Figure I.17). Dans un premier temps, il est possible de distinguer le mécanisme de commutation par métallisation (dépôt) électrochimique : il est associé aux mémoires dites "à pont conducteur" (acronyme CBRAM, Conductive Bridge RAM) dans lesquelles le changement de résistance est provoqué par une migration de cations extraits d'une électrode active (*e.g.* argent, cuivre) au sein d'un électrolyte solide. Les autres technologies, regroupées sous l'appellation OxRRAM, reposent sur une modification de la conductivité d'un oxyde pris en sandwich entre deux électrodes (inertes comparativement à celle utilisée dans les mémoires CBRAM).

Dans ces mémoires, trois mécanismes peuvent être distingués selon leurs caractéristiques de commutation. L'effet électrostatique/électronique repose sur un mécanisme dépendant de la surface des électrodes, preuve qu'il n'est pas filamentaire. Les deux autres mécanismes, par changement de la valence et par effet thermochimique, présentent une commutation de résistance filamentaire, respectivement, bipolaire et unipolaire.

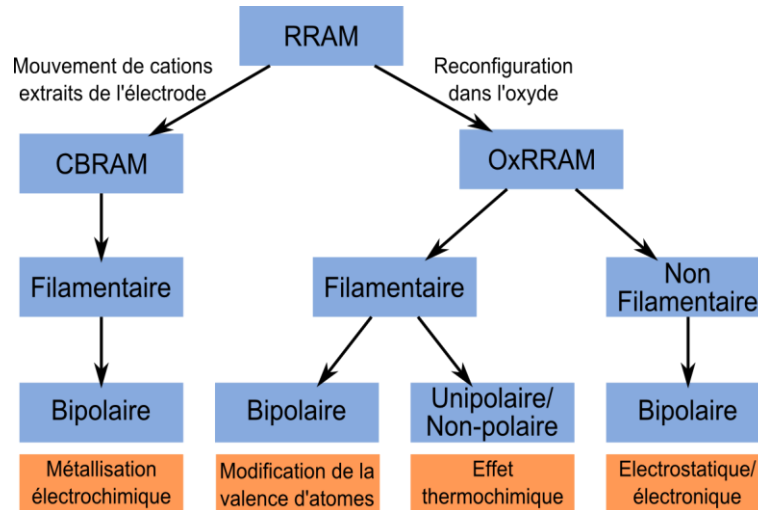


Figure I.17. Taxonomie des mécanismes de commutation de résistance dans les mémoires RRAM [6,53].

Dans la suite, ces quatre mécanismes sont détaillés afin de décliner les différents processus de commutation et les modes de conduction présentés dans la littérature pour décrire le fonctionnement des mémoires RRAM.

3.2. Eléments résistifs à "pont conducteur" CBRAM

Ce type de mémoire repose sur un mécanisme de commutation par la création et la destruction un filament conducteur métallique reliant les deux électrodes. L'empilement résistif se présente sous la forme d'une structure MIM dissymétrique comprenant : une électrode constituée d'un matériau électrochimiquement actif, tel que l'argent [58] ou le cuivre [59] ; une contre-électrode constituée d'un matériau inerte d'un point de vue électrochimique, comme le tungstène ou le platine ; un électrolyte solide (GeS_2 [58], Al_2O_3 [59], $\text{Ge}_2\text{Sb}_2\text{Te}_5$ [60]) pris en sandwich entre les deux électrodes et destiné à faciliter la migration d'espèces ioniques. Ces mémoires présentent une commutation de résistance bipolaire de type filamentaire attribuée à la création d'un pont conducteur par oxydoréduction des espèces métalliques extraites de l'électrode active [61,62].

3.2.1. Principe de la commutation de résistance

3.2.1.1. Commutation par métallisation électrochimique

Le mécanisme de commutation de résistance par métallisation électrochimique a été décomposé par Waser *et al.* et Valov *et al.* [53,61] en trois processus distincts qui peuvent être décrits lors de l'opération de set :

- L'application d'une tension positive sur l'électrode active provoque l'oxydation (*i.e.* création de cations) des atomes métalliques M de cette électrode selon la réaction anodique $\text{M} \rightarrow \text{M}^{z+} + z\text{e}^-$;

- Sous l'effet du champ électrique, les cations M^{z+} migrent au sein de l'électrolyte solide en direction de l'électrode opposée, elle, inactive ;
- Lorsqu'ils l'atteignent, les cations M^{z+} sont réduits selon la réaction cathodique $M^{z+} + ze^- \rightarrow M$ et s'accumulent progressivement en direction de l'électrode active jusqu'à la formation d'un filament traversant l'électrolyte solide et générant ainsi une dendrite⁴ (Figure I.18) : on parle de phénomène d'électrocrystallisation [53].

Pour l'opération de reset, le processus inverse se produit lorsqu'une tension négative est appliquée sur l'électrode active : les atomes métalliques M constituant le filament conducteur sont oxydés, les cations ainsi formés migrent sous l'effet du champ électrique et sont réduits au niveau de l'électrode active (Figure I.18).

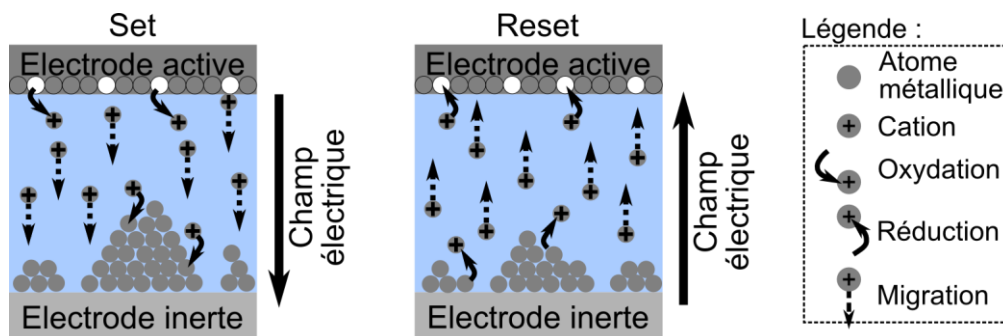


Figure I.18. Opérations de set et de reset dans un empilement résistif CBRAM.

A partir de cette description phénoménologique, différentes briques de modélisation ont été déployées pour simuler les caractéristiques courant-tension des mémoires CBRAM et des approches compactes ont été proposées par Stanford University [63] et le CEA-LETI [64]. Pour une mise en équation simple, seul le mécanisme de migration ionique a été considéré en s'appuyant sur le courant ionique de type Mott-Gurney [64]. Un groupe de recherche au sein du laboratoire IM2NP a également développé une approche similaire dans les mémoires organométalliques à base de CuTCNQ [65].

Bien que cette approche soit suffisante pour reproduire certaines caractéristiques, Valov *et al.* [66] ont montré que la réduction des cations au niveau de l'électrode inactive (nucléation), négligée dans ces approches, est susceptible de jouer un rôle limitant dans le mécanisme de commutation. Plus récemment, des approches considérant les trois processus physiques ont été développées par les groupes de l'Université de Tsinghua [67] et de l'Institut Peter Grunberg [68]. La simulation Monte-Carlo pour chacun de ces processus a également été proposée par Berkeley University [69,70].

3.2.1.2. Commutation par électromigration

Nous noterons enfin que des phénomènes de commutation de résistance bipolaire ont aussi été observés dans des nano-fils de métal [71,72]. Ce changement de résistance a été attribué à un mécanisme d'électromigration, bien connu en fiabilité de lignes d'interconnexion métalliques : lors du passage du courant, les atomes constituant le nano-fil sont déplacés par la force créée par le "vent" d'électrons jusqu'à provoquer une rupture du filament. L'opération inverse (*i.e.* remplissage

⁴ Filament conducteur, aussi appelé dendrite, dans les mémoires CBRAM. On notera que cette création dendritique, exploitée pour le stockage de l'information, repose sur le mécanisme induisant une usure prématurée des batteries au lithium de dernière génération.

de la cavité) a été observée en faisant circuler un courant en sens opposé [73,74] (Figure I.19). Une matrice de mémoire de 4 kbits non-volatile a été fabriquée en exploitant ce mécanisme [75].

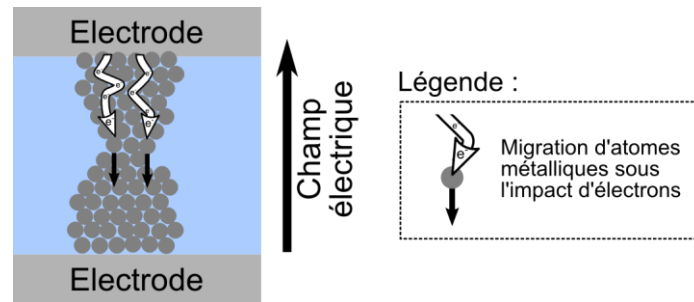


Figure I.19. Processus de commutation d'un élément résistif filamentaire bipolaire par migration d'atomes métalliques sous l'impact du "vent" d'électrons traversant le filament conducteur.

3.2.2. Mécanismes de conduction

Dans les mémoires CBRAM, deux modes de conduction doivent être pris en compte : la conduction du filament métallique et la conduction de l'électrolyte solide, en dehors du filament. Dans la plupart des approches présentées, la conduction dans le filament est considérée comme métallique selon la loi d'Ohm. Pour la conduction dans l'électrolyte solide, différents modèles sont proposés : courant ohmique à travers une couche de forte résistivité [63,64], ou courant tunnel [68]. On notera une approche 2D proposée par le CEA-LETI [76] basée sur une loi d'Ohm locale permettant de prendre en compte les chemins de percolation lorsque la densité d'atomes métalliques dans le filament devient faible.

3.3. Éléments résistifs OxRRAM filamentaires et bipolaires

Ces éléments mémoires reposent sur un mécanisme de changement de la valence très proche de celui décrit précédemment dans les mémoires CBRAM. Les caractéristiques de commutation sont très similaires, filamentaire et bipolaire, mais contrairement à la commutation induite par dépôt électrochimique, le changement de résistance est lié à une modification de la microstructure de l'oxyde lui-même. Comme nous le verrons dans le Chapitre II, les mémoires OxRRAM filamentaires bipolaires intègrent une structure MIM, le plus souvent dissymétrique avec une couche isolante formée par un oxyde de métal de transition tel que HfO_2 [28,34], Ta_2O_5 [40] ou NiO [77,78]. La présence d'une zone riche en défauts (*e.g.* lacunes d'oxygène) semble être essentielle à leur bon fonctionnement. Cette zone peut être obtenue par l'utilisation d'une électrode oxydable en titane [28,79], en hafnium ou en tantale [33], ou par l'utilisation d'une couche d'oxyde sous-stœchiométrique en oxygène [40].

3.3.1. Principe de la commutation de résistance

Le mécanisme responsable de la commutation de résistance de ce type de mémoires a été décrit par Waser *et al.* [53] en termes de changement de la valence. Il correspond à la création et à la destruction d'un filament conducteur constitué de lacunes d'oxygène [6]. Le caractère bipolaire tend à montrer que le champ électrique (ou le potentiel) joue un rôle prépondérant dans le mécanisme de commutation. Cependant, l'effet de la température ne doit pas être négligé : pour la commutation filamentaire, le confinement du courant dans le filament conducteur provoque une augmentation locale de la température, pouvant fortement influencer les mécanismes mis en jeu (*e.g.* diffusion)

[80,81]. La modification de la densité de lacunes d'oxygène constituant le filament conducteur peut être obtenue par deux processus :

- Une redistribution spatiale de ces lacunes d'oxygène ;
- Une création/annihilation de lacunes d'oxygène.

3.3.1.1. Commutation par redistribution des lacunes d'oxygène

La commutation par redistribution des lacunes d'oxygène a été proposée par le groupe du Politecnico di Milano [82,83]. Dans cette approche, les opérations de set et de reset sont dues à une migration des lacunes d'oxygène, affectées d'une charge positive, supposées créées pendant l'opération d'électroforming (*nota* : la création des lacunes n'est pas décrite dans cette approche). L'application d'une tension alternativement positive (opération de set) ou négative (opération de reset) provoque une migration des lacunes d'oxygène dans un sens puis dans l'autre, entraînant ainsi, la création ou la destruction du filament conducteur (Figure I.20). L'augmentation de la température dans le filament, sous l'effet du passage du courant, favorise significativement le phénomène de diffusion. Par conséquent, la rupture du filament, si elle a lieu, se produit vers le milieu de l'empilement, là où la température dans le filament est la plus élevée.

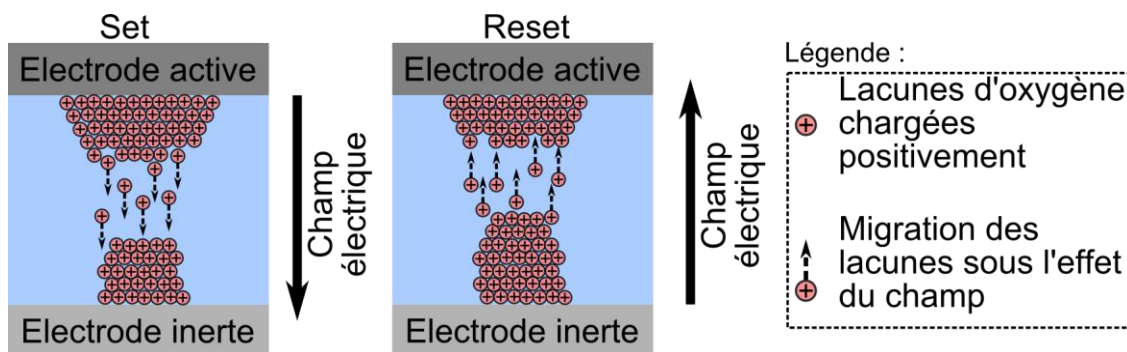


Figure I.20. Processus de commutation de résistance d'un empilement résistif OxRRAM filamenteux bipolaire par redistribution des lacunes d'oxygène sous l'effet d'un champ électrique et par l'augmentation de la température locale par effet Joule.

Cette approche a été utilisée avec succès pour reproduire différentes caractéristiques de l'opération de reset de mémoires OxRRAM intégrant l'oxyde HfO_2 : caractéristiques courant-tension, dépendance de la tension de reset avec la vitesse de rampe et dépendance de la résistance de l'état HRS avec la tension d'arrêt de l'opération de reset [83].

3.3.1.2. Commutation par création et annihilation de lacunes d'oxygène

Une seconde approche décrit la création et la destruction du filament conducteur par création/annihilation de lacunes d'oxygène. Selon l'approche proposée par le groupe de l'IM2NP [84], la modification de la densité de lacunes d'oxygène peut être associée à une réaction d'oxydoréduction locale. Ainsi, l'oxyde métallique peut être localement réduit en espèces métalliques pendant l'opération de set puis ré-oxydé pendant l'opération de reset (Figure I.21). S'agissant de l'oxyde HfO_2 , l'équation bilan prend la forme suivante : $\text{HfO}_2 \rightleftharpoons \text{Hf} + 2\text{O}^{2-} + 2\text{Vo}^{\bullet\bullet}$, où $\text{Vo}^{\bullet\bullet}$ représente une lacune d'oxygène. Dans ce cas, aucun mouvement des lacunes d'oxygène n'est considéré, seule la réaction d'oxydoréduction délimite la zone de commutation. Le caractère bipolaire de la commutation de résistance est expliqué par la forte dépendance de la vitesse de

réaction avec le potentiel local. Ainsi, si le potentiel appliqué est supérieur au potentiel d'équilibre, la réaction d'oxydation est favorisée. Inversement, la réaction de réduction est favorisée si le potentiel est inférieur au potentiel d'équilibre. Cette réaction d'oxydoréduction est activée par l'augmentation de la température dans la zone de commutation.

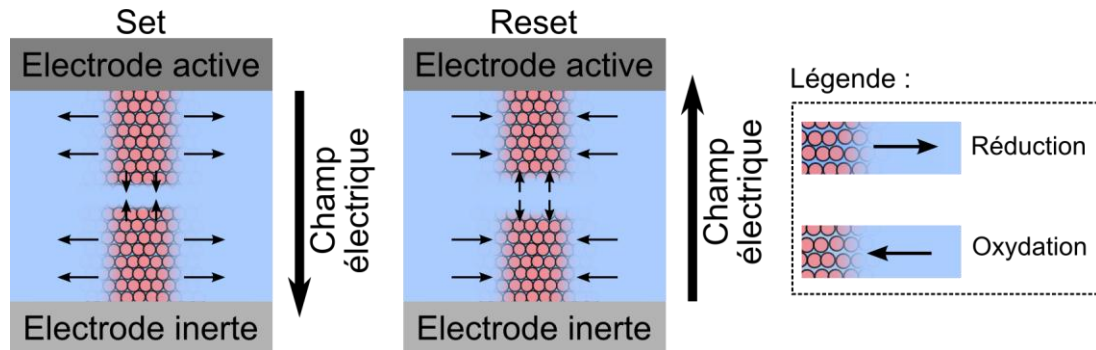


Figure I.21. Processus de commutation d'un élément résistif OxRRAM filamentaire bipolaire par création/annihilation de lacunes d'oxygène par réactions d'oxydoréduction locale.

Cette approche a été implémentée dans un modèle compact permettant de reproduire les principales caractéristiques courant-tension de mémoires OxRRAM [84].

3.3.1.3. Commutation par création, annihilation et migration de lacunes d'oxygène

Certaines approches intègrent simultanément les deux processus de migration et de création/annihilation de lacunes d'oxygène pour expliquer la commutation de résistance. Dans l'approche proposée par des groupes des Universités de Pékin et de Tsinghua [85,86], le filament conducteur est formé sous l'effet du champ électrique par création d'une paire anion oxygène/lacune d'oxygène, $O^{2-}/Vo^{\cdot\cdot}$. La dérive des anions, jusqu'à l'électrode active, provoque la formation d'un filament riche en lacunes d'oxygène. La destruction du filament, opérée dans la polarité inverse, provoque une migration des anions d'oxygène en sens inverse qui se recombinaient avec les lacunes à proximité de la contre-électrode.

Cette approche a été reprise par un groupe de l'Université de Modena [87,88] en apportant une modélisation plus approfondie du processus de création des lacunes d'oxygène. Selon eux, la création des paires anion oxygène/lacune d'oxygène peut être assimilée à une brisure de la liaison chimique Hf-O assistée par le champ électrique. La modification locale de la stœchiométrie en oxygène qui en découle entraîne la création d'un filament conducteur. Cette génération de défauts est calculée par simulation Monte-Carlo, la probabilité de brisure étant déterminée par l'intensité du champ électrique local et par la température. Ainsi, pendant l'opération de set, les anions oxygène créés migrent sous l'effet du champ électrique vers l'électrode active où ils sont piégés (opération de set sur la Figure I.22). Lors de l'opération de reset, l'application d'une différence de potentiel de signe opposé provoque une migration en sens inverse des anions oxygène en sites interstitiels qui se recombinaient avec les lacunes et provoquent ainsi la destruction du filament (opération de reset sur la Figure I.22).

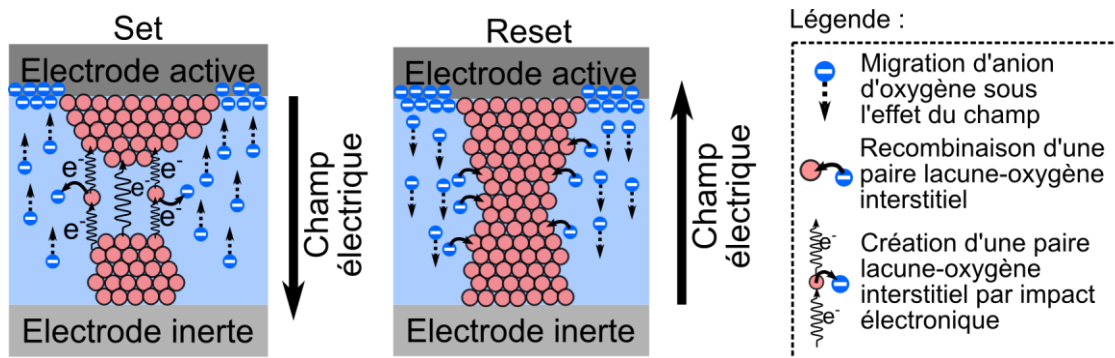


Figure 1.22. Processus de commutation d'un élément résistif OxRRAM filamentaire bipolaire par création/annihilation de paires lacune d'oxygène/anion oxygène $O^{2-}/Vo^{\bullet\bullet}$ en sites interstitiels.

Cette approche présente l'avantage de prendre en compte le rôle de l'électrode active dans le comportement d'éléments mémoires OxRRAM intégrant l'oxyde HfO_2 . Elle a été utilisée avec succès pour expliquer et reproduire l'influence de cette électrode sur les caractéristiques courant-tension de l'opération d'électroforming, sur la rétention et sur l'opération de reset [28,30,89,90].

3.3.2. Mécanismes de conduction

Différents mécanismes de conduction ont été proposés pour modéliser le passage du courant dans un empilement résistif MIM traversé par un filament constitué de lacunes d'oxygène et éventuellement partiellement rompu. Pour l'état de basse résistance LRS, une conduction métallique selon la loi d'Ohm est le plus souvent employée [83,84]. En revanche, pour l'état hautement résistif HRS, différents mécanismes de conduction ont été proposés en fonction de la morphologie du filament considérée. En effet, selon les approches utilisées, l'opération de reset peut conduire à une réduction locale du diamètre du filament provoquant une zone dite de "constriction" de forte résistivité ou provoquer une rupture complète du filament avec l'ouverture d'une zone de forte résistivité (aussi appelée "gap") entre les deux brins restants du filament. La littérature propose plusieurs mécanismes de conduction dans l'état HRS :

- Une conduction métallique avec une conductivité très faible semblable à celle utilisée dans l'état LRS [83,84] ;
- Une conduction tunnel de type Fowler-Nordheim à travers un gap formé entre les deux brins restants du filament [49] ;
- Une conduction tunnel assistée par pièges [86,91]. Le groupe de l'Université de Modena [87] a proposé une approche plus complète de conduction assistée par pièges multi-phonons. Cette approche permet de calculer l'énergie dissipée par la création de phonons (*i.e.* vibrations collectives du réseau cristallin) générés lors du passage des électrons, et ainsi de déterminer la température locale au sein de la couche isolante par résolution de l'équation de la chaleur ;
- Une "conduction du point quantique" également appelé QPC [92,93]. Elle est utilisée dans le cas où la forte résistivité de l'état HRS est attribuée une constriction locale du filament conducteur. Au niveau de la zone de constriction, la conduction peut être considérée comme quantique à une dimension (en raison des faibles dimensions de la constriction). Le confinement des porteurs de charges dans la zone de constriction provoque une quantification des niveaux d'énergie et se traduit par une augmentation locale de la résistivité ;
- Une conduction par des chemins de percolation [94] qui permet, à partir d'une loi d'Ohm locale, de calculer la résistance de l'empilement dans les états LRS et HRS.

3.4. Eléments résistifs OxRRAM filamenteux et unipolaires

Ce type d'élément résistif a une structure assez proche de celle des éléments filamenteux bipolaires qui viennent d'être décrits. Reposant également sur un empilement MIM, les éléments résistifs unipolaires intègrent des électrodes le plus souvent symétriques et inertes (platine) et un oxyde de titane [95], de nickel [96] ou d'hafnium [97].

3.4.1. Principe de la commutation de résistance

Le mécanisme de commutation d'éléments résistifs filamenteux unipolaires est finalement assez proche de celui décrit en mode bipolaire. Il repose également sur la formation/destruction d'un filament conducteur au sein de l'oxyde. La principale différence entre ces deux types d'éléments intervient sur l'opération de reset. Dans le cas d'un empilement unipolaire, l'opération de reset ne nécessite pas de renversement de polarité de la tension appliquée. On note également une diminution beaucoup plus abrupte du courant sur la caractéristique I-V. D'après l'ITRS (International Technology Roadmap for Semiconductors) [6], cette indépendance de l'opération de reset vis-à-vis la polarité de la tension de reset tend à montrer que le mécanisme responsable du changement de résistance est principalement contrôlé par la température dans le filament : quelle que soit la polarité, lorsque le courant est suffisant, la température dans le filament atteint une valeur critique provoquant la rupture du filament.

L'opération de reset a été modélisée par le groupe du Politecnico di Milano [98] : elle est décrite par une dissolution thermique du filament conducteur liée à une diffusion isotrope des défauts constituant le filament sous l'effet de l'échauffement par effet Joule et lié au passage du courant (Figure I.22). Cette approche a permis de reproduire de manière satisfaisante les caractéristiques courant-tension ainsi que la dépendance des tensions de commutation avec la vitesse de la rampe de tension appliquée.

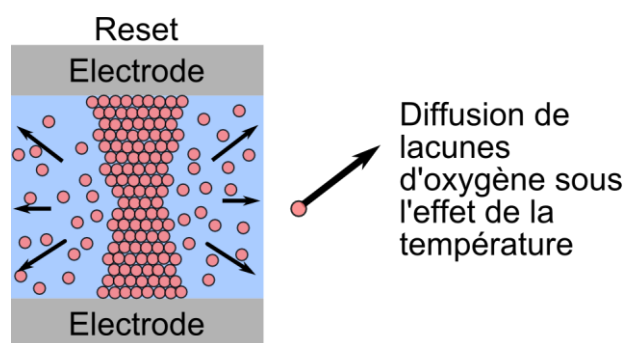


Figure I.23. Processus de commutation d'un élément résistif OxRRAM filamenteux unipolaire par diffusion des lacunes d'oxygène constituant le filament conducteur sous l'effet de l'élévation de la température locale par effet Joule.

Des mécanismes de commutation proches de ceux utilisés pour décrire la commutation de résistance filamenteuse bipolaire ont également été utilisés pour décrire l'opération de set unipolaire. Les approches développées par les groupes de l'IM2NP [99] et de l'Université de Beijing [25] utilisent les mêmes hypothèses que celles de la commutation bipolaire mais en accordant un rôle plus important à la température. Par conséquent, la commutation est principalement influencée par la température et dépend davantage du courant qui traverse l'élément résistif que de la polarité de la tension appliquée.

3.4.2. Mécanismes de conduction

Les mécanismes de conduction dans ce type d'éléments résistifs sont ceux déjà décrits dans le paragraphe 3.3.2. L'hypothèse d'une conduction métallique dans l'état LRS a été confortée par des observations par microscopie électronique à transmission : Kwon *et al.* [100] ont observé un filament conducteur au sein d'un oxyde unipolaire de TiO_2 . Lorsque l'empilement MIM se trouve en état LRS, une phase métallique Ti_4O_7 connectant les deux électrodes a été observée. Ce résultat tend donc à montrer que, pendant l'opération de set, la grande quantité de défauts associée à l'augmentation de la température, crée une phase métallique sous-stœchiométrique en oxygène.

3.5. Eléments résistifs OxRRAM non-filamentaires

Dans ce type d'éléments, la résistance des états LRS et HRS dépend de la surface des électrodes en regard dans l'empilement MIM. Selon l'ITRS [6], cette commutation est due à un mécanisme d'interface. Lorsque la différence de potentiel aux bornes de l'empilement augmente, une accumulation d'espèces chargées, jouant le rôle de dopant à l'interface, crée une zone de déplétion qui modifie la structure de bande de l'empilement mémoire. Divers modèles s'appuyant sur ce mécanisme de commutation ont été proposés [13,101,102].

4. Synthèse du Chapitre I et positionnement du travail de thèse

Comme cela vient d'être décrit, la technologie RRAM présente de nombreux avantages qui font d'elle une alternative intéressante à la technologie Flash NAND conventionnelle. Cependant, cette technologie, encore dans son "enfance", nécessite des développements supplémentaires pour atteindre les performances et la reproductibilité attendues pour une industrialisation de masse. En effet, même si certains critères tels que l'endurance, le temps d'accès et les tensions de programmation sont d'ores et déjà satisfaisants sur des cellules élémentaires, leur intégration en matrices de plusieurs kilo/méga-octets nécessite un degré de maturité bien supérieur.

Par ailleurs, à l'heure actuelle, la commutation de résistance exploitée dans les mémoires résistive RRAM n'est pas encore totalement comprise et reste soumise à débat. Cette partie introductive a brossé un panorama rapide des principaux mécanismes de commutation mis en jeu dans les différentes familles de mémoires résistives RRAM. Cette courte étude bibliographique a permis de recenser les mécanismes physiques, physicochimiques voire électrochimiques susceptibles d'expliquer la commutation de résistance des éléments mémoires analysés dans ce travail de thèse. Néanmoins, la discrimination de deux mécanismes est souvent délicate. En effet, même si dans la littérature la création d'un filament conducteur constitué de lacunes d'oxygène est souvent invoquée, peu d'observations physiques permettent d'étayer cette hypothèse. Récemment, des observations faites sur un empilement $\text{TiN}/\text{HfO}_2/\text{Ti}$ par Privitera *et al.* [103] tendent même à montrer la présence de titane dans le filament conducteur, mais les interprétations sont encore trop souvent objet de débat.

Bien que différents, les modes de commutation unipolaire et bipolaire comportent certaines similitudes dans les mécanismes physiques qu'ils mettent en jeu :

- La migration d'espèces chargées sous l'effet du champ électrique (anions oxygène ou cations métalliques) ;
- Création d'espèces chargées :
 - Oxydoréduction du matériau constituant l'électrode active pour le mécanisme de commutation par métallisation électrochimique ;
 - Création de paires anion oxygène/lacune d'oxygène pouvant être décrite par une réaction d'oxydoréduction ou une brisure de liaison chimique Hf-O.
- Conduction à travers une couche isolante riche en défauts (atomes métalliques ou lacunes d'oxygène).

Pour tous les types d'éléments mémoires filamenteux, on notera que l'augmentation locale de la température, liée à la forte densité de courant traversant le filament conducteur, joue un rôle important. En effet, bien que la température ne soit pas l'unique paramètre déclencheur de la commutation, presque tous les mécanismes physiques qui viennent d'être décrits sont fortement activés en température et donc sensibles à l'échauffement local. Par ailleurs, le basculement d'un comportement unipolaire à un comportement bipolaire a été observé dans certains empilements par l'utilisation d'une limitation en courant plus faible, induisant une excursion vers des températures locales plus faibles lors de l'opération de reset [104].

Bien que les différentes hypothèses présentées dans la littérature soient satisfaisantes pour expliquer la commutation de résistance et pour reproduire certaines de ses caractéristiques, une

compréhension approfondie des différents mécanismes mis en jeu reste encore nécessaire pour appréhender les problèmes limitant les performances des cellules mémoires individuelles.

Dans ce contexte, ce travail de thèse a été axé sur l'étude d'éléments mémoires 1R (one resistor) ou 1T/1R (one transistor/one resistor) intégrant différents oxydes (comme couche active) et couples d'électrodes. Les performances de ces différents éléments mémoires OxRRAM ont été évaluées de manière à sélectionner le meilleur empilement. Ces résultats sont présentés dans le Chapitre II.

Dans le Chapitre III, une méthodologie de caractérisation électrique avancée a été proposée et déployée sur l'empilement résistif sélectionné dans le Chapitre II afin d'en appréhender, en profondeur, son fonctionnement. Les principaux paramètres de programmation de l'architecture 1T/1R ont été tout d'abord identifiés puis leur influence sur la commutation de résistance a été analysée. Une étude des performances (rétention, endurance) et de la variabilité "cycle à cycle" et/ou "cellule à cellule" est également présentée dans le Chapitre III.

Enfin, le Chapitre IV vise à apporter une contribution supplémentaire à la compréhension des mécanismes responsables de la commutation de résistance dans les dispositifs mémoires OxRRAM. Pour cela, la dépendance en température des caractéristiques électriques de commutation a été analysée en détail et a permis de discuter certaines hypothèses.

Le manuscrit s'achève sur une synthèse globale du travail mené et propose quelques extensions possibles.

5. Références du Chapitre I

- [1] Semiconductor Industry Association, "Historical Billing Reports," http://www.semiconductors.org/industry_statistics/historical_billing_reports/.
- [2] M. Hilbert and P. López, "The world's technological capacity to store, communicate, and compute information." *Science (New York, N.Y.)*, vol. 332, no. 6025, pp. 60–5, Apr. 2011.
- [3] M. Hilbert, "The world's technological capacity to handle information," <http://www.martinhilbert.net/WorldInfoCapacity.html>.
- [4] Y. De Charentenay, "Emerging NVM enter niche memory markets; expected to reach 2B by 2018. Will NVM eventually replace DRAM and NAND?" *LETI Memory Workshop*, 2013.
- [5] L. Chung, "Chart courtesy of Dr. Chung Lam," *IBM Research updated version of plot from IBM Journal R&D article*, 2010.
- [6] International Technology Roadmap for Semiconductors (ITRS), "Emerging research devices," 2013.
- [7] F. Pan, S. Gao, C. Chen, C. Song, and F. Zeng, "Recent progress in resistive random access memories: Materials, switching mechanisms, and performance," *Materials Science and Engineering: R: Reports*, vol. 83, pp. 1–59, Sep. 2014.
- [8] H.-S. P. Wong, H.-Y. Lee, S. Yu, Y.-S. Chen, Y. Wu, P.-S. Chen, B. Lee, F. T. Chen, and M.-J. Tsai, "Metal–Oxide RRAM," *Proceedings of the IEEE*, vol. 100, no. 6, p. 1951, 1970, 2012.
- [9] J. Gibbons and W. Beadle, "Switching properties of thin NiO films," *Solid-State Electronics*, vol. 7, no. 11, pp. 785–797, 1964.
- [10] T. W. Hickmott, "Low-frequency negative resistance in thin anodic oxide films," *Journal of Applied Physics*, vol. 33, no. 9, p. 2669, 1962.
- [11] A. Beck, J. G. Bednorz, C. Gerber, C. Rossel, and D. Widmer, "Reproducible switching effect in thin oxide films for memory applications," *Applied Physics Letters*, vol. 77, no. 1, p. 139, 2000.
- [12] I. Baek, M. Lee, S. Sco, M. Lee, D. Seo, D.-S. Suh, J. Park, S. Park, H. Kim, I. Yoo, U.-I. Chung, and J. Moon, "Highly scalable non-volatile resistive memory using simple binary oxide driven by asymmetric unipolar voltage pulses," *IEEE International Electron Devices Meeting Technical Digest*, pp. 587–590, 2004.
- [13] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found," *Nature*, vol. 453, no. 7191, pp. 80–3, May 2008.
- [14] H. Y. Lee, P. S. Chen, T. Y. Wu, Y. S. Chen, C. C. Wang, P. J. Tzeng, C. H. Lin, F. Chen, C. H. Lien, and M.-J. Tsai, "Low power and high speed bipolar switching with a thin reactive Ti buffer layer in robust HfO₂ based RRAM," *IEEE International Electron Devices Meeting Technical Digest*, pp. 1–4, Dec. 2008.
- [15] Y. S. Chen, H. Y. Lee, P. S. Chen, P. Y. Gu, C. W. Chen, W. P. Lin, W. H. Liu, Y. Y. Hsu, S. S. Sheu, P. C. Chiang, W. S. Chen, F. T. Chen, C. H. Lien, and M.-J. Tsai, "Highly scalable hafnium oxide memory with improvements of resistive distribution and read disturb immunity," *IEEE International Electron Devices Meeting Technical Digest*, pp. 105–108, Dec. 2009.
- [16] P.-Y. Gu, Y.-S. Chen, H.-Y. Lee, P.-S. Chen, W.-H. Liu, W.-S. Chen, Y.-Y. Hsu, F. Chen, and M.-J. Tsai, "Scalability with silicon nitride encapsulation layer for Ti / HfO_x pillar RRAM," *VLSI Technology Systems and Applications (VLSI-TSA), 2010 International Symposium on*, pp. 146–147, 2010.
- [17] H. Lee, Y. Chen, P. Chen, T. Wu, F. Chen, C. Wang, P. Tzeng, M.-J. Tsai, and C. Lien, "Low-Power and Nanosecond Switching in Robust Hafnium Oxide Resistive Memory With a Thin Ti Cap," *IEEE Electron Device Letters*, vol. 31, no. 1, pp. 44–46, Jan. 2010.
- [18] H. Y. Lee, Y. S. Chen, P. S. Chen, P. Y. Gu, Y. Y. Hsu, S. M. Wang, W. H. Liu, C. H. Tsai, S. S. Sheu, P. C. Chiang, W. P. Lin, C. H. Lin, W. S. Chen, F. T. Chen, C. H. Lien, and M.-J. Tsai, "Evidence and solution of over-RESET

problem for HfO_x based resistive memory with sub-ns switching speed and high endurance," *2010 International Electron Devices Meeting*, pp. 19.7.1–19.7.4, Dec. 2010.

[19] C. Walczyk, D. Walczyk, T. Schroeder, T. Bertaud, M. Sowinska, M. Lukosius, M. Fraschke, D. Wolansky, B. Tillack, E. Miranda, and C. Wenger, "Impact of Temperature on the Resistive Switching Behavior of Embedded HfO₂-Based RRAM Devices," *Electron Devices, IEEE Transactions on*, vol. 58, no. 9, pp. 3124–3131, 2011.

[20] M. Sowinska, T. Bertaud, D. Walczyk, S. Thies, M. a. Schubert, M. Lukosius, W. Drube, C. Walczyk, and T. Schroeder, "Hard x-ray photoelectron spectroscopy study of the electroforming in Ti/HfO₂-based resistive switching structures," *Applied Physics Letters*, vol. 100, no. 23, p. 233509, 2012.

[21] P. Calka, M. Sowinska, T. Bertaud, D. Walczyk, J. Dabrowski, P. Zaumseil, C. Walczyk, A. Gloskovskii, X. Cartoixà, J. Suñé, and T. Schroeder, "Engineering of the chemical reactivity of the Ti/HfO₂ interface for RRAM: experiment and theory." *ACS applied materials & interfaces*, vol. 6, no. 7, pp. 5056–60, Apr. 2014.

[22] G. Bersuker, B. Butcher, D. Gilmer, L. Larcher, A. Padovani, and R. Emilia, "Connecting RRAM Performance to the Properties of the Hafnia-based Dielectrics," pp. 163–165, 2013.

[23] B. Butcher, G. Bersuker, D. C. Gilmer, and A. Kalantarian, "Hot forming to improve memory window and uniformity of low-power HfO_x-based RRAMs," no. V, pp. 4–7, 2012.

[24] B. Butcher, S. Koveshnikov, D. C. Gilmer, G. Bersuker, M. G. Sung, A. Kalantarian, C. Park, and R. Geer, "High Endurance Performance of 1T1R HfO_x based RRAM at Low (< 20uA) Operative," pp. 146–150, 2011.

[25] B. Gao, J. F. Kang, Y. S. Chen, F. F. Zhang, B. Chen, P. Huang, L. F. Liu, X. Y. Liu, Y. Y. Wang, X. a. Tran, Z. R. Wang, H. Y. Yu, and A. Chin, "Oxide-based RRAM: Unified microscopic principle for both unipolar and bipolar switching," *IEEE International Electron Devices Meeting Technical Digest*, pp. 17.4.1–17.4.4, Dec. 2011.

[26] X. Tran, B. Gao, J. Kang, X. Wu, L. Wu, Z. Fang, Z. Wang, K. Pey, Y. Yeo, A. Du, M. Liu, B. Nguyen, M. Li, and H. Yu, "Self-rectifying and forming-free unipolar HfO_x based-high performance RRAM built by fab-available materials," *IEEE International Electron Devices Meeting Technical Digest*, pp. 31.2.1–31.2.4, Dec. 2011.

[27] B. Gao, H. Zhang, B. Chen, L. Liu, X. Liu, R. Han, J. Kang, Z. Fang, H. Yu, B. Yu, and D.-I. Kwong, "Modeling of Retention Failure Behavior in Bipolar Oxide-Based Resistive Switching Memory," *IEEE Electron Device Letters*, vol. 32, no. 3, pp. 276–278, 2011.

[28] C. Cagli, J. Buckley, V. Jousseau, T. Cabout, A. Salaun, H. Grampeix, J.-F. Nodin, H. Feldis, A. Persico, J. Cluzel, P. Lorenzi, L. Massari, R. Rao, F. Irrera, F. Aussenac, C. Carabasse, M. Coue, P. Calka, E. Martinez, L. Perniola, P. Blaise, Z. Fang, Y. H. Yu, G. Ghibaudo, D. Deleruyelle, M. Bocquet, C. Muller, A. Padovani, O. Pirrotta, L. Vandelli, L. Larcher, G. Reimbold, and B. De Salvo, "Experimental and theoretical study of electrode effects in HfO₂ based RRAM," *IEEE International Electron Devices Meeting Technical Digest*, p. 28.7.1, 28.7.4, 2011.

[29] T. Diokh, E. Le-Roux, S. Jeannot, M. Gros-Jean, P. Candelier, J. Nodin, V. Jousseau, L. Perniola, H. Grampeix, T. Cabout, E. Jalaguier, M. Guillermet, and B. De Salvo, "Investigation of the impact of the oxide thickness and Reset conditions on disturb in HfO₂-RRAM integrated in a 65nm CMOS technology," *IEEE International Reliability Physics Symposium*, p. 5E.4.1, 5E.4.4, 2013.

[30] T. Cabout, L. Perniola, V. Jousseau, H. Grampeix, J. Nodin, A. Toffoli, M. Guillermet, E. Jalaguier, E. Vianello, G. Molas, G. Reimbold, B. De Salvo, T. Diokh, P. Candelier, O. Pirrotta, A. Padovani, L. Larcher, M. Bocquet, and C. Muller, "Temperature impact (up to 200 °C) on performance and reliability of HfO₂-based RRAMs," *IEEE International Memory Workshop*, p. 116, 119, 2013.

[31] T. Diokh, E. Le-Roux, S. Jeannot, P. Candelier, L. Perniola, J. Nodin, V. Jousseau, T. Cabout, H. Grampei, E. Jalaguier, and B. De Salvo, "On the impact of the oxide thickness and reset conditions on activation energy of HfO₂ based ReRAM extracted through disturb measurements," *Integrated Reliability Workshop Final Report (IRW), 2013 IEEE International*, pp. 106–109, 2013.

[32] D. Garbin, O. Bichler, E. Vianello, Q. Rafhay, C. Gamrat, L. Perniola, G. Ghibaudo, and B. DeSalvo, "Variability-tolerant convolutional neural network for pattern recognition applications based on OxRAM synapses," *IEEE International Electron Devices Meeting Technical Digest*, 2014.

- [33] Y. Chen, L. Goux, S. Clima, B. Govoreanu, R. Degraeve, G. Kar, A. Fantini, G. Groeseneken, D. Wouters, and M. Jurczak, "Endurance/Retention trade-off on HfO₂/Metal cap 1T1R bipolar RRAM," *IEEE Transactions on Electron Devices*, vol. 60, no. 3, pp. 1114–1121, 2013.
- [34] B. Govoreanu, G. Kar, Y. Chen, V. Paraschiv, S. Kubicek, A. Fantini, I. P. Radu, L. Goux, S. Clima, R. Degraeve, N. Jossart, O. Richard, T. Vandeweyer, K. Seo, P. Hendrickx, G. Pourtois, H. Bender, L. Altimime, D. Wouters, J. Kittl, and M. Jurczak, "10×10nm² Hf/HfO_x crossbar resistive RAM with excellent performance, reliability and low-energy operation," *IEEE International Electron Devices Meeting Technical Digest*, pp. 729–732, 2011.
- [35] A. Fantini, L. Goux, S. Clima, R. Degraeve, A. Redolfi, C. Adelman, G. Polimeni, Y. Y. Chen, M. Komura, A. Belmonte, D. J. Wouters, and M. Jurczak, "Engineering of Hf 1-x Al x O y amorphous dielectrics for high-performance RRAM applications," no. c, 2014.
- [36] L. Goux, A. Fantini, G. Kar, Y. Chen, N. Jossart, R. Degraeve, S. Clima, B. Govoreanu, G. Lorenzo, G. Pourtois, D. Wouters, J. Kittl, L. Altimime, and M. Jurczak, "Ultralow sub-500nA operating current high-performance TiN\Al₂O₃\HfO₂\Hf\TiN bipolar RRAM achieved through understanding-based stack-engineering," *IEEE International Symposium on VLSI Technology Systems and Applications*, pp. 159–160, 2012.
- [37] T. Ninomiya, Z. Wei, S. Muraoka, R. Yasuhara, K. Katayama, and T. Takagi, "Conductive Filament Scaling of TaO x Bipolar ReRAM for Improving Data Retention Under Low Operation Current," vol. 60, no. 4, pp. 1384–1389, 2013.
- [38] S. Muraoka, T. Ninomiya, Z. Wei, K. Katayama, R. Yasuhara, and T. Takagi, "6-2 (Invited) Comprehensive Understanding of Conductive Filament Characteristics and Retention Properties for Highly Reliable ReRAM T62 T63," vol. 2, no. 2011, pp. 73–74, 2013.
- [39] Z. Wei, T. Takagi, Y. Kanzawa, Y. Katoh, T. Ninomiya, K. Kawai, S. Muraoka, S. Mitani, K. Katayama, S. Fujii, R. Miyayama, Y. Kawashima, T. Mikawa, K. Shimakawa, and K. Aono, "Demonstration of high-density ReRAM ensuring 10-year retention at 85°C based on a newly developed reliability model," *IEEE International Electron Devices Meeting Technical Digest*, pp. 31.4.1–31.4.4, Dec. 2011.
- [40] M.-J. Lee, C. B. Lee, D. Lee, S. R. Lee, M. Chang, J. H. Hur, Y.-B. Kim, C.-J. Kim, D. H. Seo, S. Seo, U.-I. Chung, I.-K. Yoo, and K. Kim, "A fast, high-endurance and scalable non-volatile memory device made from asymmetric Ta₂O_(5-x)/TaO_(2-x) bilayer structures," *Nature materials*, vol. 10, no. 8, pp. 625–30, Aug. 2011.
- [41] Y.-B. Kim, S. R. Lee, D. Lee, C. B. Lee, M. Chang, J. H. Hur, G.-s. Park, C. J. Kim, U.-I. Chung, I.-K. Yoo, and K. Kim, "Bi-layered RRAM with unlimited endurance and extremely uniform switching," *IEEE International Symposium on VLSI Technology Systems and Applications*, pp. 52–53, 2011.
- [42] S. R. Lee, Y.-b. Kim, M. Chang, K. M. Kim, C. B. Lee, J. H. Hur, D. Lee, M.-j. Lee, C. J. Kim, U.-i. Chung, I.-k. Yoo, and K. Kim, "Multi-level Switching of Triple-layered TaOx RRAM with Excellent Reliability for Storage Class Memory," vol. 52, no. 2011, pp. 2011–2012, 2012.
- [43] M.-J. Lee, S. Han, S. H. Jeon, B. H. Park, B. S. Kang, S.-E. Ahn, K. H. Kim, C. B. Lee, C. J. Kim, I.-K. Yoo, D. H. Seo, X.-S. Li, J.-B. Park, J.-H. Lee, and Y. Park, "Electrical manipulation of nanofilaments in transition-metal oxides for resistance-based memory." *Nano letters*, vol. 9, no. 4, pp. 1476–81, Apr. 2009.
- [44] Y. H. Tseng, C.-e. Huang, C. Kuo, Y. Chih, and C. J. Lin, "High Density and Ultra Small Cell Size of Contact ReRAM (CR-RAM) in 90nm CMOS Logic Technology and Circuits ReRAM Film," vol. 2, pp. 2–5, 2009.
- [45] C. Meng-Fan, W. Che-Wei, K. Chia-Cheng, S. Shin-Jang, L. Ku-Feng, Y. Shu-Meng, K. Ya-Chin, L. Chorong-Jung, and C. Yu-Der, "A 0.5V 4Mb Logic-Process Compatible Embedded Resistive RAM (ReRAM) in 65nm CMOS Using Low- Voltage Current-Mode Sensing Scheme with 45ns Random Read Time," *IEEE International Solid-State Circuits Conference*, no. April 2007, pp. 434–436, 2012.
- [46] J. Yi, H. Choi, S. Lee, J. Lee, D. Son, S. Lee, S. Hwang, S. Song, J. Park, S. Kim, W. Kim, J.-y. Kim, S. Lee, J. Moon, J. You, M. Joo, J. Roh, S. Park, S.-w. Chung, J. Lee, and S.-j. Hong, "Highly Reliable and Fast Nonvolatile Hybrid Switching ReRAM Memory Using Thin Al₂O₃ Demonstrated at 54nm memory Array," pp. 48–49, 2011.

- [47] M. Terai, M. Saitoh, T. Nagumo, Y. Sakotsubo, Y. Yabe, K. Takeda, and T. Hase, "High Thermal Robust ReRAM with a New Method for Suppressing Read Disturb," *IEEE International Symposium on VLSI Technology*, vol. 89, no. 22, pp. 2010–2011, 2011.
- [48] A. Kawahara, R. Azuma, Y. Ikeda, K. Kawai, Y. Katoh, K. Tanabe, T. Nakamura, Y. Sumimoto, N. Yamada, N. Nakai, S. Sakamoto, Y. Hayakawa, K. Tsuji, S. Yoneda, A. Himeno, K.-i. Origasa, K. Shimakawa, T. Takagi, T. Mikawa, and K. Aono, "An 8Mb Multi-Layered Cross-Point ReRAM Macro with 443MB/s Write Throughput," *IEEE International Solid-State Circuits Conference*, pp. 500–502, 2012.
- [49] A. Benoist, S. Blonkowski, S. Jeannot, S. Denorme, J. Damiens, J. Berger, P. Candelier, E. Vianello, H. Grampeix, J. Nodin, E. Jalaguier, L. Perniola, and B. Allard, "28nm advanced CMOS resistive RAM solution as embedded non-volatile memory," *IEEE International Reliability Physics Symposium*, 2014.
- [50] R. Fackenthal, M. Kitagawa, W. Otsuka, K. Prall, D. Mills, K. Tsutsui, J. Javanifard, K. Tedrow, T. Tsushima, Y. Shibahara, and G. Hush, "A 16Gb ReRAM with 200MB/s Write and 1GB/s Read in 27nm Technology," *IEEE International Solid-State Circuits Conference*, pp. 338–340, 2014.
- [51] T.-Y. Liu, T. H. Yan, R. Scheuerlein, Y. Chen, J. K. Lee, G. Balakrishnan, G. Yee, H. Zhang, A. Yap, J. Ouyang, T. Sasaki, S. Addepalli, A. Al-Shamma, C.-Y. Chen, M. Gupta, G. Hilton, S. Joshi, A. Kathuria, V. Lai, D. Masiwal, M. Matsumoto, A. Nigam, A. Pai, J. Pakhale, C. H. Siau, X. Wu, R. Yin, P. Liping, J. Y. Kang, S. Huynh, H. Wang, N. Nicolas, Y. Tanaka, M. Higashitani, T. Minvielle, C. Gorla, T. Tsukamoto, T. Yamaguchi, M. Okajima, T. Okamura, S. Takase, T. Hara, H. Inoue, L. Fasoli, M. Mofidi, R. Shrivastava, and K. Quader, "A 130.7mm² 2-Layer 32Gb ReRAM Memory Device in 24nm Technology," *IEEE International Solid-State Circuits Conference*, pp. 210–212, 2013.
- [52] H.-Y. Chen, S. Yu, B. Gao, P. Huang, J. Kang, and H.-S. P. Wong, "HfOx based vertical resistive random access memory for cost-effective 3D cross-point architecture without cell selector," *2012 International Electron Devices Meeting*, vol. 2, pp. 20.7.1–20.7.4, Dec. 2012.
- [53] R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-based resistive switching memories - Nanoionic mechanisms, prospects, and challenges," *Advanced Materials*, vol. 21, no. 25-26, pp. 2632–2663, Jul. 2009.
- [54] S. Kianian, G. Rosendale, M. Manning, D. Hamilton, X. Huang, K. Robinson, Y. Kim, and T. Rueckes, "A 3D stackable carbon nanotube-based nonvolatile memory (NRAM)," *IEEE European Solid State Device Research Conference*, pp. 404–407, 2010.
- [55] E. Chen, D. Apalkov, Z. Diao, A. Driskill-Smith, D. Druist, D. Lottis, V. Nikitin, X. Tang, S. Watts, S. Wang, S. a. Wolf, a. W. Ghosh, J. W. Lu, S. J. Poon, M. Stan, W. H. Butler, S. Gupta, C. K. a. Mewes, T. Mewes, and P. B. Visscher, "Advances and future prospects of spin-transfer torque random access memory," *IEEE Transactions on Magnetics*, vol. 46, no. 6, pp. 1873–1878, Jun. 2010.
- [56] M. Wuttig and N. Yamada, "Phase-change materials for rewriteable data storage." *Nature materials*, vol. 6, no. 11, pp. 824–32, Nov. 2007.
- [57] C. Muller, D. Deleruyelle, and G. Olivier, "Emerging memory concepts: Materials, modeling and design," in *Design technology for heterogeneous embedded systems*, Springer., G. Nicolescu, I. O'Connor, and C. Piguet, Eds. 2012, pp. 339–364.
- [58] F. Longnos, E. Vianello, G. Molas, G. Palma, E. Souchier, C. Carabasse, M. Bernard, B. De Salvo, D. Bretegnier, and J. Liebault, "On disturb immunity and P/E kinetics of Sb-doped GeS₂/Ag conductive bridge memories," *IEEE International Memory Workshop*, p. 96, 99, 2013.
- [59] A. Belmonte, W. Kim, B. T. Chan, N. Heylen, A. Fantini, M. Houssa, M. Jurczak, and L. Goux, "A thermally stable and high-performance 90-nm Al₂O₃/Cu-based 1T1R CBRAM cell," *IEEE Transactions on Electron Devices*, vol. 60, no. 11, pp. 3690–3695, 2013.
- [60] D. Deleruyelle, M. Putero, T. Ouled-Khachroum, M. Bocquet, M.-V. Coulet, X. Boddaert, C. Calmes, and C. Muller, "Ge₂Sb₂Te₅ layer used as solid electrolyte in conductive-bridge memory devices fabricated on flexible substrate," *Solid-State Electronics*, vol. 79, pp. 159–165, Jan. 2013.

- [61] I. Valov, R. Waser, J. R. Jameson, and M. N. Kozicki, "Electrochemical metallization memories—fundamentals, applications, prospects," *Nanotechnology*, vol. 22, no. 28, p. 289502, Jul. 2011.
- [62] Y.-Y. Chen, G. Pourtois, X. Wang, C. Adelmann, L. Goux, B. Govoreanu, L. Pantisano, S. Kubicek, L. Altimime, M. Jurczak, J. Kittl, G. Groeseneken, and D. Wouters, "Switching by Ni filaments in a HfO₂ matrix: a new pathway to improved unipolar switching RRAM," *IEEE International Memory Workshop*, 2011.
- [63] S. Y. and H.-S. Philip Wong, "Compact modeling of conducting-bridge random-access memory (CBRAM)," *IEEE Transactions on Electron Devices*, vol. 58, no. 5, pp. 1352–1360, 2011.
- [64] G. Palma, E. Vianello, C. Cagli, G. Molas, M. Reyboz, P. Blaise, B. De Salvo, F. Longnos, and F. Dahmani, "Experimental investigation and empirical modeling of the set and reset kinetics of Ag-GeS₂ conductive bridging memories," *IEEE International Memory Workshop*, p. 1, 4, 2012.
- [65] D. Deleruyelle, C. Muller, J. Amouroux, and R. Müller, "Electrical nanocharacterization of copper tetracyanoquinodimethane layers dedicated to resistive random access memories," *Applied Physics Letters*, vol. 96, no. 26, p. 263504, 2010.
- [66] I. Valov and G. Staikov, "Nucleation and growth phenomena in nanosized electrochemical systems for resistive switching memories," *Journal of Solid State Electrochemistry*, vol. 17, no. 2, pp. 365–371, Oct. 2012.
- [67] S. Qin, J. Zhang, and Z. Yu, "A unified model of metallic filament growth dynamics for conductive-bridge random access memory (CBRAM)," *International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, pp. 344–347, Sep. 2013.
- [68] S. Menzel, "Modeling and simulation of electrochemical metallization memory cells," *IEEE International Symposium on Circuits and Systems (ISCAS)*, no. 3, pp. 2025–2028, 2014.
- [69] F. Pan, S. Yin, and V. Subramanian, "A detailed study of the forming stage of an electrochemical resistive switching memory by KMC simulation," *IEEE Electron Device Letters*, vol. 32, no. 7, pp. 949–951, Jul. 2011.
- [70] F. Pan and V. Subramanian, "A kinetic monte carlo study on the dynamic switching properties of electrochemical metallization RRAMs during the SET process," *International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, pp. 19–22, Sep. 2010.
- [71] H. Suga, M. Horikawa, S. Odaka, H. Miyazaki, K. Tsukagoshi, T. Shimizu, and Y. Naitoh, "Influence of electrode size on resistance switching effect in nanogap junctions," *Applied Physics Letters*, vol. 97, no. 7, p. 073118, 2010.
- [72] S. L. Johnson, a Sundararajan, D. P. Hunley, and D. R. Strachan, "Memristive switching of single-component metallic nanowires." *Nanotechnology*, vol. 21, no. 12, p. 125204, Mar. 2010.
- [73] H. Suga, T. Sumiya, M. Horikawa, S. Kumaragurubaran, T. Shimizu, and Y. Naitoh, "Threshold Current Density of the Resistance Switching in Pt Nanogap Electrode," *Japanese Journal of Applied Physics*, vol. 50, no. 6, p. 06GF11, Jun. 2011.
- [74] D. O. Bellisario, Z. Ulissi, and M. S. Strano, "A quantitative and predictive model of electromigration-induced breakdown of metal nanowires," *The Journal of Physical Chemistry C*, vol. 117, no. 23, pp. 12373–12378, Jun. 2013.
- [75] T. Takahashi, S. Furuta, Y. Masuda, S. Kumaragurubaran, T. Sumiya, M. Ono, Y. Hayashi, T. Shimizu, H. Suga, M. Horikawa, and Y. Naitoh, "4kb nonvolatile nanogap memory (NGpM) with 1 ns programming capability," *IEEE Silicon Nanoelectronics Workshop (SNW)*, p. 1, 2, 2012.
- [76] J. Guy, G. Molas, E. Vianello, F. Longnos, S. Blanc, C. Carabasse, M. Bernard, J. F. Nodin, A. Toffoli, J. Cluzel, P. Blaise, P. Dorion, O. Cueto, H. Grampeix, E. Souchier, T. Cabout, P. Briancaeu, V. Balan, A. Roule, S. Maitrejean, L. Perniola, and B. De Salvo, "Investigation of the physical mechanisms governing data-retention in down to 10nm nano-trench Al₂O₃/CuTeGe conductive bridge RAM (CBRAM)," *IEEE International Electron Devices Meeting Technical Digest*, pp. 30.2.1–30.2.4, Dec. 2013.

- [77] L. Goux, P. Czarnecki, Y. Y. Chen, L. Pantisano, X. P. Wang, R. Degraeve, B. Govoreanu, M. Jurczak, D. J. Wouters, and L. Altimime, "Evidences of oxygen-mediated resistive-switching mechanism in TiN\HfO₂\Pt cells," *Applied Physics Letters*, vol. 97, no. 24, p. 243509, 2010.
- [78] L. Courtade, C. Turquat, C. Muller, J. Lisoni, L. Goux, D. Wouters, D. Goguenheim, P. Roussel, and L. Ortega, "Oxidation kinetics of Ni metallic films: Formation of NiO-based resistive switching structures," *Thin Solid Films*, vol. 516, no. 12, pp. 4083–4092, Apr. 2008.
- [79] Z. Fang, X. Wang, J. Sohn, B. Weng, Z. Zhang, Z. Chen, Y. Tang, G.-Q. Lo, J. Provine, S. Wong, H.-. Wong, and D.-L. Kwong, "The role of Ti capping layer in HfO_x-based RRAM devices," *IEEE Electron Device Letters*, pp. 1–3, 2014.
- [80] B. Govoreanu, S. Clima, I. Radu, Y.-Y. Chen, D. Wouters, and M. Jurczak, "Complementary role of field and temperature in triggering ON/OFF switching mechanisms in Hf/HfO₂ resistive RAM cells," *IEEE Transactions on Electron Devices*, vol. 60, no. 8, pp. 2471–2478, 2013.
- [81] S. Menzel, M. Waters, A. Marchewka, U. Böttger, R. Dittmann, and R. Waser, "Origin of the ultra-nonlinear switching kinetics in oxide-based resistive switches," *Advanced Functional Materials*, vol. 21, no. 23, pp. 4487–4492, Dec. 2011.
- [82] D. Ielmini, "Modeling the universal Set/Reset characteristics of filament growth by field- and temperature-driven filament growth," *IEEE Transactions on Electron Devices*, vol. 58, no. 12, pp. 4309–4317, 2011.
- [83] S. Larentis, F. Nardi, S. Balatti, D. C. Gilmer, and D. Ielmini, "Resistive switching by voltage-driven ion migration in bipolar RRAM — Part II : modeling," *IEEE Transactions on Electron Devices*, vol. 59, no. 9, pp. 2468–2475, 2012.
- [84] M. Bocquet, D. Deleruyelle, H. Aziza, C. Muller, J.-M. Portal, T. Cabout, and E. Jalaguier, "Robust compact model for bipolar oxide-based resistive switching memories," *IEEE Transactions on Electron Devices*, vol. 61, no. 3, pp. 674–681, Mar. 2014.
- [85] N. Xu, B. Gao, L. Liu, B. Sun, X. Liu, R. Han, J. Kang, and B. Yu, "A unified physical model of switching behavior in oxide-based RRAM," *IEEE International Symposium on VLSI Technology Systems and Applications*, no. 90407023, pp. 100–101, Jun. 2008.
- [86] B. Gao, B. Sun, H. Zhang, L. Liu, X. Liu, R. Han, J. Kang, and B. Yu, "Unified physical model of bipolar oxide-based resistive switching memory," *IEEE Electron Device Letters*, vol. 30, no. 12, pp. 1326–1328, Dec. 2009.
- [87] L. Larcher, A. Padovani, O. Pirrotta, L. Vandelli, and G. Bersuker, "Microscopic understanding and modeling of HfO₂ RRAM device physics," *IEEE International Electron Devices Meeting Technical Digest*, p. 20.1.1, 20.1.4, 2012.
- [88] L. Larcher, A. Padovani, and L. Vandelli, "A simulation framework for modeling charge transport and degradation in high-k stacks," *Journal of Computational Electronics*, vol. 12, no. 4, pp. 658–665, Nov. 2013.
- [89] B. Traoré, K. Xue, E. Vianello, G. Molas, P. Blaise, B. De Salvo, A. Padovani, O. Pirrotta, L. Larcher, L. Fonseca, and Y. Nishi, "Investigation of the role of electrodes on the retention performance of HfO_x based RRAM cells by experiments, atomistic simulations and device physical modeling," *IEEE International Reliability Physics Symposium*, pp. 1–6, 2013.
- [90] S. Yu, Y. Yin Chen, X. Guan, H.-S. Philip Wong, and J. a. Kittl, "A Monte Carlo study of the low resistance state retention of HfO_x based resistive switching memory," *Applied Physics Letters*, vol. 100, no. 4, p. 043507, 2012.
- [91] X. Guan, Y. Shimeng, and H.-S. Philip Wong, "On the witching parameter variation of metal-oxide RRAM— Part I: physical modeling and simulation methodology," *IEEE Transactions on Electron Devices*, vol. 59, no. 4, pp. 1172–1182, 2012.
- [92] R. Degraeve, A. Fantini, S. Clima, B. Govoreanu, L. Goux, Y. Y. Chen, D. Wouters, P. Roussel, G. Kar, G. Pourtois, S. Cosemans, J. Kittl, G. Groeseneken, M. Jurczak, and L. Altimime, "Dynamic 'hour glass' model for SET and RESET in HfO₂ RRAM," *IEEE Symposium on VLSI Technology*, pp. 75–76, Jun. 2012.

- [93] S. Long, X. Lian, C. Cagli, X. Cartoixà, R. Rurali, E. Miranda, D. Jiménez, L. Parniola, M. Liu, and J. Suñé, "Quantum-size effects in hafnium-oxide resistive switching," *Applied Physics Letters*, vol. 102, no. 18, p. 183505, 2013.
- [94] S. C. Chae, J. S. Lee, S. Kim, S. B. Lee, S. H. Chang, C. Liu, B. Kahng, H. Shin, D.-W. Kim, C. U. Jung, S. Seo, M.-J. Lee, and T. W. Noh, "Random circuit breaker network model for unipolar resistance switching," *Advanced Materials*, vol. 20, no. 6, pp. 1154–1159, Mar. 2008.
- [95] K. M. Kim and C. S. Hwang, "The conical shape filament growth model in unipolar resistance switching of TiO thin film," *Applied Physics Letters*, vol. 94, no. 12, p. 122109, 2009.
- [96] I. Hwang, M.-J. Lee, G.-H. Buh, J. Bae, J. Choi, J.-S. Kim, S. Hong, Y. S. Kim, I.-S. Byun, S.-W. Lee, S.-E. Ahn, B. S. Kang, S.-O. Kang, and B. H. Park, "Resistive switching transition induced by a voltage pulse in a Pt/NiO/Pt structure," *Applied Physics Letters*, vol. 97, no. 5, p. 052106, 2010.
- [97] V. Jousseume, A. Fantini, J. Nodin, C. Guedj, A. Persico, J. Buckley, S. Tirano, P. Lorenzi, R. Vignon, H. Feldis, S. Minoret, H. Grampeix, A. Roule, S. Favier, E. Martinez, P. Calka, N. Rochat, G. Auvert, J. Barnes, P. Gonon, C. Vallée, L. Parniola, and B. De Salvo, "Comparative study of non-polar switching behaviors of NiO- and HfO₂-based oxide resistive-RAMs," *Solid-State Electronics*, vol. 58, no. 1, pp. 62–67, Apr. 2011.
- [98] U. Russo, D. Ielmini, C. Cagli, and A. L. Lacaita, "Self-accelerated thermal dissolution model for reset programming in unipolar resistive-switching memory (RRAM) devices," *IEEE Transactions on Electron Devices*, vol. 56, no. 2, pp. 193–200, Feb. 2009.
- [99] M. Bocquet, D. Deleruyelle, C. Muller, and J.-M. Portal, "Self-consistent physical modeling of set/reset operations in unipolar resistive-switching memories," *Applied Physics Letters*, vol. 98, no. 26, p. 263507, 2011.
- [100] D.-H. Kwon, K. M. Kim, J. H. Jang, J. M. Jeon, M. H. Lee, G. H. Kim, X.-S. Li, G.-S. Park, B. Lee, S. Han, M. Kim, and C. S. Hwang, "Atomic structure of conducting nanofilaments in TiO₂ resistive switching memory." *Nature nanotechnology*, vol. 5, no. 2, pp. 148–53, Feb. 2010.
- [101] D. B. Strukov, J. L. Borghetti, and R. S. Williams, "Coupled ionic and electronic transport model of thin-film semiconductor memristive behavior." *Small (Weinheim an der Bergstrasse, Germany)*, vol. 5, no. 9, pp. 1058–63, May 2009.
- [102] J. Hur, M.-J. Lee, C. Lee, Y.-B. Kim, and C.-J. Kim, "Modeling for bipolar resistive memory switching in transition-metal oxides," *Physical Review B*, vol. 82, no. 15, pp. 1–5, Oct. 2010.
- [103] S. Privitera, G. Bersuker, B. Butcher, A. Kalantarian, S. Lombardo, C. Bongiorno, R. Geer, D. Gilmer, and P. Kirsch, "Microscopy study of the conductive filament in HfO₂ resistive switching memory devices," *Microelectronic Engineering*, vol. 109, pp. 75–78, Sep. 2013.
- [104] D. S. Jeong, H. Schroeder, and R. Waser, "Coexistence of bipolar and unipolar resistive switching behaviors in a Pt/TiO₂/Pt Stack," *Electrochemical and Solid-State Letters*, vol. 10, no. 8, p. G51, 2007.

Chapitre II. Influence de la nature des électrodes et du matériau actif sur les caractéristiques électriques d'éléments résistifs

Table des matières

1.	Objectifs et méthodologie.....	41
1.1.	Contexte	41
1.2.	Objectifs.....	43
1.3.	Méthodologie	44
1.3.1.	Programmation d'une cellule mémoire	44
1.3.1.2.	Opération de lecture	45
1.3.1.3.	Programmation en mode quasi-statique	45
1.3.1.4.	Programmation en mode impulsionnel	47
1.3.1.5.	Limitation du courant pendant la programmation	49
1.3.2.	Mesure de performances électriques	49
1.3.2.1.	Rétention.....	49
1.3.2.2.	Endurance.....	50
2.	Etude de différents couples d'électrodes.....	51
2.1.	Fabrication d'éléments 1R à base d'oxyde HfO ₂	51
2.1.1.	Description de la structure MIM	51
2.1.2.	Flot de fabrication de l'empilement mémoire	51
2.1.3.	Dépôt de l'oxyde HfO ₂ par voie ALD.....	53
2.1.4.	Dépôt des différents couples d'électrodes.....	54
2.2.	Influence des électrodes sur la commutation de résistance.....	55
2.2.1.	Mesure des caractéristiques I-V depuis l'état vierge (électroforming).....	55
2.2.1.1.	Variation des tensions d'électroforming.....	55
2.2.1.2.	Analyses chimiques locales par EDS.....	57
2.2.2.	Analyse de la commutation de résistance.....	58
2.2.2.1.	Protocole d'évaluation	58
2.2.2.2.	Empilement mémoire Pt\HfO ₂ \Pt	59
2.2.2.3.	Empilement mémoire Pt\HfO ₂ \Ti(5 nm)	60
2.2.2.4.	Empilement mémoire TiN\HfO ₂ \Pt	61
2.2.2.5.	Empilement mémoire TiN\HfO ₂ \Ti(10 nm)	62

2.2.2.6.	Bilan sur les divers éléments résistifs évalués	63
2.2.3.	Conclusion	65
2.3.	Comparaison des comportements unipolaire et bipolaire	66
2.3.1.	Comparaison des caractéristiques courant-tension.....	66
2.3.2.	Etude de la variabilité "cellule à cellule" et "cycle à cycle"	68
2.3.3.	Performances en rétention	70
2.3.4.	Comportement en régime impulsionnel	72
2.4.	Bilan sur le choix du couple d'électrodes	73
3.	Matériaux actifs intégrés dans les éléments résistifs.....	75
3.1.	Fabrication d'éléments mémoires 1R et 1T/1R.....	75
3.2.	Caractéristiques de commutation de différents oxydes	76
3.2.1.	Oxyde de zirconium ZrO_2	76
3.2.2.	Oxyde de tantale Ta_2O_5	76
3.2.3.	Oxyde d'hafnium HfO_2	78
3.3.	Bilan sur le choix de l'oxyde	80
4.	Synthèse du Chapitre II	82
5.	Références du Chapitre II	84

1. Objectifs et méthodologie

1.1. Contexte

Comme nous l'avons vu dans le Chapitre I, le phénomène de commutation de résistance mis en jeu dans les mémoires OxRRAM a été observé dans une grande variété de structures [1,2]. Ce mécanisme a été décrit pour la première fois dans les années 1960 sur l'oxyde de nickel NiO [3,4], puis plus tard sur des oxydes présentant une structure cristalline de type pérovskite [5,6]. Ça n'est qu'à partir de 2004 que l'intérêt de ce phénomène pour les applications mémoires s'est manifesté avec son observation dans des empilements Métal/Isolant/Métal intégrant des oxydes simples [7,8].

Les oxydes de nickel NiO et de titane TiO_x ont été étudiés dans un premier temps. L'oxyde NiO, fonctionnant principalement en mode unipolaire [9], a été intégré, pour la première fois, dans une filière CMOS avec une architecture 1T/1R par la compagnie Samsung en 2004 [10]. Malgré les très bonnes performances de ces cellules mémoires 1T/1R (10⁶ cycles d'écriture/effacement⁵, plus de 8 mois de rétention), leur grande variabilité en termes de fonctionnement a rendu leur industrialisation problématique. L'intégration de l'oxyde TiO₂ a aussi été intensivement étudiée. La commutation de résistance a d'abord été observée en mode unipolaire [11–13], puis en mode bipolaire sur des structures à base d'oxyde TiO_x sous-stœchiométrique en oxygène [14–17] ou utilisant des électrodes oxydables (TiN) [18]. Bien qu'aucune hypothèse ne soit définitivement acceptée par la communauté scientifique internationale, ces observations tendent à montrer que la commutation de résistance, notamment en mode bipolaire, est fortement dépendante de l'existence de défauts ponctuels au sein de la couche d'oxyde tels que des lacunes d'oxygène par exemple. Néanmoins, les performances obtenues sur les cellules à base de TiO_x n'étant pas complètement satisfaisantes pour les applications mémoires, les propriétés d'autres oxydes ont été explorées.

L'intérêt s'est progressivement tourné vers l'oxyde d'hafnium HfO₂. Bénéficiant de son excellente compatibilité avec les filières CMOS et des développements technologiques menés pour son utilisation en tant que diélectrique de grille "high-κ", le dépôt de couches ultraminces d'oxyde HfO₂ a très rapidement atteint un niveau de maturité élevé pour les applications mémoires. La voie de dépôt par ALD (Atomic Layer Deposition) [19,20] permet, en particulier, de fabriquer des couches de très bonne qualité et d'épaisseur contrôlée. Dans un premier temps, des comportements électriques unipolaires ont été observés sur des structures intégrant des électrodes inoxydables telles que le platine [9,21,22]. A l'instar des empilements à base d'oxyde TiO_x, un comportement bipolaire a été observé avec l'oxyde HfO₂ et une électrode absorbant une certaine quantité d'oxygène issue de la couche d'oxyde et générant subséquemment des défauts ponctuels au sein de cette dernière [23–27]. D'excellentes performances ont été démontrées (10⁸ cycles d'écriture/effacement, temps d'écriture de 5 ns).

Parallèlement au développement d'éléments mémoires OxRRAM à base d'oxyde HfO₂, les diélectriques "high-κ" Ta₂O₅ et ZrO₂, couramment intégrés dans des condensateurs métal\oxyde\métal, ont également été étudiés. Leur fonctionnement en mode bipolaire a été observé sur des éléments à base d'oxyde de tantale sous-stœchiométrique en oxygène TaO_x [28,29] ou de bicouches TaO_x\Ta₂O_{5-δ} [30,31]. De très bonnes performances ont été obtenues avec

⁵ La répétition d'opérations d'écriture/effacement est aussi appelée test d'endurance ou cyclage.

notamment plus de 10^{11} cycles d'écriture/effacement. Le dépôt d'une couche d'oxyde sous-stœchiométrique est souvent effectué par voie PVD (Physical Vapor Deposition) permettant de contrôler la concentration en oxygène au sein de l'enceinte. Quelques cellules à base d'oxyde ZrO_2 ont aussi été fabriquées [32,33] et les deux comportements unipolaires et bipolaires ont été observés selon l'intégration ou non d'une électrode oxydable [34].

Electrode inférieure	Matériau actif	Electrode supérieure	Comportement	Année	Ref
Pt	NiO	Pt	unipolaire	2004	[7]
Pt	NiO	Pt	unipolaire	2011	[9]
métal noble	NiO	métal noble	unipolaire	2004	[10]
Pt	TiO ₂	Pt	unipolaire	2005	[8]
Pt	TiO ₂	Pt	unipolaire	2009	[11]
Pt	TiO ₂	Pt	unipolaire	2009	[12]
Pt	TiO ₂	Ru	unipolaire	2005	[13]
Pt	TiO _x	Pt	bipolaire	2009	[14]
Pt	TiO _x	Pt	bipolaire	2008	[15]
Pt	TiO _{2-x} \TiO ₂	Pt	bipolaire	2009	[16]
Pt	TiO _{2-x} \TiO ₂	Pt	bipolaire	2008	[17]
Pt	TiO ₂	TiN	bipolaire	2007	[18]
Pt	HfO ₂	Pt	unipolaire	2011	[9]
Pt	HfO ₂	Au	unipolaire	2008	[22]
TiN	HfO ₂	Pt	unipolaire/bipolaire	2010	[27]
TiN	HfO ₂	Ti\TiN	bipolaire	2009	[24]
TiN	HfO ₂	AlCu\TiN	bipolaire	2009	[25]
TiN	HfO ₂	Ti\TiN	bipolaire	2009	[26]
Pt	TaO _x	Pt	bipolaire	2008	[28]
Pt	TaO _x	Pt	bipolaire	2010	[29]
TaN	TaO _x \Ta ₂ O _{5-δ}	Ir	bipolaire	2011	[30]
Pt	TaO _{2-x} \Ta ₂ O _{5-x}	Pt	bipolaire	2011	[31]
Pt	ZrO ₂	Pt	unipolaire	2007	[32]
Pt	ZrO ₂	Al	unipolaire	2007	[32]
Pt	ZrO ₂	Ti	bipolaire	2007	[32]
Pt	ZrO ₂	Pt	unipolaire	2008	[34]
Pt	ZrO ₂	Ti	unipolaire	2008	[34]

Table II.1. Synthèse des différents empilements résistifs étudiés dans la littérature et comportement électrique associé.

Comme cela vient d'être décrit succinctement, une grande variété d'oxydes peut être utilisée pour fabriquer des éléments mémoires OxRRAM. Des comportements unipolaires et bipolaires sont observés sur des empilements très différents. Bien que l'origine de la commutation de résistance ne soit pas encore totalement comprise à l'heure actuelle, il semble toutefois que la présence de défauts ponctuels au sein de la couche d'oxyde ait une forte influence sur le comportement

électrique de la cellule mémoire. Des éléments résistifs intégrant un oxyde de même nature présentent soit un comportement unipolaire lorsque l'oxyde est stœchiométrique en oxygène, soit un comportement bipolaire lorsque l'oxyde est sous-stœchiométrique. D'après la littérature, deux méthodes permettent d'obtenir une couche d'oxyde sous-stœchiométrique ou présentant une zone riche en défauts :

- L'utilisation d'une électrode oxydable à base de titane telle que Ti ou TiN, déposée sur une couche d'oxyde stœchiométrique (Figure II.1a) le plus souvent obtenue par une voie de dépôt ALD [26] ;
- L'utilisation d'une technique de dépôt permettant de contrôler la stœchiométrie de la couche au cours du dépôt (Figure II.1b), comme les voies de dépôt PVD [28].

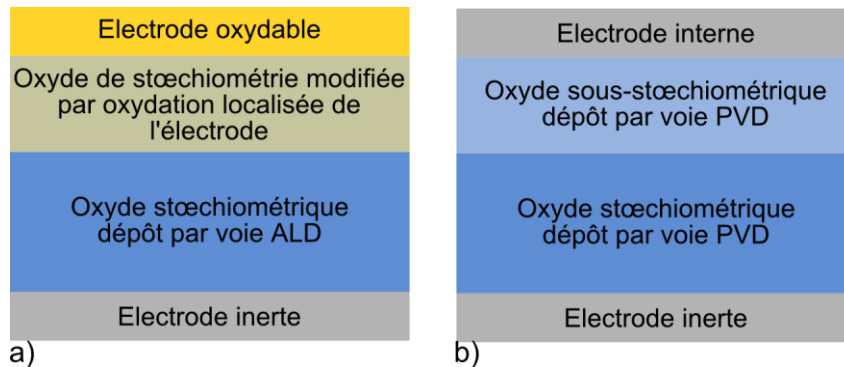


Figure II.1. Méthodes permettant d'obtenir un oxyde sous-stœchiométrique en oxygène : a) par oxydation localisée d'une électrode oxydable ; b) par dépôt de type PVD permettant de contrôler la stœchiométrie en oxygène au sein de l'oxyde.

La voie ALD permet de déposer sur l'électrode inférieure une couche mince d'oxyde de très bonne qualité avec un très bon contrôle de l'épaisseur et de la stœchiométrie après dépôt. Les deux méthodes décrites précédemment présentent toutes deux des avantages et des inconvénients. La diminution de la stœchiométrie en oxygène de l'oxyde par oxydation localisée de l'électrode peut être un point critique puisque l'épaisseur et la stœchiométrie de cette zone d'interface sont difficilement contrôlables (Figure II.1a). La seconde méthode permet de contrôler *in situ* la stœchiométrie en oxygène lors du dépôt (Figure II.1b), mais l'oxyde déposé est de moindre qualité et le contrôle de l'épaisseur est plus délicat.

Rappel : dans tout ce manuscrit, les empilements mémoires seront notés dans l'ordre "électrode inférieure\oxyde\électrode supérieure" et appelés "éléments résistifs".

1.2. Objectifs

Compte tenu de cette grande variété de structures et de comportements électriques, une méthodologie d'analyse a été élaborée pour sélectionner le meilleur couple électrode/matériau mémoire. Dans un premier temps, un intérêt particulier a été porté sur l'effet des défauts ponctuels sur le comportement électrique et les performances d'éléments résistifs 1R. Pour cela, divers couples d'électrodes ont été évalués sur des éléments résistifs intégrant l'oxyde HfO_2 déposé par voie ALD. Enfin, suite à l'identification du couple d'électrodes le plus adapté, une sélection du meilleur oxyde, pour une utilisation mémoire, a été réalisée.

1.3. Méthodologie

Afin d'identifier l'empilement électrode/oxyde/électrode le plus prometteur, un protocole de caractérisation électrique a été établi. Ce protocole comprend : quelques cycles d'écriture/effacement en mode quasi-statique afin de vérifier la fonctionnalité des éléments résistifs ; des mesures plus exhaustives sur les empilements présentant les meilleurs résultats afin d'appréhender leurs performances en termes de temps de programmation, de rétention d'information et d'endurance.

1.3.1. Programmation d'une cellule mémoire

Comme cela a été présenté dans le Chapitre I, la programmation des cellules mémoires s'effectue en appliquant une tension aux bornes de l'élément résistif. On distingue deux modes de programmation :

- La programmation en mode quasi-statique : elle est réalisée à l'aide d'un analyseur de paramètres (e.g. Agilent 4156 ou B1500). Une rampe de tension est appliquée aux bornes de la cellule mémoire (1R ou 1T/1R selon les cas) et l'analyseur de paramètres mesure et contrôle le courant qui la traverse (Figure II.2a). Cette méthode permet, avec un seul équipement de mesure, d'effectuer toutes les opérations de base (électroforming, set, reset et lecture). Néanmoins, ce type de mesure ne permet pas d'extraire les caractéristiques temporelles dynamiques des éléments résistifs.
- La programmation en mode impulsionnel : les tensions appliquées aux bornes de l'élément résistif durant les opérations de set et de reset sont contrôlées à l'aide d'un générateur d'impulsions. La forme de l'impulsion de tension appliquée sur l'élément résistif est complètement contrôlée (temps de montée, descente, plateau ; amplitude ; etc.). Le plus souvent, des impulsions rectangulaires sont appliquées. Dans ce mode de programmation, il n'y a pas de mesure directe du courant traversant l'élément résistif. La vérification de l'écriture ou de l'effacement de l'élément résistif est réalisée *a posteriori* par une opération de lecture en mode quasi-statique. En complément, il est possible de relever avec un oscilloscope la forme de l'impulsion appliquée sur l'élément résistif. Une mesure indirecte du courant est possible aux bornes d'une résistance série ajoutée dans le circuit. La mesure de la tension aux bornes de cette résistance série permet de remonter au courant traversant l'élément résistif pendant l'application d'une impulsion. Toutefois, les incertitudes liées à l'utilisation de l'oscilloscope ne permettent pas une mesure précise du courant.

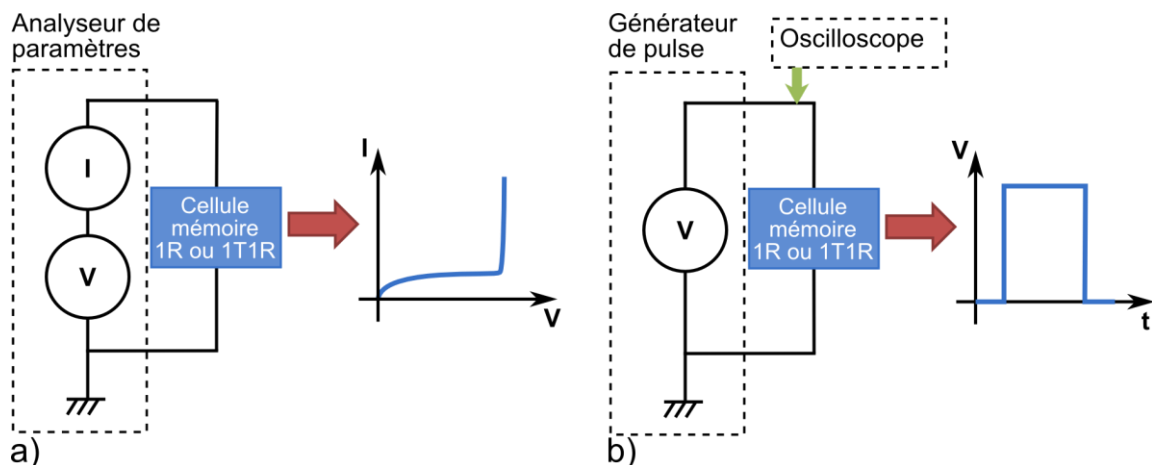


Figure II.2. Principe de mesure a) en mode quasi-statique et b) en mode impulsionnel.

Entre chaque opération, une lecture de la résistance de l'élément résistif est effectuée en mode quasi-statique.

1.3.1.2. Opération de lecture

L'opération de lecture permet de connaître l'état de l'élément résistif en mesurant sa résistance. Pour cela le courant est mesuré sous une tension fixée et la résistance est extraite de la loi d'Ohm :

$$(1) \quad R = \frac{U}{I}$$

Où U est la tension appliquée aux bornes de l'élément résistif et I le courant mesuré.

On notera que les éléments résistifs n'ont pas toujours une caractéristique courant-tension linéaire, aussi la résistance extraite peut dépendre fortement de la tension de lecture. L'ensemble des résultats présentés dans ce manuscrit a été obtenu avec une tension de lecture de 100 mV, suffisamment faible pour ne pas modifier l'état de l'élément résistif.

L'application de cette tension de lecture peut être réalisée de deux manières :

- Soit en utilisant une rampe de tension de 0 à 100 mV et en mesurant le courant en chaque point de cette rampe. La résistance est extraite d'une régression linéaire effectuée sur la caractéristique courant-tension résultante.
- Soit en appliquant une tension de lecture de 100 mV et en mesurant plusieurs fois le courant. La résistance est ensuite calculée en moyennant les mesures obtenues.

Il a été vérifié que ces deux méthodes donnent des résultats très proches (Figure II.3). Dans la suite, pour des raisons pratiques, les opérations de lecture effectuées après écriture ou effacement en mode quasi-statique ont été réalisées à l'aide de la première méthode. En revanche, la seconde méthode a été privilégiée pour une lecture à l'issue des opérations effectuées en mode impulsif.

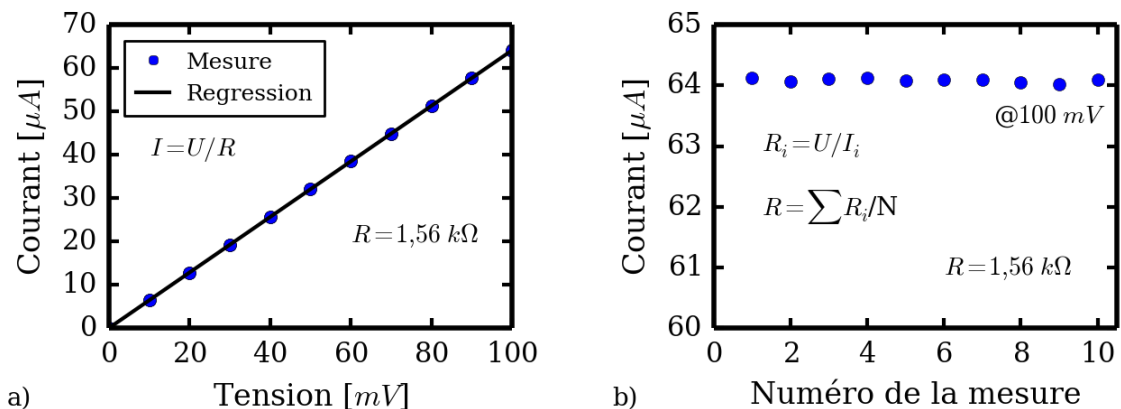


Figure II.3. Opérations de lecture effectuées à l'aide a) d'une rampe de tension ou b) d'une mesure répétée du courant à une tension de lecture fixée.

1.3.1.3. Programmation en mode quasi-statique

La programmation en mode quasi-statique est la méthode la plus simple pour effectuer les opérations de set et de reset. Cette méthode permet de vérifier le fonctionnement des éléments résistifs et d'extraire leurs caractéristiques de programmation :

- Opération d'électroforming : avant un fonctionnement standard, il est généralement nécessaire d'effectuer une opération initiale dite d'électroforming. Cette opération correspond à une première écriture permettant de passer de l'état vierge très fortement résistif à un état LRS. Elle est semblable à une opération d'écriture conventionnelle mais nécessite l'application d'une tension plus élevée (Figure II.4a). Sur certains empilements résistifs intégrant une couche d'oxyde très mince, l'opération d'électroforming peut être évitée [35,36].
- Opération d'effacement (reset) : elle s'effectue par application d'une rampe de tension et ne nécessite pas de limitation en courant particulière. Lorsque la tension atteint une première valeur seuil, le courant dans l'élément résistif diminue, ceci correspondant au début de l'opération de reset. Suite à cette opération, l'élément résistif se trouve alors dans l'état hautement résistif HRS (Figure II.4b). On notera que la diminution du courant peut être abrupte ou progressive selon la nature de l'empilement et/ou le comportement unipolaire ou bipolaire.
- Opération d'écriture (set) : permettant de passer de l'état HRS à l'état LRS, elle est réalisée en appliquant une rampe de tension aux bornes de l'élément résistif. Lorsque que la différence de potentiel est suffisante, le courant traversant l'élément résistif augmente brutalement (Figure II.4a). L'excursion de ce courant, semblable à un claquage, doit être contrôlée et limitée (*i.e.* courant de compliance) de manière à prévenir une dégradation irréversible de l'élément résistif (*cf.* paragraphe 1.3.1.5).

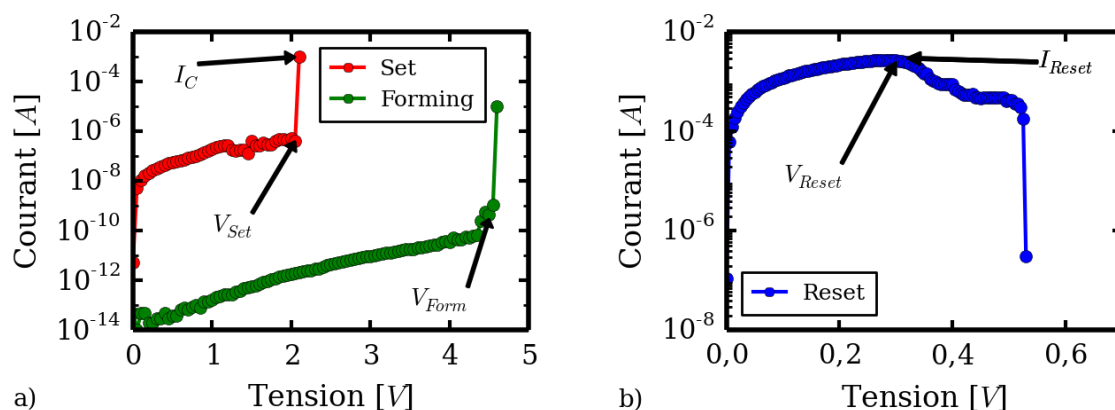


Figure II.4. Caractéristiques courant-tension représentatives des opérations a) d'électroforming et d'écriture (set), b) d'effacement (reset) effectuées sur un élément résistif Pt\HfO₂\Pt.

A partir des caractéristiques courant-tension mesurées lors des opérations d'électroforming, de set et de reset, plusieurs grandeurs électriques caractérisant la commutation de résistance sont extraites :

- Opérations d'électroforming et de set :
 - Tension de set, V_{Set} ou tension d'électroforming, V_{Form} : tension à laquelle le courant augmente brutalement lors de l'écriture ou lors de l'opération d'électroforming initiale.
 - Courant de compliance I_C : courant maximum délivré dans l'élément résistif. Idéalement, cette limitation de courant est obtenue grâce à un transistor MOS intégré au plus proche de l'empilement résistif (architecture 1T/1R). Dans d'une structure 1R, c'est-à-dire sans transistor, le courant est limité par l'environnement de mesure, soit par une résistance série placée dans le circuit, soit par une compliance en courant imposée par l'analyseur de paramètres. En raison de phénomènes transitoires, le contrôle du courant dans l'élément résistif est souvent inefficace et l'extraction de I_C est délicate (*cf.* paragraphe 1.3.1.5).
- Opération de reset

- Tension de reset, V_{Reset} : tension à partir de laquelle le courant commence à décroître. Il s'agit du début de l'opération de reset : à partir de cette tension, la résistance de l'élément résistif est modifiée par l'opération. Au cours de cette opération de reset, la résistance dynamique est négative : le courant diminue avec une augmentation de la différence de potentiel aux bornes de l'élément résistif.
- Courant de reset, I_{Reset} : courant au point de reset.

1.3.1.4. Programmation en mode impulsif

La programmation en mode impulsif permet d'effectuer les opérations d'écriture et d'effacement avec des temps courts (ce qui n'est pas possible avec un analyseur de paramètres en mode quasi-statique). L'utilisation d'un générateur d'impulsions permet de contrôler précisément les paramètres temporels des stimuli électriques appliqués sur l'élément résistif. Le plus souvent des pulses rectangulaires (tension constante) sont utilisés. Après chaque opération, une lecture de la résistance est effectuée en mode quasi-statique pour déterminer l'état de l'élément résistif (Figure II.5).

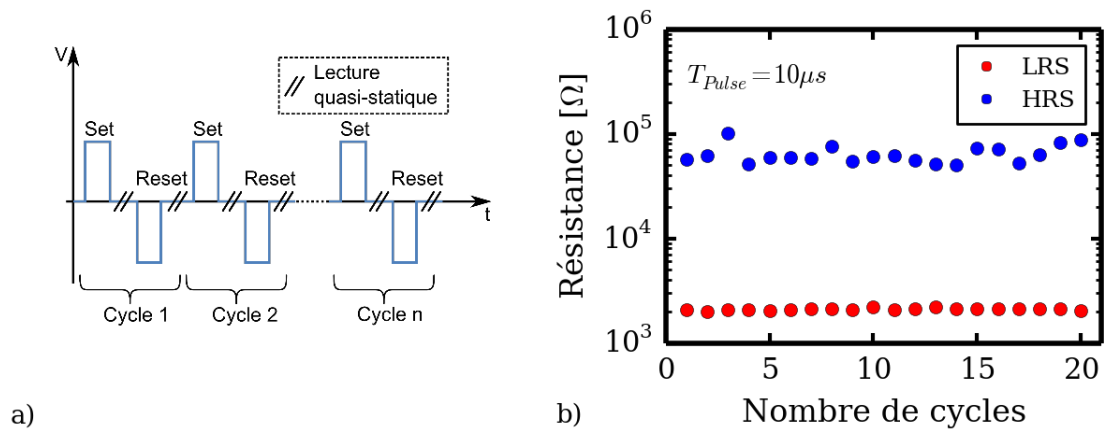


Figure II.5. a) Chronogramme d'une séquence de cycles en mode impulsif : chaque opération de set ou reset est suivie d'une lecture de la résistance en mode quasi-statique. b) Résultat d'un cyclage représentant les niveaux de résistance après chaque opération et pour chaque cycle.

De manière générale, le temps nécessaire à la commutation de résistance dépend fortement de la tension appliquée aux bornes de l'élément mémoire : plus cette tension est élevée, plus la commutation de résistance est rapide [37]. En mode impulsif, la durée des impulsions, variant de quelques millisecondes à quelques nanosecondes, est généralement beaucoup plus courte que le temps intégré des mesures en mode quasi-statique (de l'ordre de la seconde). Ainsi, le plus souvent, les tensions appliquées en mode impulsif (temps courts) sont supérieures aux tensions de commutation en mode quasi-statique. Néanmoins, cette évolution du temps de commutation en fonction de la tension appliquée n'est pas connue *a priori*. Par conséquent, une méthode permettant de déterminer plus précisément ces tensions de commutation en mode impulsif a été développée. Elle consiste à appliquer une succession d'impulsions de tension rectangulaires d'amplitude croissante et de mesurer la résistance de l'élément résistif après chacune d'elles (Figure II.6a). Cette procédure permet de tracer l'évolution de la résistance en fonction de la tension de l'impulsion appliquée (Figure II.6b). Il est alors possible de déterminer la tension à appliquer pour obtenir la commutation de l'élément résistif pour la durée d'impulsion considérée (Figure II.6b).

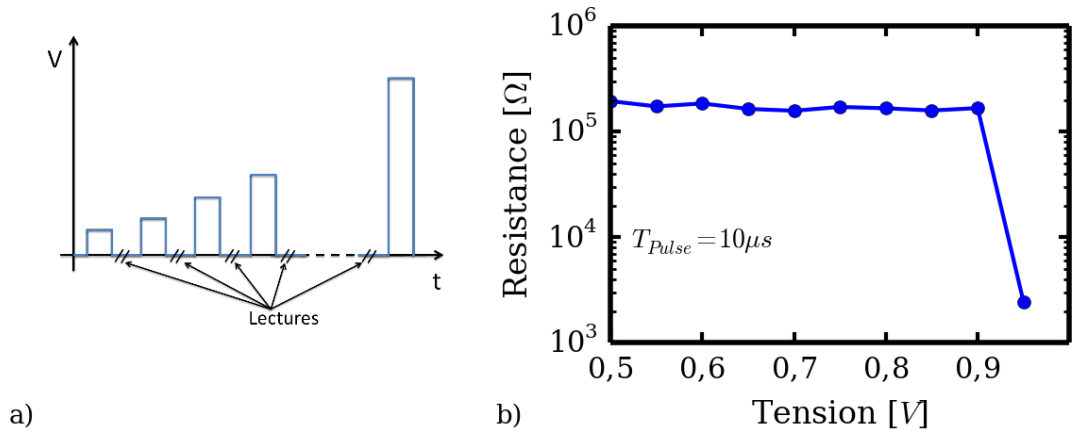


Figure II.6. a) Chronogramme correspondant à la procédure de détermination des tensions de commutation en mode impulsionnel (opération de set dans le cas présent) ; b) évolution de la résistance de l'élément résistif en fonction de l'amplitude de l'impulsion de tension appliquée.

La mesure du courant ne peut être effectuée que de façon indirecte à l'aide d'un oscilloscope et d'une résistance série placée dans le circuit. La mesure de la différence de potentiel aux bornes de la résistance série à l'aide de l'oscilloscope (Figure II.7a) permet de lire une "image" du courant traversant l'élément résistif. Dans le cas de l'opération de set, l'augmentation brutale du courant provoque une augmentation de la tension aux bornes de la résistance série, et concomitamment, une diminution du potentiel aux bornes de l'élément résistif (CH2 sur la Figure II.7b). Cette méthode peut être utilisée, par exemple, pour mesurer le temps de set.

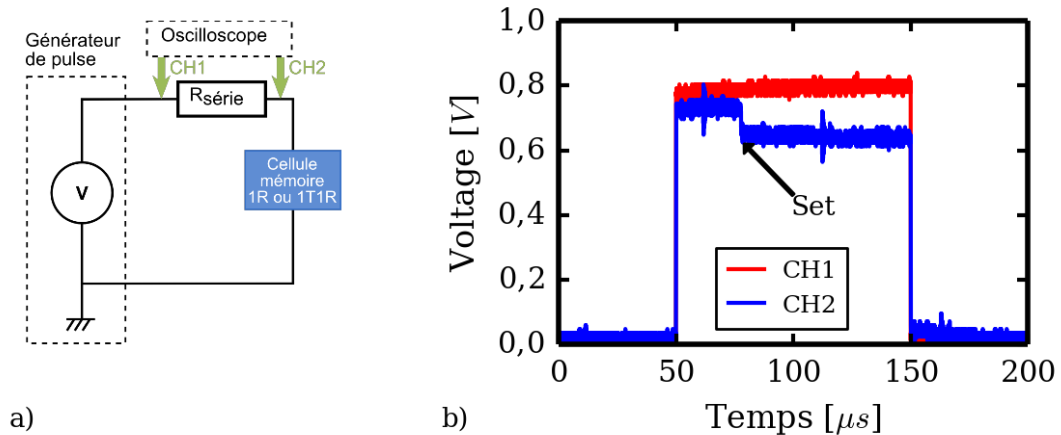


Figure II.7. a) Schéma de principe de mesure de courant pendant une opération effectuée en mode impulsionnel. b) Chronogramme d'une opération de set correspondante.

La mesure du courant pendant l'opération de reset est effectuée selon le même principe. Toutefois, il convient de noter qu'un phénomène inverse est observé aux bornes de la résistance série : lors de l'opération de reset la diminution du courant entraîne une diminution de la tension aux bornes de la résistance série avec, concomitamment, une augmentation de la différence de potentiel aux bornes de l'élément résistif. Celle-ci est difficile à contrôler et peut conduire à une dégradation irréversible de l'élément résistif pendant l'opération de reset en mode impulsionnel.

D'autres formes de signaux peuvent également être utilisées : des impulsions triangulaires permettent d'appliquer des rampes de tension de vitesse variable, avec un effet sur les tensions de commutation.

1.3.1.5. Limitation du courant pendant la programmation

Le contrôle du courant traversant l'élément résistif pendant l'opération de set est nécessaire afin d'éviter sa dégradation irréversible. La difficulté majeure est liée à l'apparition de phénomènes transitoires lors de la transition extrêmement rapide de l'état HRS à l'état LRS. Cette limitation en courant peut être effectuée de différentes manières [38] :

- Courant de compliance imposé par l'analyseur de paramètres : les appareils de mesure utilisés offrent la possibilité de limiter le courant lors de l'application d'une tension. Lorsque le courant dépasse/atteint la valeur limite imposée, la tension est diminuée en conséquence de manière à limiter l'augmentation du courant. Toutefois, le temps de réaction des appareils de mesure est long au regard du temps caractéristique transitoire et cela rend, en général, cette limitation peu efficace [39].
- Résistance placée en série dans le circuit (aussi appelée "résistance de charge") : elle permet de limiter le courant passant dans l'ensemble "élément résistif + résistance série". Lorsque le courant augmente la chute de potentiel aux bornes de la résistance série augmente et diminue *de facto* celle aux bornes de l'élément résistif.
- Transistor MOS placé en série dans le circuit : de la même manière que pour la résistance série, l'utilisation d'un transistor MOS en série permet de limiter efficacement le courant. Avec ce composant, la limite en courant est contrôlée et ajustée par la tension appliquée sur la grille du transistor (*cf.* Chapitre III).

Cette limitation en courant n'est pas toujours des plus efficaces : lorsque l'élément limitant le courant n'est pas intégré au plus près de l'élément résistif (appareil de mesure, résistance ou transistor série externe par exemple), un saut de courant provoqué par une décharge des capacités parasites inhérentes au câblage, rend inopérante la limitation en courant pendant un certain temps. Il induit, soit un mauvais contrôle du courant de compliance, soit une dégradation irréversible de l'élément résistif [38,40].

1.3.2. Mesure de performances électriques

Dans la perspective de leur intégration dans une matrice mémoire, les éléments résistifs OxRRAM doivent satisfaire plusieurs critères de performance. Outre l'estimation de la consommation électrique qui ne figure pas dans ce Chapitre, deux critères de performance sont évalués prioritairement : la rétention et l'endurance.

1.3.2.1. Rétention

La rétention d'information est une caractéristique indispensable qui garantit à une mémoire son caractère non-volatile : il s'agit de l'aptitude de la cellule mémoire à conserver une information sur une longue période de temps. Les spécifications de l'ITRS imposent aux mémoires non-volatiles une rétention de 10 ans à la température de fonctionnement (généralement 85°C), ceci dans la perspective de remplacement des mémoires à grille flottante de type Flash [41].

Les tests de rétention sont réalisés en programmant des éléments résistifs puis en les soumettant à une sollicitation thermique (facteur accélérant la défaillance) tout en mesurant périodiquement leur résistance. A partir de la caractéristique résistance-temps, il est possible de déterminer le temps au

bout duquel l'information est perdue selon un critère de faute, *i.e.* augmentation de la résistance de l'élément résistif d'un facteur 10 par exemple (Figure II.8). En considérant une loi d'accélération en température, il est ensuite possible d'extrapoler les performances en rétention à des températures inférieures et/ou à des temps plus longs.

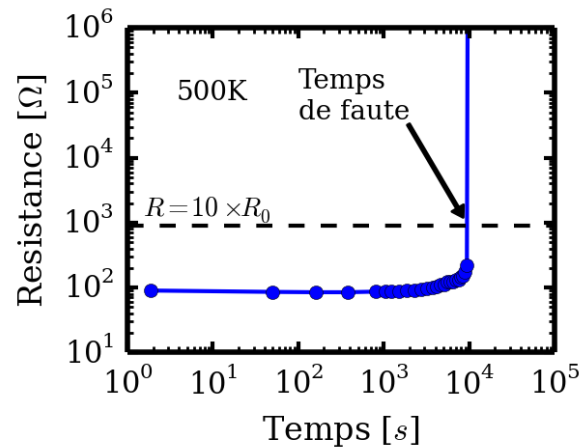


Figure II.8. Exemple d'une caractéristique résistance-temps obtenue lors d'un test de rétention effectué à 500 K en partant de l'état LRS d'un élément résistif Pt\HfO₂\Pt. Le temps de faute est défini par une augmentation de la résistance d'un facteur 10.

Dans leur utilisation future en tant qu'élément mémoire, les empilements résistifs sont susceptibles d'être soumis à un grand nombre de sollicitations électriques. Lors des opérations de lecture et pendant l'adressage de cellules mémoires voisines, une différence de potentiel est présente aux bornes de l'élément résistif. Par conséquent, l'aptitude des cellules mémoires à conserver l'information doit aussi être vérifiée lorsqu'une sollicitation électrique leur est appliquée. A l'instar des mesures de rétention précédemment décrites, ces tests sont effectués en mesurant le temps de faute lorsque différentes tensions sont appliquées aux bornes de l'élément résistif [42]. Ils seront présentés plus en détail dans le Chapitre III.

1.3.2.2. Endurance

Les tests d'endurance permettent d'évaluer l'aptitude d'une cellule mémoire à supporter un grand nombre de cycles d'écriture/effacement. L'ITRS impose aux nouvelles technologies des performances en endurance supérieure à 10⁷ cycles de manière à envisager un remplacement de la mémoire Flash [41]. Ce test est réalisé en effectuant un grand nombre de cycles écriture/effacement tout en lisant périodiquement l'état de résistance pour s'assurer du bon fonctionnement de l'élément résistif. Le mode impulsif permet de reproduire des conditions de programmation proches de celles utilisées dans une matrice mémoire, tout en garantissant des temps de test acceptables.

2. Etude de différents couples d'électrodes

Cette première partie vise à appréhender l'influence des électrodes de la structure Métal\Isolant\Métal (MIM) sur le fonctionnement et les performances de l'élément mémoire. Parmi les différents oxydes reportés dans la littérature, l'intérêt s'est porté prioritairement sur l'oxyde d'hafnium pour ces propriétés prometteuses [24,26]. Cependant, comme pour les éléments résistifs intégrant l'oxyde de titane, son comportement semble fortement influencé par la présence de défauts ponctuels induits par des électrodes oxydables [17,23,43]. Ainsi, une comparaison d'électrodes inerte (Pt) et oxydables (Ti, TiN) a été menée afin d'orienter le choix.

2.1. Fabrication d'éléments 1R à base d'oxyde HfO₂

2.1.1. Description de la structure MIM

Un élément résistif est constitué d'une couche d'oxyde prise en sandwich entre deux électrodes métalliques pour former une structure MIM (Métal\Isolant\Métal). Cette structure est réalisée dans un environnement de type BEOL (Back-End of Line) entre deux niveaux d'interconnexion métalliques (Figure II.9a). Un schéma d'intégration de type MESA est utilisé : *i.e.* structure aux flancs abrupts. Un pilier de tungstène est formé sur la ligne de métal inférieure, puis la structure MIM est déposée par dessus. Enfin, le contact est pris avec la ligne de métal supérieure. Dans cette étude aucun élément de sélection n'a été intégré, les lignes de métal étant directement connectées aux plots en surface accessibles sur la station de prise de contact sous pointes (Figure II.9b). Les dimensions latérales de l'élément résistif sont définies par l'opération de gravure de l'empilement. Avec le jeu de masque utilisé le pilier de tungstène a un diamètre de 0,3 µm alors que le diamètre de l'élément résistif varie de 0,8 et 1 µm. Les différents couples d'électrodes étudiés ont été déposés par PVD (Physical Vapor Deposition) et une couche d'oxyde HfO₂ de 10 nm d'épaisseur a été déposée par ALD (Atomic Layer Deposition).

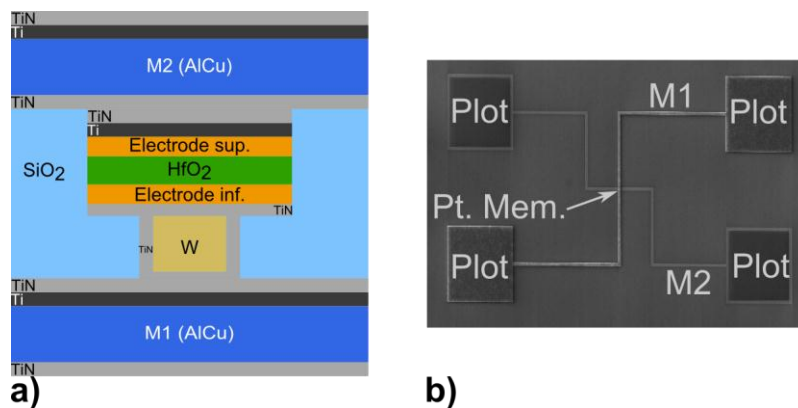


Figure II.9. a) Schéma d'intégration de l'élément résistif entre deux lignes de métal dans le BEOL. b) Vue de dessus des lignes de métal et des plots de contact.

2.1.2. Flot de fabrication de l'empilement mémoire

Les différentes étapes de la réalisation de l'empilement mémoire sont résumées dans la Figure II.10.

1. Après la réalisation de la ligne de métal inférieure en AlCu, une couche d'oxyde de silicium SiO₂ est déposée. Des opérations de lithographie et de gravure permettent de dégager la cavité du

pillier qui est ensuite remplie par du tungstène (W). Les fines couches de Ti et TiN qui entourent le pilier sont des couches d'accroche nécessaires au bon déroulement du dépôt du tungstène et de l'empilement résistif. Enfin, une opération de CMP (polissage mécano-chimique) permet de planariser la surface (Figure II.10.1).

2. Les différentes couches constituant l'empilement mémoire sont déposées. L'électrode inférieure est déposée par PVD, la couche d'oxyde HfO_2 est déposée par ALD, l'électrode supérieure ainsi que les couches d'accroche de Ti et TiN sont, elles-aussi, déposées par PVD. Ces dépôts sont effectués sur toute la surface de la plaquette de silicium, *i.e.* dépôts dits "pleine plaque" (Figure II.10.2).
3. L'élément mémoire est isolé par des opérations successives de lithographie et de gravure. Le procédé de gravure est contrôlé pour s'arrêter sélectivement sur la couche de SiO_2 (Figure II.10.3).
4. Finalement, la structure MIM est encapsulée par une couche de SiO_2 afin de l'isoler électriquement. Une opération de CMP est utilisée pour reprendre le contact sur la couche supérieure de TiN. Enfin, la ligne de métal supérieure est réalisée sur cette couche de TiN de manière à assurer le contact électrique (Figure II.10.4).

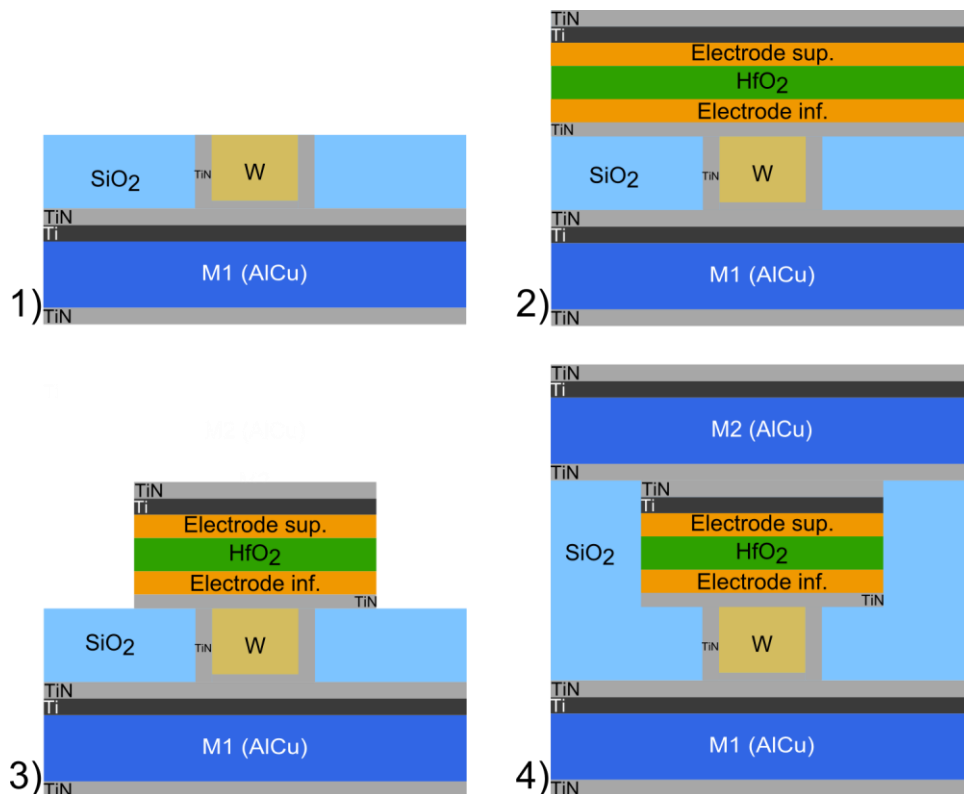


Figure II.10. Résumé des différentes étapes technologiques nécessaires à la fabrication de l'empilement mémoire.

La Figure II.11a présente une section transverse de l'empilement complet obtenue par microscopie électronique en transmission (TEM). Une importante rugosité du pilier en tungstène est observée. La coupe transverse TEM à plus fort grandissement présentée sur la Figure II.11b permet de discerner les interfaces entre les différentes couches de l'empilement mémoire, constitué d'une couche d'oxyde HfO_2 prise en sandwich entre une électrode inférieure en Pt et une électrode supérieure en Ti.

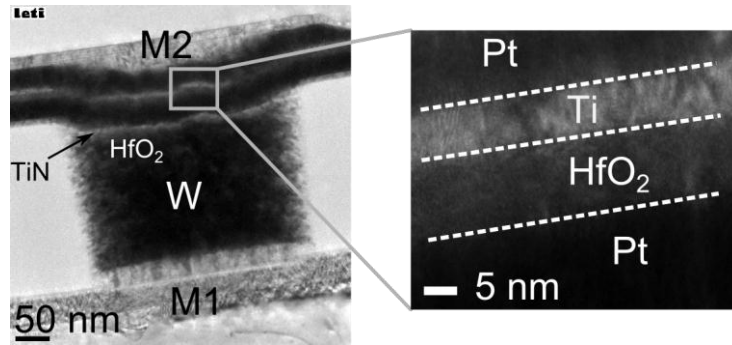


Figure II.11. a) Section transverse en microscopie électronique TEM de la structure complète ; b) imagerie TEM à plus fort grandissement de l'empilement mémoire Pt\HfO₂\Ti. [images obtenues par le service de caractérisation physicochimique du CEA-LETI]

Dans ce flot de fabrication, l'étape de planarisation, préalable nécessaire au dépôt de la ligne de métal M2, s'avère particulièrement délicate : l'arrêt de cette étape doit être parfaitement contrôlé afin de ne pas entamer la structure MIM.

Comme cela a déjà été mentionné, la couche d'oxyde HfO₂ est déposée par ALD. Cette voie de dépôt, largement utilisée pour la fabrication des grilles de transistors, est effectuée à des températures compatibles avec le budget thermique du BEOL ($\approx 350^\circ\text{C}$) et permet d'obtenir une couche d'oxyde d'excellente qualité et dont l'épaisseur nanométrique est facilement contrôlable avec des vitesses de croissance lentes.

2.1.3. Dépôt de l'oxyde HfO₂ par voie ALD

L'ALD est une technique de dépôt de couches atomiques dont le principe est basé sur l'exposition successive de la surface à plusieurs précurseurs chimiques permettant d'obtenir des couches ultraminces. Le dépôt est réalisé à une température de l'ordre de 300°C . Les précurseurs utilisés dépendent de la nature de l'oxyde à déposer : pour un dépôt d'oxyde HfO₂, les précurseurs sont le tétrachlorure d'hafnium HfCl₄ et l'eau H₂O. Ce dépôt s'opère en quatre étapes et l'épaisseur de la couche est contrôlée par le nombre de répétition de ces séquences :

- Injection du premier précurseur sous forme gazeuse : une première monocouche est formée. L'étape s'autolimité par saturation du réactant avec la surface du substrat ;
- Purge de la chambre de réaction : un gaz inerte, usuellement de l'azote, injecté dans la chambre permet l'élimination des sous-produits de réaction et des espèces n'ayant pas réagi avec la surface ;
- Injection du second précurseur : oxydation du premier précurseur métallique adsorbé et formation de la couche du matériau souhaité ;
- Purge des sous-produits de réaction et des précurseurs oxydants en excès.

Les couches d'oxyde HfO₂ déposées ont typiquement une épaisseur de l'ordre de 10 nm. Des mesures de diffraction de rayons X (XRD, X-ray Diffraction) ont permis de montrer que l'oxyde HfO₂ est cristallisé lorsqu'il est déposé à 300°C sur une électrode inférieure TiN sans motifs (dépôts "pleine plaque"). La Figure II.12 présente le diagramme de diffraction correspondant : la présence de raies de Bragg atteste bien du caractère cristallin de la couche et leur position permet de conclure à la coexistence de deux phases de l'oxyde HfO₂, l'une de symétrie monoclinique, l'autre de symétrie orthorhombique. Bien qu'aucune analyse quantitative n'ait été faite, les rapports d'intensité des raies des deux phases tendent à conclure à une prédominance de la phase orthorhombique. Il est à

noter que, même si elle a déjà été évoquée dans des travaux antérieurs, l'influence de la cristallinité de l'oxyde HfO_2 sur la commutation de résistance n'est pas clairement établie pour l'instant [44].

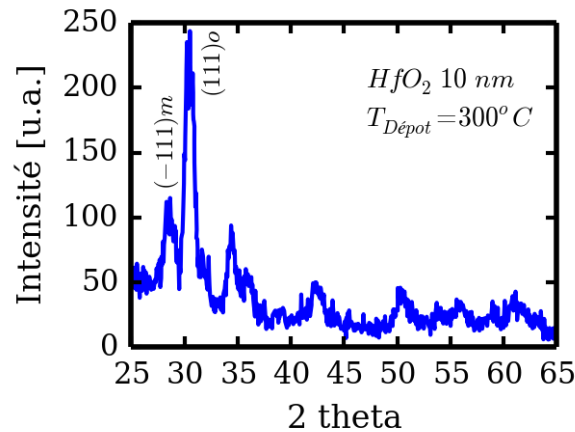


Figure II.12. Diagramme de diffraction de rayons X mesuré sur une couche de HfO_2 de 10 nm d'épaisseur déposée à 300°C sur une électrode continue en TiN (dépôt "pleine plaque"). [mesures effectuées par le service de caractérisation physicochimique du CEA-LETI]

2.1.4. Dépôt des différents couples d'électrodes

Le dépôt des électrodes a été effectué par voie PVD (Physical Vapor Deposition). Avec cette méthode de dépôt physique, les atomes arrivent sur la surface du substrat avec une certaine énergie cinétique et peuvent créer des défauts dans la couche sous-jacente. Ainsi, le dépôt de l'électrode supérieure est susceptible de générer des défauts à l'interface avec la couche d'oxyde. Enfin, on peut noter que l'électrode de TiN déposée par PVD présente une microstructure colonnaire avec une grande rugosité de surface. Des mesures effectuées par microscopie à force atomique ont montrée que la rugosité est de 20 nm en moyenne.

Les électrodes de platine ont été souvent utilisées dans les premières générations d'éléments mémoires OxRRAM unipolaires et intégrant des oxydes tels que NiO, TiO_2 ou HfO_2 . Bien que ces cellules fonctionnent de manière satisfaisante, ces électrodes posent quelques problèmes de compatibilité avec les procédés de fabrication des filières CMOS. Ainsi, en substitution du platine, des métaux ou alliages tels que Ti ou TiN ont été étudiés. Leur aptitude à absorber une certaine quantité d'oxygène de la couche d'oxyde semble être à l'origine d'une modification profonde du comportement électrique des empilements résistifs.

Ainsi, dans le but d'étudier l'effet du matériau "mémoire" et des électrodes sur le fonctionnement des éléments résistifs, des électrodes inerte (Pt) et oxydables (Ti et TiN) ont été employées. Plusieurs couples associant ces deux types d'électrodes ont été intégrés de part et d'autre de la couche d'oxyde. Une attention particulière a été portée sur leur enthalpie libre standard de formation de l'oxyde, notée ΔG^0 , représentée sur un diagramme d'Ellingham (Figure II.13). Le platine dont l'enthalpie libre de formation de l'oxyde Pt_3O_4 est élevée a été utilisé comme électrode non réactive (inerte) alors que le titane dont l'enthalpie libre de formation de l'oxyde TiO_2 est faible (Figure II.13) a été employé comme électrode réactive. Le nitrure de titane, TiN, a aussi été intégré bien qu'il ait une enthalpie libre ΔG^0 plus faible que celle du titane. Ce matériau est supposé avoir un comportement intermédiaire entre réactif et inerte. Ces électrodes ont été intégrées soit au-dessus, soit en dessous

de l'oxyde de manière à dissocier l'enthalpie libre ΔG^0 de l'effet des éventuels défauts générés à l'interface supérieure par le dépôt PVD. Les différents empilements mémoires fabriqués et testés sont résumés dans la Table II.2.

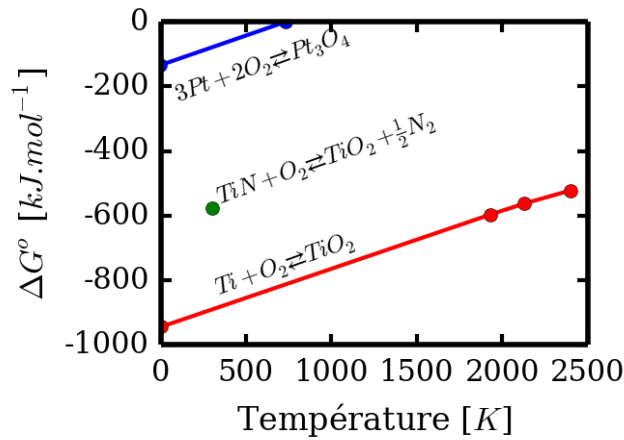


Figure II.13. Diagramme d'Ellingham représentant l'enthalpie libre standard de formation ΔG^0 d'un oxyde en fonction de la température (formation de l'oxyde Pt_3O_4 à partir du platine (courbe bleue) et formation de l'oxyde TiO_2 à partir du titane (courbe rouge) [45–47]).

Electrode inférieure	Oxyde	Electrode supérieure
Pt	HfO ₂	Pt
Pt	HfO ₂	Ti(5 nm)
TiN	HfO ₂	Pt
TiN	HfO ₂	TiN
TiN	HfO ₂	Ti(10 nm)

Table II.2. Couples d'électrodes disponibles et situées de part et d'autre de l'oxyde d'hafnium.

2.2. Influence des électrodes sur la commutation de résistance

Dans le but d'appréhender l'influence des électrodes sur le fonctionnement des éléments résistifs, une première étude portant sur l'opération d'électroforming a été réalisée. Dans un second temps, le comportement électrique de ces différentes structures a été évalué en mode quasi-statique et les grandeurs caractéristiques de la commutation ont été extraites.

2.2.1. Mesure des caractéristiques I-V depuis l'état vierge (électroforming)

2.2.1.1. Variation des tensions d'électroforming

La Figure II.14a présente des caractéristiques courant-tension représentatives de l'opération d'électroforming effectuée sur des empilements intégrant différents couples d'électrodes en appliquant une rampe de tension positive sur l'électrode inférieure. Les tensions d'électroforming ont été extraites des caractéristiques courant-tension mesurées sur environ 20 éléments 1R. La moyenne et la déviation standard sont présentées sur la Figure II.14b pour chaque couple d'électrodes. Les cellules mémoires intégrant le couple d'électrodes inertes Pt/Pt présentent des tensions d'électroforming élevées de l'ordre 4,5 V alors que les structures avec une électrode active (Ti ou TiN) présente une tension significativement plus faible de l'ordre de 3 V.

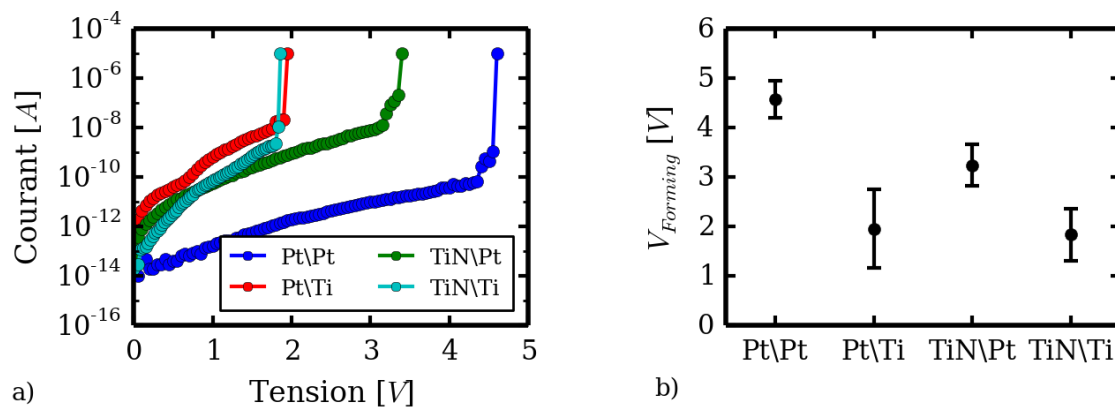


Figure 11.14. Influence des couples d'électrodes a) sur les caractéristiques courant-tension et b) sur la tension d'électroforming qui en est extraite.

On observe une nette différence de comportement selon les couples d'électrodes avec des caractéristiques courant-tension notablement distinctes. Pour les faibles tensions, on note des niveaux de courant très différents et variant de 2 à 3 ordres de grandeur. A tension égale, un empilement avec des électrodes à base de titane présente un courant de fuite plus important que celui mesuré sur des éléments résistifs avec des électrodes inférieure et supérieure en platine. Au-delà de l'enthalpie libre ΔG^0 discutée précédemment, le travail de sortie des électrodes peut également être invoqué. Les matériaux nobles tels que le platine ont des travaux de sortie supérieurs à ceux du Ti et du TiN (*cf.* Table II.3). De fait, la barrière d'énergie à franchir aux interfaces avec des électrodes oxydables est inférieure à celle imposée par des électrodes inertes. Par ailleurs, cette augmentation du courant peut expliquer, au moins en partie, la diminution de la tension d'électroforming. En effet, certaines études sur des oxydes ont établi une corrélation entre le courant de fuite et la tension au claquage : les empilements les plus conducteurs sont donc susceptibles de présenter un claquage diélectrique à plus faible tension [48].

Matériau	Travail de sortie [eV]	Enthalpie libre standard de formation ΔG^0 à 300 K [kJ.mol ⁻¹]
Pt	5,65 [49]	-79 [45]
TiN	4,97 à 5,27 [50]	-577 [46,47]
Ti	4,33 [49]	-890 [45]

Table II.3. Travail de sortie et enthalpie libre standard ΔG^0 des différents métaux utilisés comme électrode.

Par ailleurs, cette modification du niveau de courant et de la tension d'électroforming entre les différents couples d'électrodes peut aussi être expliquée par une modification de la microstructure de la couche d'oxyde induite par la présence d'une électrode oxydable. En effet, le matériau d'électrode est susceptible de s'oxyder par l'oxygène présent dans la couche d'oxyde HfO_2 et, par conséquent, créer une zone riche en lacunes d'oxygène dans l'oxyde proche de l'interface. La présence de cette plus grande densité de défauts ponctuels modifie le comportement électrique de l'empilement mémoire pendant l'opération d'électroforming en contribuant à une augmentation de la conductivité et à une réduction de l'épaisseur isolante de l'oxyde. Ce phénomène, d'autant plus important que l'oxydation du matériau d'électrode est aisée, peut être quantifié à l'aide de l'enthalpie libre standard de formation des oxydes des matériaux utilisés comme électrode (*cf.* Table II.3). Les électrodes à base de titane (Ti ou TiN) présentent une enthalpie libre ΔG^0 plus faible que

celle à base de platine, ceci favorisant l'absorption d'atomes d'oxygène présents au sein de la couche de HfO_2 . Par conséquent, la présence d'une électrode en TiN réduit significativement la tension d'électroforming par rapport à celle mesurée sur un empilement symétrique intégrant deux électrodes de Pt (diminution de 1 V environ). Cette diminution est encore plus marquée (plus de 2 V) pour les éléments avec une électrode de Ti (l'enthalpie libre standard de formation de l'oxyde à partir de TiN est supérieure à celle du titane (*cf.* Table II.3)).

Il convient de noter que certains empilements intégrant une électrode de Ti étaient en court-circuit à l'état initial, avec une résistance de quelques centaines d'Ohm. Ce comportement peut être expliqué soit par des problèmes d'arrêt de l'étape de CMP, soit par une oxydation trop importante de l'électrode de Ti par la couche de HfO_2 . Cet effet est encore plus marqué sur des structures intégrant une électrode supérieure de Ti de 10 nm d'épaisseur (*cf.* Table II.2), tous les éléments résistifs de la plaque étant en court-circuit.

2.2.1.2. Analyses chimiques locales par EDS

Afin de confirmer ou infirmer la formation d'une couche d'interface liée à l'oxydation des électrodes de titane par la couche de HfO_2 , des analyses EDS (Energy Dispersive Spectrometry) ont été effectuées sur les empilements $\text{Pt}\backslash\text{HfO}_2\backslash\text{Ti}$ et $\text{TiN}\backslash\text{HfO}_2\backslash\text{Pt}$. Les analyses EDS étaient couplées à des observations par microscopie électronique TEM. Les profils en profondeur des différentes espèces chimiques sont présentés sur les Figure II.15a et b, respectivement pour les empilements $\text{Pt}\backslash\text{HfO}_2\backslash\text{Ti}$ et $\text{TiN}\backslash\text{HfO}_2\backslash\text{Pt}$. En comparant les profils de l'oxygène et de l'hafnium, on observe un déplacement du barycentre de la concentration d'oxygène vers l'électrode contenant du titane et ceci quelle que soit sa position dans l'empilement (Figure II.15a pour l'électrode supérieure ou Figure II.15b pour l'électrode inférieure). Ces résultats semblent confirmer que l'utilisation d'une électrode contenant du titane provoque un déplacement d'atomes d'oxygène depuis l'oxyde vers cette électrode. Toutefois, la rugosité importante des interfaces induite par la ligne de métal inférieure (visible sur la Figure II.11a) rend toute interprétation quantitative délicate. On notera sur la Figure II.15a, que l'augmentation à partir de 20 nm de la quantité d'atome de platine est due à la présence d'une couche de platine par dessus l'électrode de titane, et non à une contamination provenant de l'électrode supérieure. Ainsi, la formation d'une couche d'oxyde notée "IL" sur la Figure II.15 semble être confirmée à l'interface entre l'oxyde HfO_2 et l'électrode réactive de Ti ou de TiN.

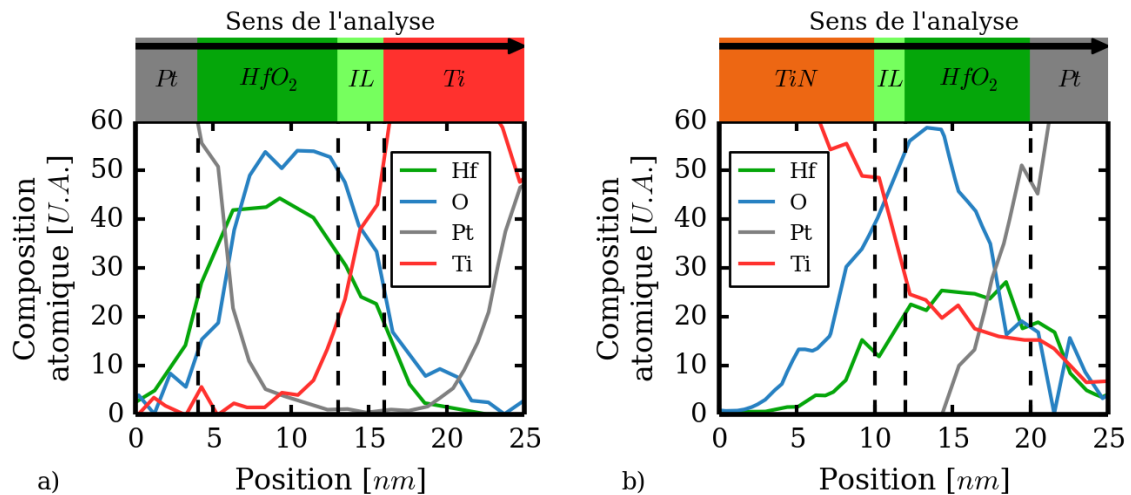


Figure II.15. Analyses EDS permettant de déterminer les variations de composition chimique aux différentes interfaces avec l'oxyde HfO₂. "IL" correspond à la couche d'oxyde interfaciale. [analyses faites par le service de caractérisation physicochimique du CEA-LETI]

2.2.2. Analyse de la commutation de résistance

2.2.2.1. Protocole d'évaluation

L'analyse de la commutation de résistance dans les différentes structures a été effectuée à partir de la mesure, en mode quasi-statique, des caractéristiques courant-tension associées aux opérations d'écriture et d'effacement. Dans le but de déterminer le mode de fonctionnement des éléments résistifs (*i.e.* unipolaire, bipolaire ou non-polaire), diverses séquences de mesures ont été utilisées. Ces séquences se distinguent par la polarité utilisée pour l'opération de set et l'inversion ou non de cette polarité pour l'opération de reset (Chapitre I.2.2). Pour les éléments fonctionnant en mode unipolaire, la polarité de la tension de reset doit être identique à celle utilisée pour l'opération de set précédente. En revanche, pour ceux fonctionnant en mode bipolaire, l'opération de reset doit être nécessairement effectuée dans la polarité opposée à celle de l'opération de set. Il est à noter que certains empilements présentent un comportement non-polaire : les opérations de set et de reset peuvent être effectuées sous une polarité positive ou négative, sans alternance particulière entre deux opérations de set et de reset consécutives. Il est ainsi possible de discriminer les deux modes de commutation selon les séquences de polarité appliquées. On note cependant que pour les éléments résistifs bipolaires (mode souvent observé sur des structures dissymétriques), le fonctionnement n'est possible que pour une certaine polarité lors de l'opération de set, une tension positive devant être appliquée sur l'électrode la plus oxydable. En résumé, l'analyse de la commutation de résistance et la détermination du mode de fonctionnement des différentes structures reposent sur les 4 séquences représentées dans la Table II.4.

Convention : Dans l'ensemble de cette partie toutes les tensions sont appliquées sur l'électrode inférieure. Ainsi, la séquence "- +" est effectuée en appliquant une rampe de tension négative sur l'électrode inférieure pour l'opération de set et une rampe de tension positive sur cette même électrode pour l'opération de reset.

Pour chaque empilement testé, chacune de ces séquences a été appliquée 20 fois (20 cycles) sur 20 cellules différentes. Pour chaque opération de set un courant de compli-ance de 1 mA a été imposé.

Polarité	Set	Reset
++	Positif	Positif
+-	Positif	Négatif
-+	Négatif	Positif
--	Négatif	Négatif

Table II.4. Séquences de polarisation permettant de discriminer les modes de fonctionnement unipolaire et bipolaire des éléments mémoires.

2.2.2.2. Empilement mémoire Pt\HfO₂\Pt

Les caractéristiques courant-tension de la Figure II.16 ont été mesurées sur des empilements Pt\HfO₂\Pt en appliquant les 4 séquences décrites précédemment. Le comportement observé pour chacune des séquences indique un comportement non-polaire. Les opérations de set et de reset peuvent être effectuées sous n'importe quelle polarité, seule l'amplitude des tensions appliquées est déterminante. Ces résultats sont conformes à ceux présentés par Jousseau *et al.* [51,52].

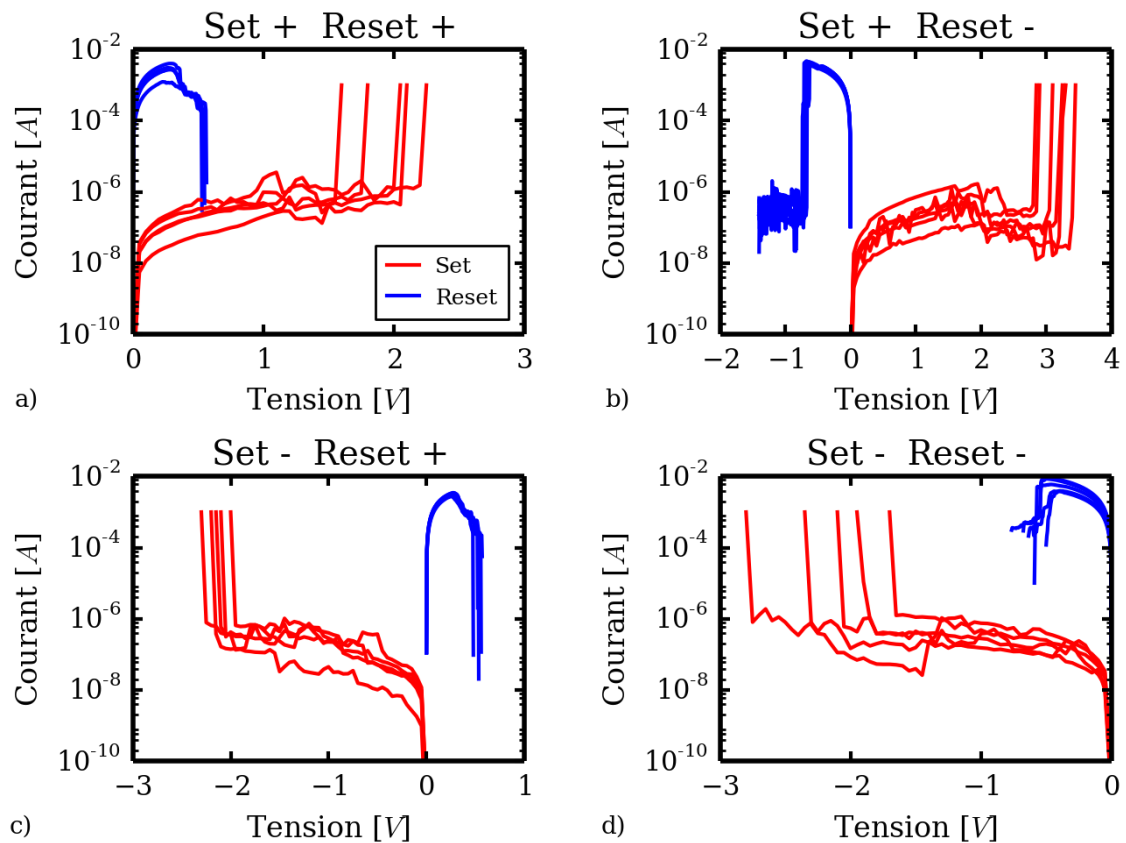


Figure II.16. Opérations de set et de reset effectuées sous 4 séquences de polarisation sur l'empilement résistif Pt\HfO₂\Pt.

On constate que les caractéristiques associées aux opérations de reset (courbes bleues) présentent un comportement très abrupt : le courant chute brutalement dès le début de la commutation de

résistance. Cette chute entraîne une augmentation importante de la résistance et place l'élément résistif dans l'état de haute résistance, HRS, avec une large fenêtre de programmation (plus de deux décades de chute de courant).

Les tensions de commutation ainsi que les résistances mesurées sont résumées dans la Table II.5. Les barres d'erreur sont représentatives de la variabilité "cycle à cycle" et "cellule à cellule" des tensions de set et des résistances dans l'état HRS. On note une diminution de 0,5 V de la tension de set lorsqu'une tension positive est appliquée sur l'électrode supérieure. Cela peut être expliqué par une dissymétrie induite par les procédés de fabrication (création de défauts lors du dépôt de l'électrode supérieure par voie PVD) et favorisant le claquage diélectrique à proximité de l'électrode supérieure.

Polarité	V_{Set} [V]	V_{Reset} [V]	R_{LRS} [Ω]	R_{HRS} [Ω]
++	$2,97 \pm 0,87$	$0,41 \pm 0,10$	≈ 83	3,88 k - 94,6 k
+-	$2,82 \pm 1,05$	$0,48 \pm 0,21$	≈ 148	2,42 M - 25,6 M
-+	$2,34 \pm 0,90$	$0,37 \pm 0,12$	≈ 117	6,18 k - 469 k
--	$2,26 \pm 0,88$	$0,44 \pm 0,13$	≈ 109	5,24 k - 191 k

Table II.5. Grandeurs représentatives de la commutation de résistance extraites des caractéristiques I-V mesurées sous diverses séquences de polarités sur l'empilement Pt\HfO₂\Pt.

2.2.2.3. Empilement mémoire Pt\HfO₂\Ti(5 nm)

Cette structure se distingue de la précédente par la présence d'une couche de Ti en tant qu'électrode supérieure. Cependant, à l'instar de l'empilement Pt\HfO₂\Pt, les cycles set/reset effectués sous les 4 séquences de polarités montrent que ces éléments résistifs fonctionnent aussi en mode non-polaire (Figure II.17). Cependant, au-delà de la diminution de la tension d'électroforming mentionnée dans la partie précédente, l'électrode de titane diminue clairement l'amplitude de la chute de courant au cours de l'opération de reset et, par conséquent, la largeur de la fenêtre de programmation. La diminution du courant pendant l'opération de reset est, quant à elle, beaucoup plus progressive (courbes bleues sur la Figure II.17).

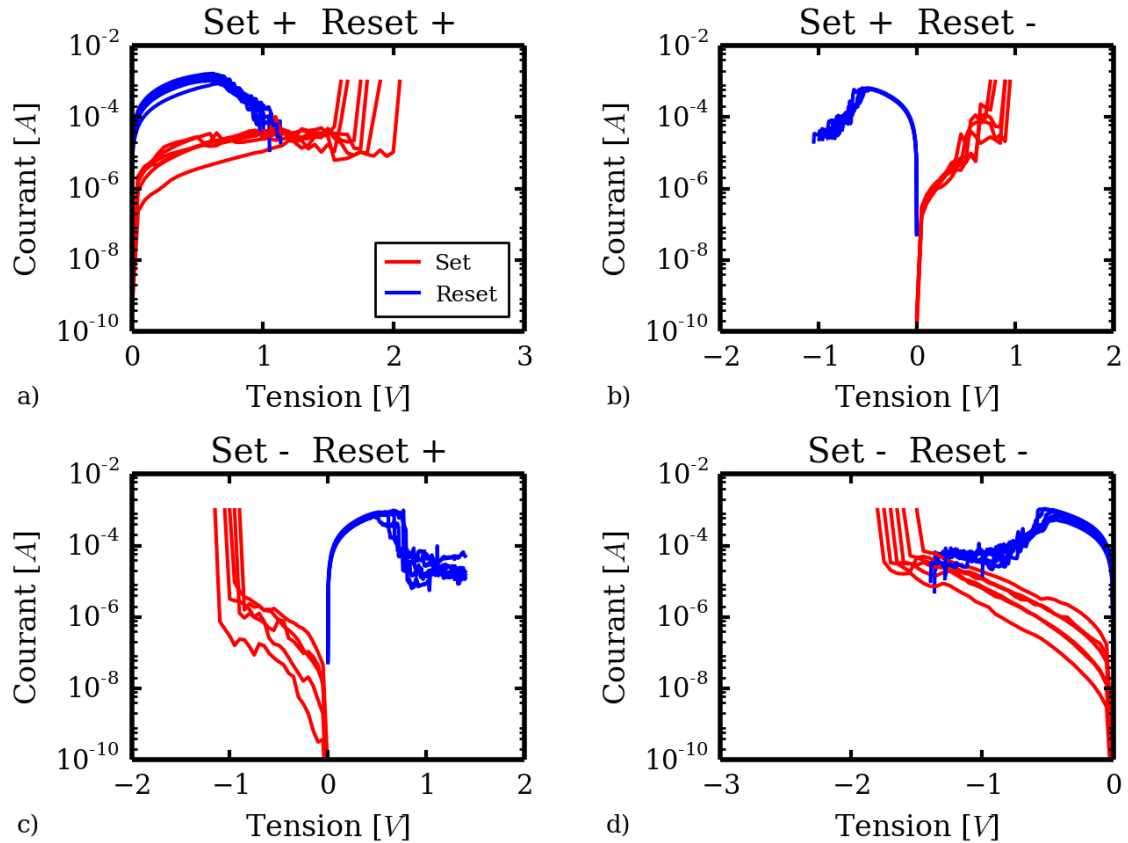


Figure II.17. Opérations de set et de reset effectuées sous 4 séquences de polarisation sur l'empilement résistif Pt\HfO₂\Ti.

Les grandeurs extraites des caractéristiques I-V quasi-statiques sont résumées dans la Table II.6. Les tensions de set sont plus faibles que celles mesurées sur les éléments avec des électrodes de platine ; la chute progressive de courant observée pendant l'opération de reset tend à diminuer la résistance dans l'état HRS.

Polarité	V _{Set} [V]	V _{Reset} [V]	R _{LRS} [Ω]	R _{HRS} [Ω]
++	2,04 ± 0,50	0,65 ± 0,07	≈ 390	20,6 k - 72 k
+-	1,04 ± 0,33	0,72 ± 0,18	≈ 808	254 k - 919 k
-+	1,04 ± 0,28	0,84 ± 0,22	≈ 769	1,35 M - 5,12 M
--	1,73 ± 0,55	0,64 ± 0,23	≈ 617	79,3 k - 3,28 M

Table II.6. Grandeurs représentatives de la commutation de résistance extraites des caractéristiques I-V mesurées sous toutes les séquences de polarités sur l'empilement Pt\HfO₂\Ti.

2.2.2.4. Empilement mémoire TiN\HfO₂\Pt

La structure TiN\HfO₂\Pt diffère de l'empilement initial avec les électrodes de platine par son électrode inférieure en TiN. Contrairement aux structures précédentes, celle-ci ne fonctionne que pour la polarité "+-" (Figure II.18), ceci indiquant sans ambiguïté un comportement bipolaire. Le fonctionnement de l'élément résistif est assuré lorsque l'opération de set est effectuée en appliquant une tension positive sur l'électrode en TiN. Sous les autres polarités, après l'opération initiale d'électroforming, l'opération de reset n'est pas possible. A l'instar de la structure Pt\HfO₂\Ti, la

caractéristique I-V de l'opération de reset présente une transition très progressive associée à une faible variation de courant.

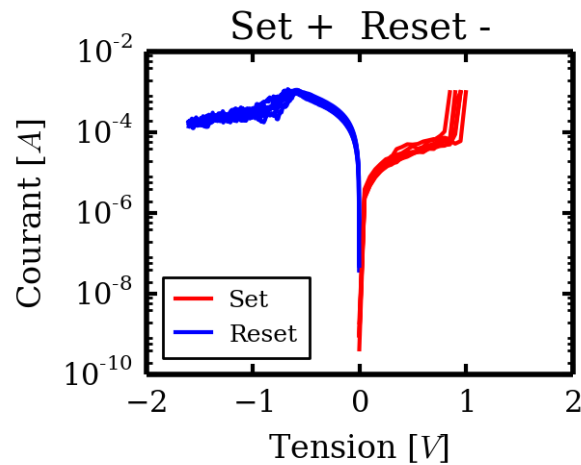


Figure II.18. Caractéristiques I-V des opérations de set et de reset mesurées sur les éléments résistifs TiN\HfO₂\Pt en mode bipolaire (l'opération de set est assurée en appliquant une tension positive sur l'électrode en TiN).

On notera des tensions de set inférieures à celles mesurées sur les autres structures avec une diminution d'un facteur 2 par rapport à la structure symétrique avec des électrodes en platine (Table II.7). On note également une fermeture de la fenêtre de programmation.

Polarité	V _{Set} [V]	V _{Reset} [V]	R _{LRS} [Ω]	R _{HRS} [Ω]
+ -	0,96 ± 0,53	0,62 ± 0,21	≈ 583	9,91 k - 20,7 k

Table II.7. Grandeurs représentatives de la commutation de résistance extraites des caractéristiques I-V mesurées sous la polarité "+ -" (la seule fonctionnelle) sur l'empilement TiN\HfO₂\Pt.

2.2.2.5. Empilement mémoire TiN\HfO₂\Ti(10 nm)

La dernière structure évaluée est dissymétrique avec une électrode inférieure en TiN et une électrode supérieure en Ti, cette solution ayant l'avantage d'une meilleure compatibilité avec les filières technologiques CMOS. Un fonctionnement en mode bipolaire a été constaté sous une polarité "- +" (Figure II.19). Les opérations d'électroforming et de set doivent impérativement être effectuées en appliquant une tension positive sur l'électrode supérieure en Ti. Ici encore, les caractéristiques courant-tension des opérations de reset sont très progressives et une fenêtre de programmation plus étroite est obtenue.

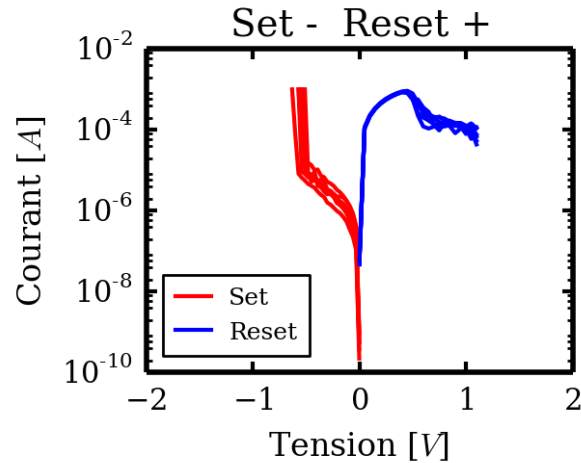


Figure II.19. Caractéristiques I-V des opérations de set et de reset mesurées sur les éléments résistifs $TiN/HfO_2/Ti$ en mode bipolaire (l'opération de set est assurée en appliquant une tension positive sur l'électrode supérieure en Ti).

Les grandeurs représentatives de la commutation extraites des caractéristiques I-V sont résumées dans la Table II.8. On constate une tension de set relativement basse (diminution d'un facteur 4 par rapport aux structures avec deux électrodes en platine). La fenêtre de programmation, moins large que celle mesurée sur les structures unipolaires, reste toutefois plus grande que celle observée sur l'empilement $TiN/HfO_2/Pt$.

Polarité	V_{Set} [V]	V_{Reset} [V]	R_{LRS} [Ω]	R_{HRS} [Ω]
- +	$0,60 \pm 0,28$	$0,49 \pm 0,17$	≈ 463	35,5 k - 68,1 k

Table II.8. Grandeurs représentatives de la commutation de résistance extraites des caractéristiques I-V mesurées sous la polarité "- +" (la seule fonctionnelle) sur l'empilement $TiN/HfO_2/Ti$.

2.2.2.6. Bilan sur les divers éléments résistifs évalués

Dans cette étude, différents couples d'électrodes ont été évalués sur des éléments résistifs intégrant un oxyde HfO_2 de 10 nm d'épaisseur. Les résultats obtenus sur ces empilements sont résumés dans la Table II.9 et sur la Figure II.20a et la Figure II.20b.

Empilement	Comportement	Opération de set : électrode sur laquelle est appliquée la tension positive	Opération de reset : caractéristique de la diminution du courant à la transition
$Pt/HfO_2/Pt$	Non-polaire	Indifférent.	Abrupte
$Pt/HfO_2/Ti(5\text{ nm})$	Non-polaire	Indifférent	Progressive
$TiN/HfO_2/Pt$	Bipolaire	TiN	Progressive
$TiN/HfO_2/Ti$	Bipolaire	Ti	Progressive

Table II.9. Résumé des différents comportements observés sur les éléments résistifs intégrant un oxyde HfO_2 de 10 nm d'épaisseur.

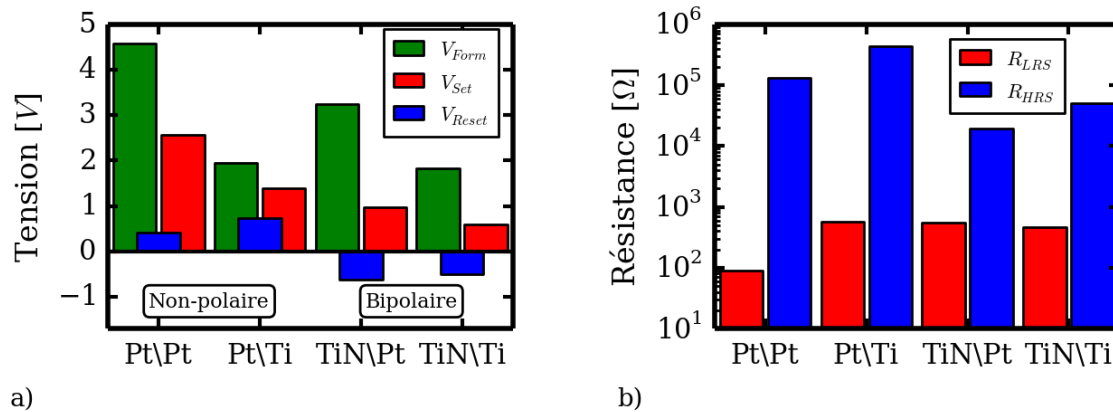


Figure II.20. a) Tensions V_{Form} d'électroforming, V_{Set} de set et V_{Reset} de reset et b) résistance des états LRS et HRS atteints sur les éléments résistifs intégrant un oxyde HfO_2 de 10 nm d'épaisseur. Seules les séquences fonctionnelles ont été considérées pour calculer ces valeurs moyennes.

En accord avec des précédents travaux, l'empilement intégrant deux électrodes en platine présente un comportement unipolaire [9]. Cette commutation de résistance unipolaire est caractérisée par :

- Des tensions de commutations élevées (tension de set de ≈ 2 V) ;
- Une chute de courant abrupte lors de l'opération de reset ;
- Une fenêtre de programmation large.

A partir de cet empilement de référence, l'influence du titane dans les électrodes a pu être évaluée. Il est apparu que la présence de titane dans au moins l'une des deux électrodes a une influence bénéfique sur la commutation de résistance :

- Les tensions d'électroforming sont notablement plus faibles ;
- Les tensions de set sont, elles-aussi, plus faibles : diminution d'un facteur 4 pour le couple d'électrodes TiN\Ti ;
- L'opération de reset est associée à une diminution progressive du courant ;
- La résistance est plus faible dans l'état HRS ;
- Les éléments résistifs présentent un comportement bipolaire.

Les éléments résistifs TiN\HfO₂\Pt et TiN\HfO₂\Ti sont fonctionnels lorsqu'une tension de set positive est appliquée sur l'électrode en TiN ou en Ti, respectivement. Dans ces deux cas, on peut constater qu'il s'agit de l'électrode ayant la plus faible enthalpie libre de formation de l'oxyde (cf. paragraphe 2.1.4).

Ces observations tendent à confirmer le rôle important des lacunes d'oxygène dans la commutation de résistance ([53–55], cf. Chapitre I.3.3.1). Selon des différentes hypothèses proposées et rappelées dans le Chapitre I, ces défauts ponctuels générés à l'interface avec l'électrode la plus oxydable participent à la création et à la destruction d'un filament conducteur :

- **Migration des lacunes d'oxygène [56]** : pendant l'opération de set, ces lacunes chargées positivement sont générées au niveau de l'interface avec l'électrode présentant la plus faible enthalpie libre de formation de l'oxyde [57–60] et sont susceptibles de migrer sous l'effet du champ électrique appliqué. Ainsi, une tension positive appliquée sur l'électrode la plus oxydable entraîne une migration de lacunes d'oxygène vers la contre-électrode de l'élément résistif (Figure II.21a). Ces lacunes s'accumulent alors jusqu'à la formation d'un filament conducteur

connectant les deux électrodes. Pendant l'opération de reset effectuée sous la polarité inverse, les lacunes d'oxygène migrent dans le sens opposé, provoquant ainsi une destruction du filament conducteur.

- **Migration des anions oxygène [61–66]** : pendant l'opération de set, des paires lacune d'oxygène/anion oxygène interstitiel sont générées sous l'effet du courant et du champ électrique. Ces ions oxygène chargés négativement migrent sous l'effet du champ électrique vers l'électrode oxydable polarisée positivement (Figure II.21b) [65]. Lorsque ces ions oxygène atteignent la zone riche en défauts ponctuels à l'interface avec l'électrode oxydable, ils sont piégés. Pendant l'opération de reset effectuée sous la polarité inverse, les ions oxygène migrent dans le sens opposé et se recombinaient avec les lacunes d'oxygène.

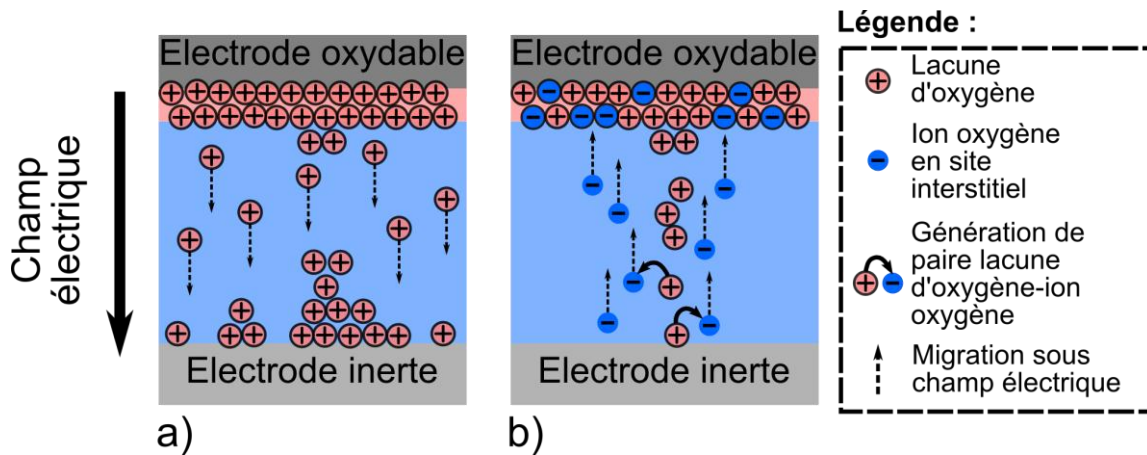


Figure II.21. Schéma illustrant les processus de commutation lors de l'opération de set : a) migration, sous l'effet du champ électrique, des lacunes d'oxygène chargées positivement provenant de l'interface avec l'électrode oxydable ; b) migration, sous l'effet du champ électrique, d'ions oxygène chargés négativement et piégés à l'interface avec l'électrode oxydable.

2.2.3. Conclusion

Cette première étude a permis d'appréhender l'influence de la nature chimique du couple d'électrodes sur la commutation de résistance. Divers éléments résistifs intégrant une couche de HfO_2 de 10 nm d'épaisseur ont été évalués et ont permis de montrer que la présence de titane dans l'une des deux électrodes a une influence bénéfique sur leur fonctionnement (Table II.10).

Parmi les différentes structures évaluées, deux empilements se distinguent nettement. L'empilement avec deux électrodes de platine présente un comportement unipolaire avec une fenêtre de programmation large et un excellent rendement (quasiment toutes les cellules testées fonctionnent). Ce comportement unipolaire est favorable à l'intégration d'éléments de sélection à deux terminaux de type diode. Cependant, cette structure présente des tensions de commutation élevées et les électrodes en Pt sont peu compatibles avec les filières technologiques CMOS traditionnelles.

L'empilement $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$ présente, en revanche, une excellente compatibilité avec les procédés de fabrication conventionnels. Par ailleurs, la présence de titane dans les deux électrodes permet de diminuer significativement les tensions de commutation nécessaires aux différentes opérations mémoire en mode bipolaire. Même si la fenêtre de programmation est sensiblement plus étroite, les caractéristiques courant-tension mesurées sur une large population d'éléments tendent à montrer une moindre variabilité. Toutefois, le renversement de polarité des tensions de programmation

imposé par la commutation bipolaire nécessite l'intégration, au sein de l'architecture mémoire, d'un élément de sélection à trois terminaux de type transistor MOS.

Enfin, les structures "hybrides" intégrant une seule électrode en platine présentent globalement les mêmes caractéristiques que celles relevées pour l'empilement $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$, exception faite de la compatibilité avec les filières CMOS.

En raison des caractéristiques intéressantes des deux éléments résistifs $\text{Pt}\backslash\text{HfO}_2\backslash\text{Pt}$ et $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$, une étude plus détaillée a été menée pour évaluer leurs performances.

Structure	Avantages	Inconvénients
$\text{Pt}\backslash\text{HfO}_2\backslash\text{Pt}$	<ul style="list-style-type: none"> • Large fenêtre de programmation • Compatibilité architecturale avec un sélecteur de type diode 	<ul style="list-style-type: none"> • Faible compatibilité avec les filières technologiques CMOS • Fortes tensions de commutation
$\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$	<ul style="list-style-type: none"> • Faibles tensions de commutation • Bonne compatibilité avec les filières CMOS conventionnelles 	<ul style="list-style-type: none"> • Fenêtre de programmation étroite • Complexité liée à l'intégration d'un sélecteur (<i>e.g.</i> transistor) associé à l'élément résistif

Table II.10. Comparaison des structures $\text{Pt}\backslash\text{HfO}_2\backslash\text{Pt}$ et $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$.

2.3. Comparaison des comportements unipolaire et bipolaire

L'élément résistif $\text{Pt}\backslash\text{HfO}_2\backslash\text{Pt}$ présente un comportement unipolaire avec une caractéristique de reset très abrupte et des tensions de commutation élevées. Par contraste, l'empilement $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$, dont le comportement est bipolaire, requiert des tensions de commutation plus faibles et présente une caractéristique de reset plus progressive. Ces deux types de structures permettent donc de comparer directement les performances des modes unipolaire et bipolaire et de sélectionner *in fine* celle la plus adaptée à une application mémoire. Après une comparaison des caractéristiques courant-tension mesurées sur chacune de ces deux structures, une étude de la variabilité des grandeurs de commutation a été faite. Enfin, les deux empilements sont comparés en termes de rétention et de commutation sous des impulsions de tensions courtes.

2.3.1. Comparaison des caractéristiques courant-tension

Nous avons vu dans la partie précédente que les différences entre les comportements unipolaire et bipolaire ne s'arrêtent pas à l'utilisation de polarités différentes. En effet, les caractéristiques courant-tension associées aux opérations de set et de reset présentent également des spécificités propres. Dans le cas d'empilements unipolaires, l'opération de reset s'effectue en trois étapes successives (Figure II.22a) :

- Dans une première étape, le courant croît avec l'augmentation de la tension. Il s'agit du régime de "pré-reset" dans lequel l'état résistif de la cellule n'est pas modifié ;
- Le second régime débute lorsque le courant commence à diminuer : à partir de cette tension, l'état de l'élément résistif est modifié. Dans ce régime, plus la tension augmente plus le courant diminue ;
- La troisième étape correspond à une chute brutale du courant sur plusieurs décades.

Pour les éléments bipolaires ce troisième régime n'est jamais observé : une fois l'opération de reset débutée, le courant diminue progressivement avec l'augmentation de la tension appliquée.

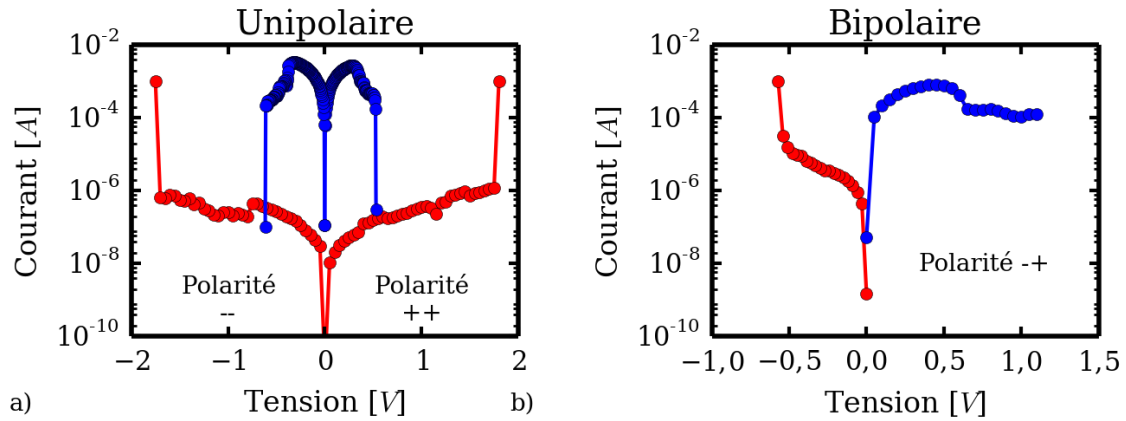


Figure 11.22. Caractéristiques courant-tension mesurées sur des éléments mémoires présentant un comportement a) soit unipolaire (élément $\text{Pt}\backslash\text{HfO}_2\backslash\text{Pt}$), b) soit bipolaire (élément $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$).

Le comportement différent lors de l'opération de reset peut être associé au mode de fonctionnement des éléments mémoires OxRRAM :

- **Comportement unipolaire avec une transition abrupte** : la transition abrupte observée lors de l'opération de reset des éléments unipolaires peut être attribuée à un mécanisme communément admis et correspondant à la dissolution thermique d'un filament conducteur : l'échauffement entraîne sa rupture et explique ainsi la chute brutale du courant [67–70]. Selon ce modèle, l'opération de reset n'est sensible qu'à la température au sein même du filament, cette température augmentant par effet Joule lors du passage du courant. Il n'y a donc pas de dépendance en polarité de la tension appliquée, en accord avec un comportement unipolaire. La dissolution du filament se produit extrêmement rapidement lorsque, sous l'effet du passage du courant, l'auto-échauffement est activé.
- **Comportement bipolaire avec une transition progressive** : la caractéristique de reset progressive observée en mode bipolaire est cohérente avec les mécanismes de commutation basés sur une migration de lacunes d'oxygène et d'ions oxygène (cf. paragraphe 2.2.3). Pendant l'opération de reset, cette migration d'espèces chargées sous une polarité opposée à celle de l'opération de set provoque une destruction progressive du filament conducteur.

D'autres approches présentées précédemment (cf. Chapitre 1.3.3.1), permettent également d'expliquer une caractéristique de reset progressive. Dans la modélisation proposée par Bocquet *et al.* [71] s'appuyant sur une réaction d'oxydoréduction, la progressivité de la diminution du courant pendant l'opération de reset est gérée par la température locale dans le filament. Pendant l'opération de reset, le mécanisme de commutation de résistance vers l'état HRS est activé en température. Ainsi, un début de cette opération, le passage du courant à travers l'élément résistif provoque une augmentation de la température locale qui déclenche la commutation de résistance. Ensuite, lorsque la commutation débute, la diminution du courant traversant l'élément résistif entraîne une diminution de la température locale et par voie de conséquence un ralentissement du phénomène de commutation de résistance.

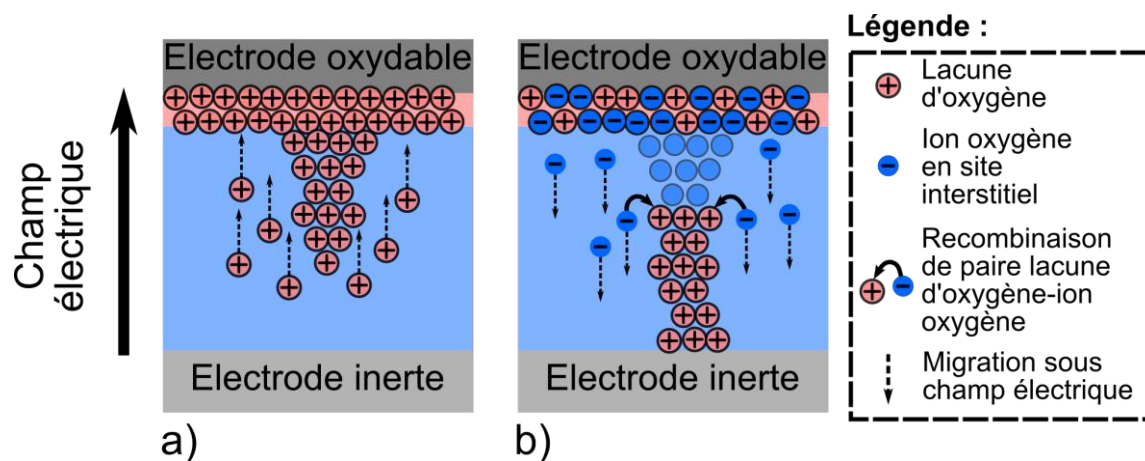


Figure II.23. Schéma illustrant les processus de commutation lors de l'opération de reset : a) migration, sous l'effet du champ électrique, de lacunes d'oxygène chargées positivement ; b) migration, sous champ électrique, d'ions oxygène chargés négativement et recombinaison avec les lacunes d'oxygène composant le filament conducteur.

2.3.2. Etude de la variabilité "cellule à cellule" et "cycle à cycle"

La variabilité des comportements unipolaire et bipolaire a été analysée sur un ensemble de 70 éléments résistifs. Pour chacun de ces éléments, après une opération d'électroforming en mode quasi-statique avec une compliance en courant de 1 mA, 20 cycles d'écriture/effacement ont été appliqués selon le même protocole. A ce stade, les variabilités "cycle à cycle" et "cellule à cellule" n'ont pas été discriminées. La Figure II.24a présente les distributions cumulées des résistances dans l'état LRS des éléments résistifs unipolaire (Pt\HfO₂\Pt) et bipolaire (TiN\HfO₂\Ti). Bien que la résistance moyenne soit supérieure dans le mode bipolaire (470 Ω par rapport à 100 Ω pour le mode unipolaire), une faible variabilité est observée quel que soit le type de comportement. L'écart de résistance dans l'état LRS peut être expliqué par la variation de courant inhérente à la compliance imposée par l'appareil de mesure (cf. paragraphe 1.3.1.5). Les tensions de commutation plus faibles en mode bipolaire entraînent un saut de courant plus faible et, par voie de conséquence, une résistance plus grande dans l'état LRS [40]. Néanmoins, cette limitation en courant imposée par l'appareil de mesure garantit une faible variabilité de la résistance de l'état LRS.

Les distributions cumulées des tensions de reset correspondantes sont présentées sur la Figure II.24b. Ces deux distributions, centrées autour de 0,4 V, sont cohérentes avec l'hypothèse faite par Ielmini *et al.* [72] selon laquelle la tension de reset de 0,4 V est quasiment "universelle" pour les cellules mémoires OxRRAM. Néanmoins, bien que ces distributions aient une valeur moyenne similaire, la dispersion de la tension de reset semble être supérieure pour les éléments unipolaires. Ainsi, il semble que le déclenchement de la commutation de résistance vers l'état HRS soit davantage versatile pour le mécanisme unipolaire basé sur une dissolution thermique du filament.

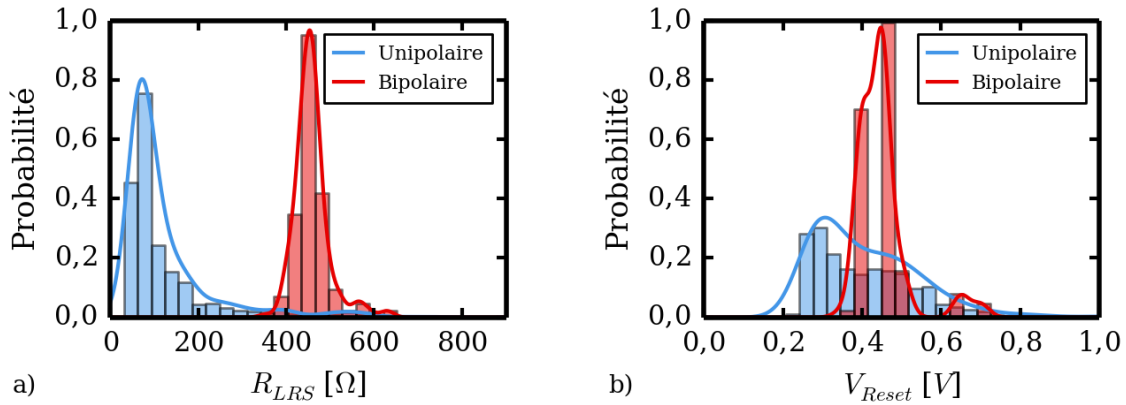


Figure II.24. Distributions cumulées "cycle à cycle" et "cellule à cellule" a) de la résistance dans l'état LRS et b) de la tension de reset. Ces grandeurs ont été extraites des caractéristiques courant-tension mesurées en mode unipolaire sur des empilements Pt\HfO₂\Pt et en mode bipolaire sur des empilements TiN\HfO₂\Ti.

Les distributions cumulées de la résistance dans l'état HRS mesurée après une opération de reset sont représentées sur la Figure II.25a. La diminution de la valeur moyenne de la résistance dans l'état HRS en mode bipolaire, déjà signalée dans la section 2.2.2 s'accompagne d'une variabilité faible sur environ deux ordres de grandeur. En revanche, la résistance R_{HRS} des éléments unipolaires est dispersée sur plusieurs décades. Cette différence de comportement peut être expliquée par les observations déjà faites sur les caractéristiques courant-tension mesurées lors de l'opération de reset. En mode unipolaire, la chute abrupte du courant sur plusieurs décades entraîne un état HRS très résistif, avec une grande variabilité de la résistance directement liée à la variation de courant. Par contraste, l'opération de reset dans les éléments bipolaires est plus progressive et conduit à un état moins résistif (plus faible chute de courant pendant l'opération de reset) avec une moindre variabilité de la résistance R_{HRS} . Cette corrélation entre les dispersions de la tension de set et de la résistance de l'état HRS est cohérente avec la dépendance de la tension de set en fonction de la résistance de l'état HRS observée par Nardi *et al.* [73]. Plus la résistance de l'état HRS est élevée, plus la tension nécessaire au déclenchement de l'opération de set est grande. Ainsi, pour les éléments unipolaires, la grande variabilité de la résistance de l'état HRS entraîne une grande variabilité de la tension de set.

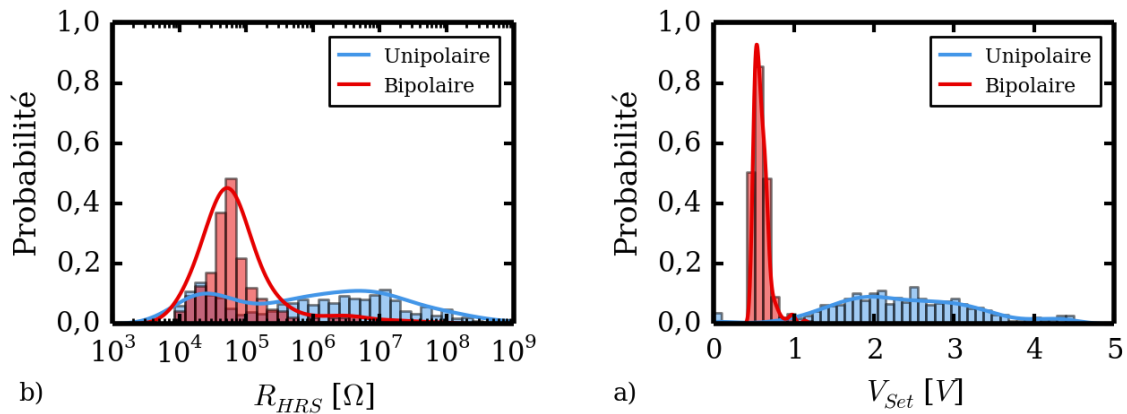


Figure II.25. Distributions cumulées "cycle à cycle" et "cellule à cellule" a) de la résistance dans l'état HRS et b) de la tension de set. Ces grandeurs ont été extraites des caractéristiques courant-tension mesurées en mode unipolaire sur des empilements Pt\HfO₂\Pt et en mode bipolaire sur des empilements TiN\HfO₂\Ti.

En conclusion, les éléments bipolaires présentent une meilleure répétabilité. La transition progressive observée sur l'opération de reset conduit à des plus faibles variabilités "cycle à cycle" et "cellule à cellule" de la tension de set et de la résistance dans l'état HRS. Toutefois, cette diminution de la variabilité est accompagnée d'une fermeture de la fenêtre de programmation expliquée par une résistance moyenne R_{HRS} plus faible et une résistance moyenne R_{LRS} sensiblement plus grande. L'augmentation de la résistance R_{LRS} est liée à une variation plus faible du courant lors de l'opération de set, conséquence immédiate d'une tension de set plus faible.

2.3.3. Performances en rétention

Les performances en rétention ont été évaluées sur les deux types d'empilements. Le protocole de test, présenté dans le paragraphe 1.3.2.1, a été utilisé sur des éléments résistifs portés à différentes températures et placés soit dans l'état HRS, soit dans l'état LRS. La Figure II.26a et la Figure II.26b présentent des résultats de test représentatifs du comportement des éléments unipolaires et bipolaires respectivement. Les éléments résistifs unipolaires présentent un état LRS globalement moins stable : en effet, des fautes sont souvent relevées après 10⁴ s à 500 K (Figure II.26a). En revanche, l'état HRS apparaît stable dans les mêmes conditions. Pour les éléments bipolaires, les tests effectués ont permis de démontrer une très bonne stabilité des deux états LRS et HRS, même après 10⁶ s à 525 K (Figure II.26b).

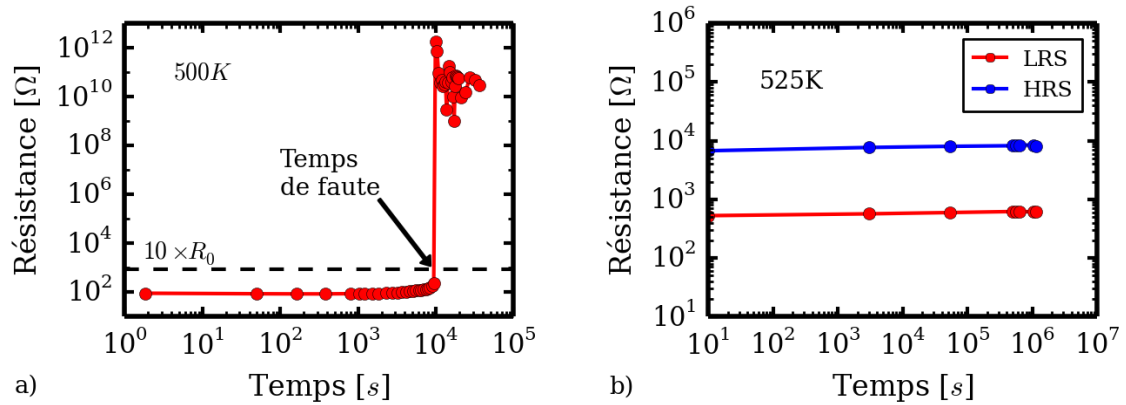


Figure II.26. Caractéristiques de rétention a) de l'état LRS (état le moins stable) d'un élément unipolaire porté à 500 K ; b) des états LRS et HRS d'éléments bipolaires portés à 525 K.

En résumé, les caractéristiques de rétention des éléments unipolaires Pt\HfO₂\Pt sont moins bonnes que celles des éléments bipolaires TiN\HfO₂\Ti. Une étude complémentaire du comportement de l'état LRS en température et des simulations permettent de proposer une explication à cette différence de comportement [74]. Dans les éléments unipolaires, la formation du filament par une chaîne de lacunes d'oxygène est accompagnée par la création d'anions oxygène en sites interstitiels. Pendant le test de rétention à haute température, les ions oxygène interstitiels diffusent sous l'effet de la température et sont susceptibles de se recombiner avec les lacunes, avec subséquemment une destruction du filament conducteur. Pour les éléments unipolaires, ces ions oxygène interstitiels restent au voisinage du filament, alors que dans le cas des éléments bipolaires, l'électrode oxydable en Ti agit comme un réservoir de stockage de ces défauts ponctuels interstitiels (qui se déplacent sous l'effet du champ électrique pendant l'opération de set). Pendant le test de rétention, ces ions oxygène sont maintenus éloignés des lacunes, réduisant *de facto* la probabilité de recombinaison avec les lacunes et améliorant, par voie de conséquence, la stabilité de l'état LRS.

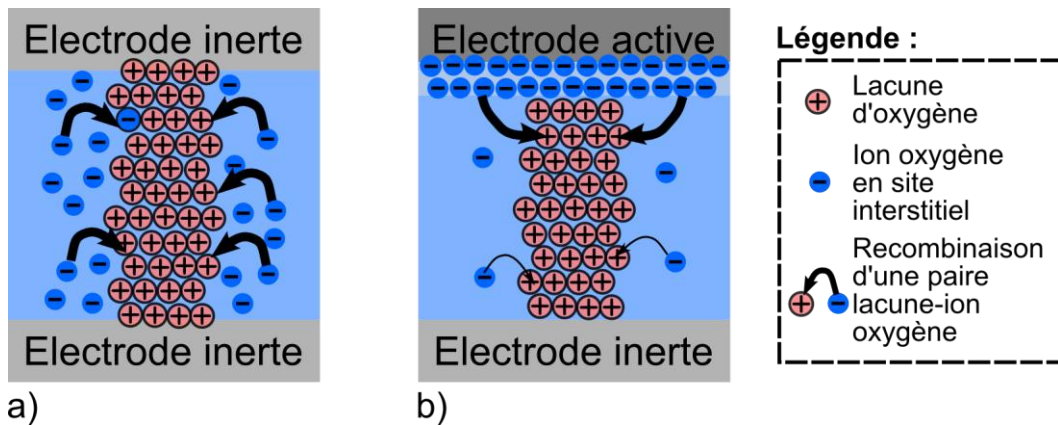


Figure II.27. Schéma illustrant la différence de stabilité de l'état de faible résistance LRS. a) Dans les éléments unipolaires Pt\HfO₂\Pt, la proximité des ions oxygène en sites interstitiels et des lacunes d'oxygène à proximité du filament conducteur augmente la probabilité de recombinaison. b) Dans les éléments bipolaires TiN\HfO₂\Ti, la recombinaison est moins probable puisque les ions oxygène en sites interstitiels sont préférentiellement accumulés à l'interface HfO₂\Ti.

Il convient cependant de nuancer ces résultats au regard des courants de compliance utilisés. Des travaux récents ont montré que les performances en rétention sont fortement dépendantes de la

limitation en courant utilisée pendant l'opération de set [75–77]. De plus, l'épaisseur de la couche de Ti semble aussi être un paramètre déterminant sur la stabilité des éléments bipolaires.

2.3.4. Comportement en régime impulsionnel

Comme cela a été présenté dans le paragraphe 1.3.1.4, les opérations de commutation effectuées en mode impulsionnel nécessitent des tensions sensiblement supérieures à celles extraites des caractéristiques mesurées en mode quasi-statique. La dépendance des tensions de commutation en fonction de la vitesse de programmation a été étudiée à l'aide du dispositif expérimental schématisé sur la Figure II.7. Différentes vitesses de rampe ont été appliquées sur les éléments résistifs en contrôlant le temps de montée d'impulsions de forme triangulaire. L'utilisation d'une résistance série et d'un oscilloscope a permis de déterminer la tension à laquelle l'élément résistif commute (Figure II.28a). Pour des vitesses de rampes plus faibles ($< 10 \text{ V}\cdot\text{s}^{-1}$), les opérations ont été effectuées en mode quasi-statique en faisant varier le temps d'intégration de l'appareil de mesure. La Figure II.28b présente la variation de la tension de set des éléments unipolaires et bipolaires en fonction de la vitesse de rampe appliquée (régime impulsionnel pour des vitesses de rampe $> 10^2 \text{ V}\cdot\text{s}^{-1}$; régime quasi-statique pour les vitesses de rampe $< 10 \text{ V}\cdot\text{s}^{-1}$). A faible vitesse de rampe, les résultats sont conformes avec ceux reportés précédemment dans la partie 2.2.2. En régime quasi-statique, la tension de set des éléments unipolaires varie notablement pour des vitesses de rampe élevées alors que celle des cellules bipolaires reste pratiquement inchangée. Ainsi, les cellules bipolaires présentent des meilleures caractéristiques pour une utilisation en mode impulsionnel.

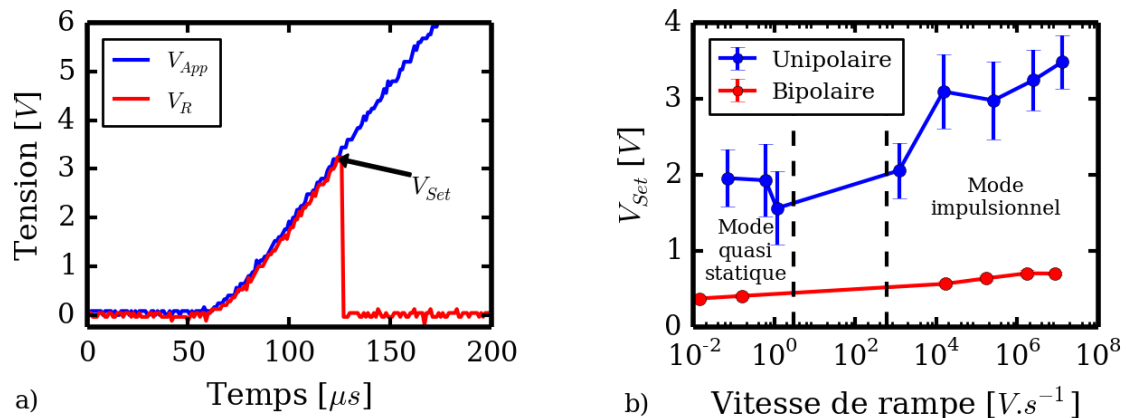


Figure II.28. a) Chronogramme d'une opération de set effectuée à l'aide d'une impulsion de tension de forme triangulaire. La chute brutale de la tension aux bornes de l'élément résistif (V_R) correspond à la commutation de résistance. b) Variation de la tension de set en fonction de la vitesse de rampe pour les éléments résistifs unipolaires ($\text{Pt}\backslash\text{HfO}_2\backslash\text{Pt}$) et bipolaires ($\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$).

Bien que l'augmentation de la tension de set avec la vitesse de rampe semble plus importante pour les éléments unipolaires, les deux modes ont une dépendance avec la vitesse de rampe. En considérant l'évolution de la tension de set divisée par la tension extraite en mode quasi-statique (avec une vitesse de rampe de l'ordre de $1 \text{ V}\cdot\text{s}^{-1}$), notée $V_{\text{Set,relatif}}$, la dépendance avec la vitesse de rampe est similaire pour les deux modes (cf. Figure II.29). La plus faible variation de tension en fonction de la vitesse de rampe des éléments bipolaires est donc due à la faible tension de set relevée.

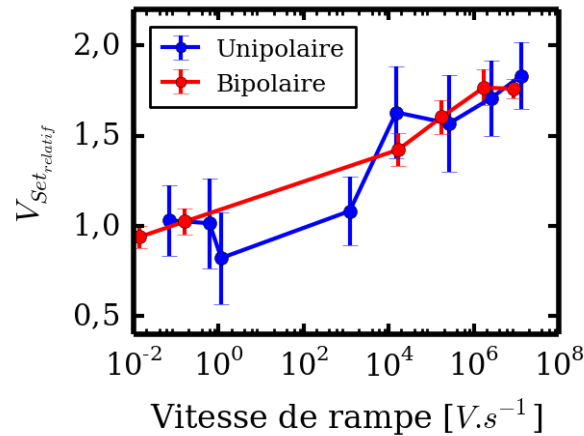


Figure II.29. Variation de la tension de set normalisée par rapport à celle obtenue en mode quasi-statique à $1 V.s^{-1}$ en fonction de la vitesse de rampe pour les éléments résistifs unipolaires ($Pt/HfO_2/Pt$) et bipolaires ($TiN/HfO_2/Ti$).

Cette observation est conforme à celle relevée dans le paragraphe 2.3.1 : les comportements unipolaire et bipolaire diffèrent principalement dans l'opération de reset, alors qu'ils présentent des caractéristiques similaires dans l'opération de set. La dépendance de la tension de set en fonction de la vitesse de rampe est également été observée sur des éléments résistifs à base d'oxyde NiO [78] et reproduite à l'aide d'une brique de modélisation proposée par Bocquet *et al.* [79].

2.4. Bilan sur le choix du couple d'électrodes

Dans cette partie, nous avons étudié l'influence du couple d'électrodes sur le fonctionnement et les performances des éléments résistifs intégrant l'oxyde HfO_2 de 10 nm d'épaisseur. Des électrodes en Pt (inertes et peu compatibles avec l'intégration dans des filières technologiques CMOS) et des électrodes en TiN et/ou Ti (oxydables et compatibles avec les filières technologiques CMOS) ont été évaluées. Un comportement unipolaire a été observé sur les éléments intégrant deux électrodes en platine alors que l'utilisation d'une électrode oxydable tend à favoriser un fonctionnement en mode bipolaire. Ce changement de comportement électrique s'accompagne d'une réduction significative des tensions de commutation au détriment d'une fermeture de la fenêtre de programmation.

La commutation de résistance en mode bipolaire semble être fortement dépendante de la présence de défauts ponctuels tels que des lacunes d'oxygène au sein de l'oxyde, celles-ci étant créées concomitamment à l'oxydation de l'une des électrodes. Ainsi, pour les éléments bipolaires, l'opération de set s'effectue par l'application d'une tension positive sur l'électrode présentant la plus faible enthalpie libre de formation de l'oxyde.

Une première étude a permis d'identifier deux types d'empilements particulièrement intéressants :

- Un empilement avec un couple d'électrodes inertes $Pt/HfO_2/Pt$ présentant un fonctionnement unipolaire avec une large fenêtre de programmation ;
- Un empilement avec un couple d'électrodes oxydables $TiN/HfO_2/Ti$ présentant un fonctionnement bipolaire autorisant des opérations mémoire à faibles tensions et offrant une bonne compatibilité avec les filières technologiques CMOS.

Suite à l'identification des structures les plus intéressantes, une étude approfondie de leurs performances a été réalisée. De meilleures caractéristiques en termes de variabilité, de rétention et

de commutation en mode impulsionnel ont été démontrées sur les éléments résistifs bipolaires. Ainsi, sur la base des différents critères rappelés dans la Table II.11, l'empilement $TiN/HfO_2/Ti$ bipolaire semble être le plus prometteur. Toutefois, il convient de mentionner que ses meilleures performances semblent être davantage liées au mode de commutation bipolaire qu'au simple rôle des électrodes.

La différence principale entre les modes de commutation unipolaire et bipolaire réside dans l'opération de reset. Dans le cas des éléments unipolaires, l'opération de reset est associée à une dissolution thermique d'un filament conducteur (formé par l'accumulation de défauts ponctuels), indépendamment de la polarité de la tension appliquée. Ce mécanisme, accéléré par l'auto-échauffement du filament conducteur, entraîne une opération de reset très brutale. L'état HRS résultant présente une forte résistivité associée à une grande variabilité. Par contraste, les éléments bipolaires présentent une caractéristique de reset beaucoup plus douce, le courant traversant l'élément résistif diminuant progressivement avec l'augmentation de la tension. L'effacement progressif de l'élément résistif dépendant de la polarité du champ électrique appliqué peut être expliqué par plusieurs hypothèses :

- Un phénomène de migration de défauts ponctuels tels que des lacunes d'oxygène créées par oxydation de l'une des électrodes ;
- Un phénomène de migration sous champ électrique d'ions oxygène créés pendant l'opération de set qui viennent détruire le filament en se recombinaison avec les lacunes d'oxygène le constituant ;
- Une réaction d'oxydoréduction activée en température. Plus le courant traversant l'élément résistif diminue, plus la température locale diminue et plus la commutation de résistance est ralentie.

Cette progressivité de la commutation de résistance vers l'état HRS s'accompagne d'une fermeture de la fenêtre de programmation. Toutefois, bien que plus faible, elle reste suffisante (1 à 2 décades) pour discriminer la résistance des états LRS et HRS, en dépit d'une certaine variabilité des niveaux de résistance.

Empilement résistif	Pt\HfO ₂ \Pt	TiN\HfO ₂ \Ti
Comportement électrique	Unipolaire	Bipolaire
Tensions de programmation	☹	☺
Fenêtre de programmation	☺	☹
Variabilité	☹	☺
Rétention	☹	☺
Programmation en mode impulsionnel	☹	☺
Compatibilité avec les filières CMOS	☹	☺
Sélecteur	☺	☹

Table II.11. Résumé des différents avantages et inconvénients des structures unipolaires Pt\HfO₂\Pt et bipolaires TiN\HfO₂\Ti.

3. Matériaux actifs intégrés dans les éléments résistifs

Suite à l'identification du meilleur couple d'électrodes pour des éléments résistifs intégrant l'oxyde HfO_2 , des cellules mémoires 1R et 1T/1R ont été fabriquées dans le cadre d'une collaboration avec la société STMicroelectronics à Crolles. Afin de limiter le coût de la technologie, des structures MIM (Métal\Isolant\Métal) standard ont été utilisées. Les caractéristiques des oxydes HfO_2 , Ta_2O_5 et ZrO_2 ont été évaluées sur ces structures de test. Pour chacun de ces oxydes et en s'appuyant sur les résultats rappelés dans le paragraphe 2.4, le comportement bipolaire a été privilégié en intégrant une électrode oxydable telle que TiN ou Ti.

3.1. Fabrication d'éléments mémoires 1R et 1T/1R

La structure Métal\Isolant\Métal, utilisée dans cette étude, s'appuie sur le flot d'intégration standard des condensateurs MIM développés au sein de la société STMicroelectronics. Celle-ci est intégrée entre les niveaux de métal M5 et M6 dans le flot de procédés de la technologie CMOS 65 nm. Les deux contacts sont pris sur la ligne supérieure (Figure II.30a). Deux variantes ont été utilisées :

- Structures 1R dans lesquelles le condensateur MIM est intégré au niveau du BEOL et directement accessible par les plots ;
- Structures 1T/1R dans lesquelles l'électrode inférieure du condensateur MIM intégrée au niveau BEOL (Back-End of Line) est connectée à la source d'un transistor MOS fabriqué au niveau FEOL (Front-End of Line) (Figure II.30b). Dans ce cas, les plots de connexion accessibles sont l'électrode supérieure de la structure MIM et la grille, le drain et le substrat du transistor MOS.

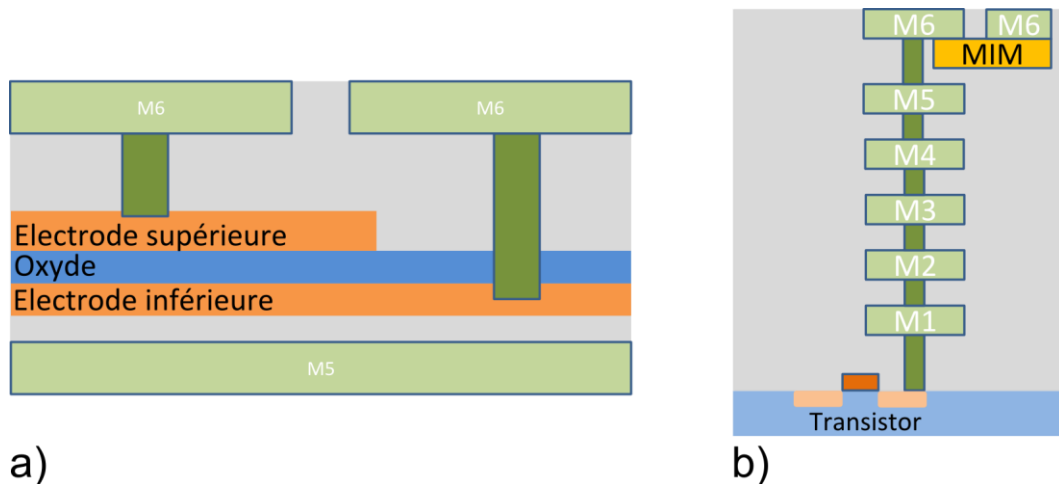


Figure II.30. Schémas d'intégration : a) structure MIM 1R intégrée entre les deux lignes de métal M5 et M6 ; b) cellule mémoire 1T/1R comprenant la structure MIM intégrée entre les niveaux M5 et M6 et connectée à la source d'un transistor MOS.

Toutes les couches d'oxyde évaluées ont été déposées par voie ALD et le dépôt de l'électrode supérieure a été réalisé par voie physique PVD. Pour des raisons technologiques, des électrodes en TiN ont été employées pour les éléments à base de Ta_2O_5 et ZrO_2 alors que le couple d'électrodes TiN\Ti (identique aux éléments 1R sélectionnés dans la partie précédente) a été utilisé pour les structures à base de HfO_2 (Table II.12). Ces différents empilements ont d'abord été évalués sur des structures 1R, puis les plus prometteurs ont été intégrés dans une architecture 1T/1R.

Electrode inférieure	Oxyde	Electrode supérieure	Structures
TiN	ZrO ₂ (8 nm)	TiN	1R
TiN	Ta ₂ O ₅ (10 nm)	TiN	1R et 1T/1R
TiN	HfO ₂ (10 nm)	Ti	1R et 1T/1R

Table II.12. Empilements mémoires disponibles intégrant les oxydes ZrO₂, Ta₂O₅ et HfO₂.

3.2. Caractéristiques de commutation de différents oxydes

Le fonctionnement des cellules a été évalué à l'aide du même protocole que celui utilisé précédemment.

3.2.1. Oxyde de zirconium ZrO₂

L'oxyde de zirconium de 8 nm d'épaisseur a été intégré dans une structure 1R entre deux électrodes en TiN. La commutation de résistance a été très peu observée et l'opération d'électroforming nécessitait une tension supérieure à 4 V. Après cette opération, l'effacement était très rarement effectué, l'empilement mémoire se comportant comme une simple résistance. Dans le meilleur des cas, 1 ou 2 cycles ont pu être effectués (Figure II.31).

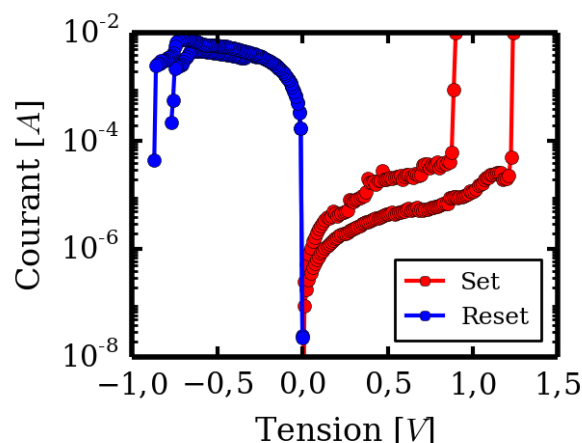


Figure II.31. Caractéristiques courant-tension mesurées sur l'une des rares structures fonctionnelles TiN/ZrO₂/TiN.

L'absence de répétabilité de la commutation de résistance ainsi que les fortes tensions d'électroforming nous a rapidement amenés à abandonner l'étude de cet oxyde.

3.2.2. Oxyde de tantale Ta₂O₅

Sur la base de bons résultats présentés dans la littérature [28–31] des cellules 1T/1R intégrant l'empilement TiN/Ta₂O₅(10 nm)/TiN ont été fabriquées. Les premières mesures effectuées en mode quasi-statique ont permis de confirmer le comportement bipolaire (Figure II.32a). L'opération de set doit être effectuée en appliquant une tension positive sur l'électrode supérieure. Cette observation est en accord avec les résultats précédents : à matériau d'électrode identique, l'interface avec l'électrode supérieure est toujours plus riche en défauts⁶. La caractéristique I-V de l'opération de

⁶ Génération de défauts ponctuels lors du dépôt par voie PVD et réduction de l'oxyde Ta₂O₅ par l'électrode supérieure.

reset présente une très faible diminution de courant, avec subséquemment une fenêtre de programmation étroite (facteur 6). Cette diminution de courant se produit sur une faible plage de tension. Au-delà, l'augmentation de la tension provoque le claquage irréversible de l'oxyde. L'allure des caractéristiques I-V de l'opération de reset est semblable à celles présentées dans la littérature sur des structures à base de Ta₂O₅ [31].

Ce manque de contrôle de l'opération de reset a été étudié en régime impulsionnel à l'aide de la méthode de programmation en "marches d'escalier" présentée dans le paragraphe 1.3.1.4. A partir de cellules placées dans l'état LRS, des impulsions de tension de 10 μs et d'amplitude croissante ont été appliquées sur l'élément résistif, la résistance de la cellule étant mesurée après chaque impulsion (cf. paragraphe 1.3.1.4). L'obtention d'une résistance HRS de 10 kΩ marque la fin de la procédure. La Figure II.32b présente l'évolution de la résistance de l'élément résistif en fonction de la tension de la dernière impulsion appliquée lors de différentes opérations de reset. Les cycles représentés en bleu montrent des opérations de reset réussies : plus la tension de reset appliquée est grande, plus la résistance de l'élément résistif augmente. En revanche, pour certains cycles cette augmentation de la résistance n'est pas suffisante pour obtenir le seuil de 10 kΩ souhaité (courbe verte). A l'instar des opérations en mode quasi-statique, l'augmentation de la tension provoque une diminution irréversible de la résistance.

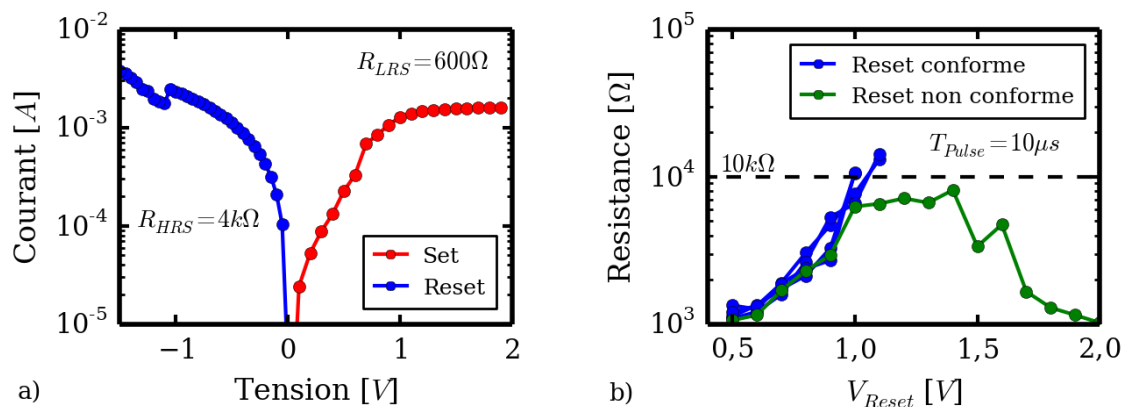


Figure II.32. a) Caractéristiques I-V des opérations de set et de reset d'une cellule mémoire 1T/1R intégrant un élément résistif TiN\Ta₂O₅\TiN. b) Caractéristiques résistance-tension résultant du protocole de reset en "marches d'escalier". Les courbes bleues représentent un reset conforme (i.e. la résistance de l'élément résistif dépasse la valeur seuil de 10 kΩ) ; la courbe verte représente un reset non-conforme : la résistance de l'élément résistif n'atteint pas 10 kΩ et l'augmentation de la tension provoque une diminution irréversible de la résistance.

La tension de reset (1 V) extraite de cette mesure a été utilisée pour effectuer un cyclage en mode impulsionnel avec une méthode de cyclage "intelligent" qui sera détaillée dans le Chapitre III (cf. Chapitre III.4.1.1.4). Cette méthode consiste à vérifier, après chaque opération, que la cellule mémoire présente bien le niveau de résistance correspondant à l'état dans lequel elle a été programmée. Si tel n'est pas le cas, l'opération de programmation (set ou reset) est réitérée autant de fois que nécessaire et jusqu'à obtention d'un niveau de résistance conforme aux attentes. Des impulsions identiques de 10 μs ont été utilisées. De cette manière, 20 cycles ont été appliqués sur ces cellules (Figure II.33a). Le nombre d'impulsions nécessaires à chaque opération est représenté sur la Figure II.33b. Les opérations de set ne nécessitent qu'une seule impulsion pour atteindre une valeur inférieure à la valeur consigne de 1 kΩ. En revanche, les opérations de reset sont plus

déliçates. Même si la majorité de ces opérations a été effectuée avec succès en moins de 4 impulsions, certaines n'ont pas permis d'atteindre une résistance supérieure à 4 k Ω après le nombre maximum de 10 tentatives.

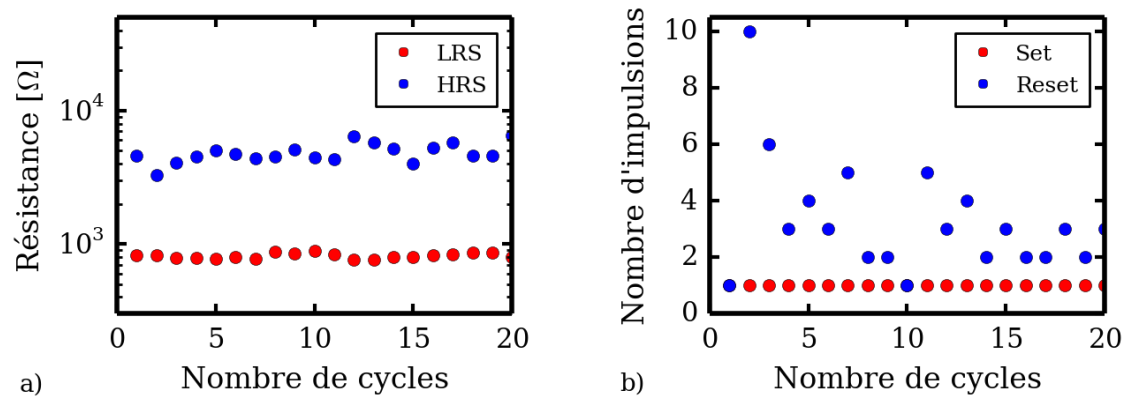


Figure II.33. Résultat d'un cyclage "intelligent" avec un temps de pulse de 10 μ s. Pour l'état LRS, une résistance seuil de 1 k Ω a été fixée (i.e. l'opération de set est répétée tant que la résistance est supérieure au seuil), et pour l'état HRS, le niveau de résistance seuil a été placé à 4 k Ω (i.e. l'opération de reset est répétée tant que la résistance reste inférieure au seuil). Les opérations de set ont été effectuées avec une impulsion de 2 V et les opérations de reset avec une impulsion de 1 V. a) Résistance des états LRS et HRS en fonction du nombre de cycles. b) Nombres d'impulsions nécessaires à la réalisation des opérations de set et de reset.

Ces derniers résultats obtenus sur les cellules 1T/1R à base de Ta₂O₅ démontrent qu'une utilisation est possible même si l'opération de reset reste difficile à contrôler.

3.2.3. Oxyde d'hafnium HfO₂

Des empilements identiques à ceux de la première partie (TiN\HfO₂(10 nm)\Ti) ont été intégrés dans une architecture 1T/1R. Il est à noter que l'oxyde d'hafnium de ces structures a été déposé à 300°C (au lieu de 350°C dans la partie précédente). A cette température de dépôt, l'oxyde présente des nanocristallites observés en microscopie électronique à transmission TEM. Des cycles effectués en mode quasi-statique ont permis de s'assurer que les résultats obtenus précédemment sur les structures 1R étaient conformes à ceux obtenus sur les structures 1T/1R (Figure II.34).

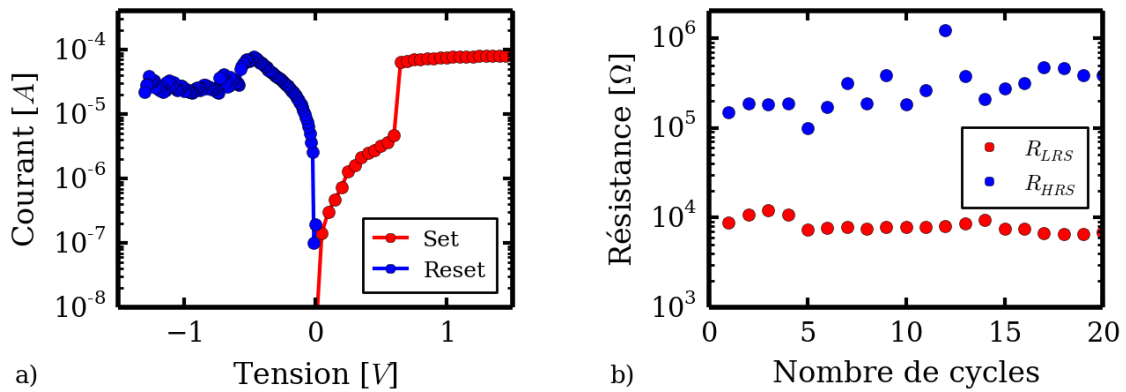


Figure II.34. a) Caractéristique courant-tension des opérations de set et de reset d'une cellule mémoire 1T/1R intégrant l'élément résistif $\text{TiN}/\text{HfO}_2(10 \text{ nm})/\text{Ti}$. b) Niveaux de résistance des états HRS et LRS au cours de 20 cycles en mode quasi-statique.

Contrairement aux cellules à base de Ta_2O_5 , l'opération de reset présente une diminution progressive du courant plus facilement contrôlable. Une vérification supplémentaire a été effectuée à l'aide du protocole de reset impulsionnel en "marches d'escalier". Tous les cycles effectués permettent d'atteindre une résistance de $10^5 \Omega$ et l'augmentation de la tension de reset ne produit pas d'écriture irréversible (Figure II.35). La gamme de tension sur laquelle la résistance augmente est plus grande⁷.

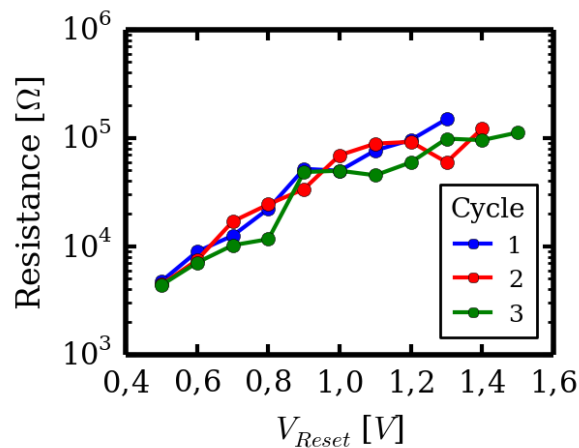


Figure II.35. Courbes résistance-tension résultant du protocole de reset impulsionnel en "marches d'escalier". La résistance HRS visée est de $10^5 \Omega$.

Pour comparaison avec les cellules à base de Ta_2O_5 présentées dans le paragraphe 3.2.2, le protocole de cyclage "intelligent" a été appliqué. 1 000 cycles ont été appliqués et une large fenêtre de programmation a été obtenue (Figure II.36a). Les opérations de set ont toutes été correctement effectuées en une seule impulsion. Bien que la majorité des opérations de reset n'ait nécessité qu'une seule impulsion, certaines ont requis l'application de quelques impulsions supplémentaires. Par contraste avec les cellules à base de Ta_2O_5 , les opérations de reset ont été effectuées en moins de 5 impulsions.

⁷ Une opération de set parasite existe également mais à des tensions plus grandes.

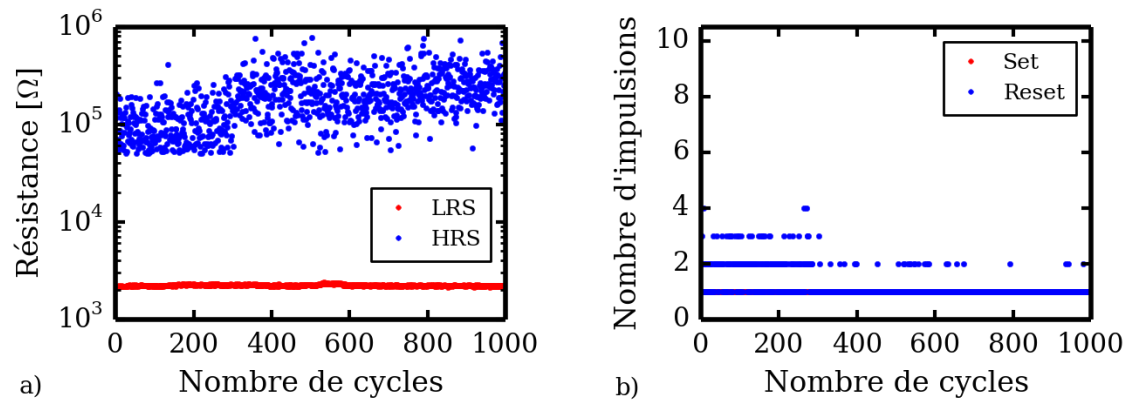


Figure II.36. Résultat d'un cyclage "intelligent" avec un temps de pulse de 10 μ s. Pour l'état LRS, une résistance seuil de 3 k Ω a été fixée (i.e. l'opération de set est répétée tant que la résistance est supérieure au seuil), et pour l'état HRS, le niveau de résistance seuil a été placé à 50 k Ω (i.e. l'opération de reset est répétée tant que la résistance reste inférieure au seuil). Les opérations de set ont été effectuées avec une impulsion de 1,5 V et les opérations de reset avec une impulsion de -1,5 V. a) Résistance des états LRS et HRS en fonction du nombre de cycles. b) Nombres d'impulsions nécessaires à la réalisation des opérations de set et de reset.

3.3. Bilan sur le choix de l'oxyde

Dans cette partie, nous avons présenté une évaluation succincte d'éléments résistifs intégrant différents oxydes. En s'appuyant sur les résultats rappelés dans le paragraphe 2.4, des électrodes oxydables en TiN et Ti ont été utilisées. Sur les cellules 1R à base d'oxyde de zirconium ZrO₂, la commutation de résistance n'a été observée que de manière très occasionnelle. De plus, les fortes tensions nécessaires à l'opération d'électroforming nous ont amenés à abandonner rapidement l'étude de ce matériau. Sur les structures 1T/1R à base d'oxyde de tantale Ta₂O₅, des commutations de résistance ont été effectuées avec succès. Néanmoins, l'opération de reset s'est avérée instable et seule une faible gamme de tension permet d'augmenter la résistance de l'élément résistif. Une fois celle-ci dépassée une augmentation du courant provoque une opération de set irréversible avec un claquage diélectrique de l'oxyde. Malgré ce problème, des cycles en mode impulsionnel ont été réalisés avec succès. Néanmoins, le manque de contrôle de l'opération de reset et la forte variabilité "cycle à cycle" et "cellule à cellule" rendent l'utilisation de cette structure délicate. Enfin, concernant l'oxyde d'hafnium HfO₂, les bons résultats obtenus sur les structures 1R fabriquées au CEA-LETI ont été reproduits sur des structures 1T/1R fabriquées en collaboration avec la société STMicroelectronics à Crolles. Une analyse de l'opération de reset en mode impulsionnel a permis de vérifier la bonne réalisation de l'opération de reset associée à une large fenêtre de programmation. Ceci a été confirmé par l'application de 1 000 cycles en mode impulsionnel.

En conclusion, cette étude conforte définitivement le choix de l'oxyde d'hafnium comme meilleur candidat au développement d'éléments mémoires OxRRAM. Ses avantages sont résumés dans la Table II.13.

*Influence de la nature des électrodes et du matériau actif sur les caractéristiques électriques
d'éléments résistifs*

Empilement résistif	TiN\ZrO ₂ \TiN	TiN\Ta ₂ O ₅ \TiN	TiN\HfO ₂ \Ti
Epaisseur de l'oxyde [nm]	8	10	10
Tension d'électroforming [V]	6	4	2,5
Commutation de résistance	☹	☺	☺
Fenêtre de programmation	N.A.	Rapport 3	1 décade
Contrôle du reset	N.A.	☹	☺
Performances en endurance	N.A.	20 cycles	10 ⁴ cycles

Table II.13. Comparaison sommaire d'éléments résistifs intégrant les oxydes ZrO₂, Ta₂O₅ ou HfO₂.

4. Synthèse du Chapitre II

Dans ce Chapitre, nous avons étudié l'influence de la nature des différents matériaux constituant l'empilement résistif d'une cellule mémoire OxRRAM. Une première analyse de l'état de l'art a permis d'identifier les différents comportements de commutation de résistance et les empilements les plus prometteurs. Le fonctionnement unipolaire est généralement observé sur les oxydes NiO, TiO₂, HfO₂ et ZrO₂ avec un couple d'électrodes inertes alors que le comportement bipolaire est obtenu sur les oxydes TiO₂, HfO₂, ZrO₂ et Ta₂O₅ présentant une région sous-stœchiométrique en oxygène. Cette région sous-stœchiométrique peut être obtenue soit de manière contrôlée par utilisation d'une voie de dépôt permettant de maîtriser la stœchiométrie de l'oxyde, soit par l'utilisation d'une électrode oxydable qui vient réagir avec l'oxyde et générer une zone d'interface riche en défauts.

Sur la base de ce constat, l'étude a été scindée en deux parties. Dans un premiers temps, une analyse de l'influence du couple d'électrodes sur le comportement électrique des éléments résistifs a été proposée. Ensuite, une analyse du matériau actif a été effectuée pour sélectionner le meilleur empilement MIM à intégrer dans une cellule mémoire 1T/1R.

Des électrodes inertes en platine ou des électrodes oxydables en titane ou nitrure de titane ont été intégrées dans un empilement à base d'oxyde HfO₂. L'analyse des caractéristiques courant-tension des opérations d'électroforming, de set et de reset a permis d'appréhender l'influence de ces électrodes sur le fonctionnement des éléments mémoires. Conformément aux résultats reportés dans la littérature, les éléments résistifs comprenant les électrodes inertes en platine présentent un mode de fonctionnement unipolaire. Ce mode de fonctionnement met en jeu des tensions de commutation élevées, une caractéristique de reset abrupte et une large fenêtre de programmation. Le caractère brutal de l'opération de reset et son indépendance face à la polarité de la tension appliquée sont compatibles avec l'hypothèse de dissolution thermique d'un filament conducteur sous l'effet du passage du courant. Sur les autres éléments résistifs, l'utilisation d'électrodes oxydables telles que TiN ou Ti favorise le fonctionnement en mode bipolaire. Ce comportement, caractérisé par des tensions de commutation plus faibles, une opération de reset progressive et une fenêtre de programmation étroite, est fortement impacté par la présence de défauts ponctuels tels que les lacunes d'oxygène. L'application d'une tension de set positive sur l'électrode oxydable est en bon accord avec la dérive, sous champ électrique, d'espèces chargées telles que des lacunes d'oxygène ou des anions oxygène. L'opération de reset, progressive, et uniquement possible dans la polarité opposée, peut être attribuée à la destruction progressive du filament conducteur par migration des espèces chargées et/ou réactions d'oxydoréduction locales activées thermiquement.

Des tests de performance ont ensuite été effectués sur des éléments au comportement unipolaire ou bipolaire. Ces tests ont mis en évidence le fort potentiel de l'empilement mémoire TiN/HfO₂/Ti au fonctionnement bipolaire. En effet, la diminution des tensions de commutation et le caractère progressif de la commutation de résistance vers l'état HRS permettent une diminution significative la variabilité de la résistance de l'état HRS et des tensions de set. De plus, la présence d'une région sous-stœchiométrique en oxygène au sein de cet empilement (démontrée par des analyses chimiques locales) améliore la stabilité thermique de l'état LRS (*i.e.* performances en rétention). Cette couche, formée à l'interface oxyde/électrode oxydable, semble jouer le rôle de réservoir d'oxygène, limitant la présence d'ions oxygène en sites interstitiels, et empêchant ainsi leur

recombinaison avec les lacunes d'oxygène constituant le filament conducteur. Ceci améliore la stabilité thermique de l'état LRS et *de facto* les performances en rétention.

Enfin, après identification du comportement le plus prometteur, l'influence du matériau actif (*i.e.* oxyde) sur la commutation de résistance a été étudiée dans des cellules mémoires 1T/1R. Des couples d'électrodes TiN\TiN ont été utilisés pour les oxydes ZrO_2 et Ta_2O_5 alors que le couple TiN\Ti a été préféré pour l'oxyde HfO_2 . L'absence de commutation de résistance sur les cellules mémoires à base d'oxyde ZrO_2 et le peu de contrôle de l'opération de reset de celles à base d'oxyde Ta_2O_5 nous ont conduits à privilégier définitivement l'oxyde d'hafnium HfO_2 . Cet oxyde fait l'objet d'une étude approfondie développée dans le Chapitre III.

5. Références du Chapitre II

- [1] R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-based resistive switching memories - Nanoionic mechanisms, prospects, and challenges," *Advanced Materials*, vol. 21, no. 25-26, pp. 2632–2663, Jul. 2009.
- [2] A. Sawa, "Resistive switching in transition metal oxides," *Materials Today*, vol. 11, no. 6, pp. 28–36, 2008.
- [3] J. Gibbons and W. Beadle, "Switching properties of thin NiO films," *Solid-State Electronics*, vol. 7, no. 11, pp. 785–797, 1964.
- [4] T. W. Hickmott, "Low-frequency negative resistance in thin anodic oxide films," *Journal of Applied Physics*, vol. 33, no. 9, p. 2669, 1962.
- [5] Y. Watanabe, J. G. Bednorz, A. Bietsch, C. Gerber, D. Widmer, A. Beck, and S. J. Wind, "Current-driven insulator–conductor transition and nonvolatile memory in chromium-doped SrTiO₃ single crystals," *Applied Physics Letters*, vol. 78, no. 23, p. 3738, 2001.
- [6] A. Beck, J. G. Bednorz, C. Gerber, C. Rossel, and D. Widmer, "Reproducible switching effect in thin oxide films for memory applications," *Applied Physics Letters*, vol. 77, no. 1, p. 139, 2000.
- [7] S. Seo, M. J. Lee, D. H. Seo, E. J. Jeoung, D.-S. Suh, Y. S. Joung, I. K. Yoo, I. R. Hwang, S. H. Kim, I. S. Byun, J.-S. Kim, J. S. Choi, and B. H. Park, "Reproducible resistance switching in polycrystalline NiO films," *Applied Physics Letters*, vol. 85, no. 23, p. 5655, 2004.
- [8] C. Rohde, B. J. Choi, D. S. Jeong, S. Choi, J.-S. Zhao, and C. S. Hwang, "Identification of a determining parameter for resistive switching of TiO₂ thin films," *Applied Physics Letters*, vol. 86, no. 26, p. 262907, 2005.
- [9] V. Jousseume, A. Fantini, J. Nodin, C. Guedj, A. Persico, J. Buckley, S. Tirano, P. Lorenzi, R. Vignon, H. Feldis, S. Minoret, H. Grampeix, A. Roule, S. Favier, E. Martinez, P. Calka, N. Rochat, G. Auvert, J. Barnes, P. Gonon, C. Vallée, L. Perniola, and B. De Salvo, "Comparative study of non-polar switching behaviors of NiO- and HfO₂-based oxide resistive-RAMs," *Solid-State Electronics*, vol. 58, no. 1, pp. 62–67, Apr. 2011.
- [10] I. Baek, M. Lee, S. Sco, M. Lee, D. Seo, D.-S. Suh, J. Park, S. Park, H. Kim, I. Yoo, U.-I. Chung, and J. Moon, "Highly scalable non-volatile resistive memory using simple binary oxide driven by asymmetric unipolar voltage pulses," *IEEE International Electron Devices Meeting Technical Digest*, pp. 587–590, 2004.
- [11] S. C. Chae, J. S. Lee, W. S. Choi, S. B. Lee, S. H. Chang, H. Shin, B. Kahng, and T. W. Noh, "Multilevel unipolar resistance switching in TiO₂ thin films," *Applied Physics Letters*, vol. 95, no. 9, p. 093508, 2009.
- [12] C.-P. Hsiung, J.-Y. Gan, S.-H. Tseng, N.-H. Tai, P.-J. Tzeng, C.-H. Lin, F. Chen, and M.-J. Tsai, "Resistance switching characteristics of TiO₂ thin films prepared with reactive sputtering," *Electrochemical and Solid-State Letters*, vol. 12, no. 7, p. G31, 2009.
- [13] B. J. Choi, D. S. Jeong, S. K. Kim, C. Rohde, S. Choi, J. H. Oh, H. J. Kim, C. S. Hwang, K. Szot, R. Waser, B. Reichenberg, and S. Tiedke, "Resistive switching mechanism of TiO₂ thin films grown by atomic-layer deposition," *Journal of Applied Physics*, vol. 98, no. 3, p. 033715, 2005.
- [14] W. Wang, S. Fujita, and S. S. Wong, "Reset mechanism of TiO_x resistance-change memory device," *IEEE Electron Device Letters*, vol. 30, no. 7, pp. 733–735, 2009.
- [15] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found," *Nature*, vol. 453, no. 7191, pp. 80–3, May 2008.
- [16] Y. H. Do, J. S. Kwak, Y. C. Bae, K. Jung, H. Im, and J. P. Hong, "Hysteretic bipolar resistive switching characteristics in TiO₂/TiO_{2-x} multilayer homojunctions," *Applied Physics Letters*, vol. 95, no. 9, p. 093507, 2009.
- [17] J. J. Yang, M. D. Pickett, X. Li, D. A. A. Ohlberg, D. R. Stewart, and R. S. Williams, "Memristive switching mechanism for metal/oxide/metal nanodevices," *Nature Nanotechnology*, vol. 3, no. 7, pp. 429–33, Jul. 2008.
- [18] C. Yoshida, K. Tsunoda, H. Noshiro, and Y. Sugiyama, "High speed resistive switching in Pt/TiO₂/TiN film for nonvolatile memory application," *Applied Physics Letters*, vol. 91, no. 22, p. 223510, 2007.

- [19] S. M. George, "Atomic layer deposition: an overview." *Chemical reviews*, vol. 110, no. 1, pp. 111–31, Jan. 2010.
- [20] J. Robertson, "High dielectric constant gate oxides for metal oxide Si transistors," *Reports on Progress in Physics*, vol. 69, no. 2, pp. 327–396, Feb. 2006.
- [21] H.-Y. Lee, P.-S. Chen, C.-C. Wang, S. Maikap, P.-J. Tzeng, C.-H. Lin, L.-S. Lee, and M.-J. Tsai, "Low-power switching of nonvolatile resistive memory using hafnium oxide," *Japanese Journal of Applied Physics*, vol. 46, no. 4B, pp. 2175–2179, 2007.
- [22] S. Lee, W.-G. Kim, S.-W. Rhee, and K. Yong, "Resistance switching behaviors of hafnium oxide films grown by MOCVD for nonvolatile memory applications," *Journal of The Electrochemical Society*, vol. 155, no. 2, p. H92, 2008.
- [23] H. Y. Lee, P. S. Chen, T. Y. Wu, Y. S. Chen, C. C. Wang, P. J. Tzeng, C. H. Lin, F. Chen, C. H. Lien, and M. Tsai, "Low power and high speed bipolar switching with a thin reactive Ti Buffer layer in robust HfO₂ based RRAM," *IEEE International Electron Devices Meeting Technical Digest*, pp. 3–6, 2008.
- [24] S.-S. Sheu, P.-C. Chiang, W.-P. Lin, H.-Y. Lee, P.-S. Chen, T.-Y. Wu, F. T. Chen, K.-L. Su, M.-J. Kao, and K.-H. Cheng, "A 5ns fast write multi-level non-volatile 1 K bits RRAM memory with advance write scheme," *IEEE Symposium on VLSI Circuits*, pp. 82–83, 2009.
- [25] H.-Y. Lee, P.-S. Chen, T.-Y. Wu, Y. S. Chen, F. Chen, C.-C. Wang, P.-J. Tzeng, C. H. Lin, M.-J. Tsai, and C. Lien, "HfO_x bipolar resistive memory with robust endurance using AlCu as buffer electrode," *IEEE Electron Device Letters*, vol. 30, no. 7, pp. 703–705, 2009.
- [26] Y. S. Chen, H. Y. Lee, P. S. Chen, P. Y. Gu, C. W. Chen, W. P. Lin, W. H. Liu, Y. Y. Hsu, S. S. Sheu, P. C. Chiang, W. S. Chen, F. T. Chen, C. H. Lien, and M.-J. Tsai, "Highly scalable hafnium oxide memory with improvements of resistive distribution and read disturb immunity," *IEEE International Electron Devices Meeting Technical Digest*, pp. 105–108, Dec. 2009.
- [27] L. Goux, Y.-Y. Chen, L. Pantisano, X.-P. Wang, G. Groeseneken, M. Jurczak, and D. J. Wouters, "On the gradual unipolar and bipolar resistive switching of TiN\HfO₂\Pt memory systems," *Electrochemical and Solid-State Letters*, vol. 13, no. 6, p. G54, 2010.
- [28] Z. Wei, Y. Kanzawa, K. Arita, Y. Katoh, K. Kawai, S. Muraoka, S. Mitani, S. Fujii, K. Katayama, M. Iijima, T. Mikawa, T. Ninomiya, R. Miyanaga, Y. Kawashima, K. Tsuji, A. Himeno, T. Okada, R. Azuma, K. Shimakawa, H. Sugaya, T. Takagi, R. Yasuhara, K. Horiba, H. Kumigashira, and M. Oshima, "Highly reliable TaO_x ReRAM and direct evidence of redox reaction mechanism," *IEEE International Electron Devices Meeting Technical Digest*, pp. 1–4, Dec. 2008.
- [29] J. J. Yang, M.-X. Zhang, J. P. Strachan, F. Miao, M. D. Pickett, R. D. Kelley, G. Medeiros-Ribeiro, and R. S. Williams, "High switching endurance in TaO_x memristive devices," *Applied Physics Letters*, vol. 97, no. 23, p. 232102, 2010.
- [30] Z. Wei, T. Takagi, Y. Kanzawa, Y. Katoh, T. Ninomiya, K. Kawai, S. Muraoka, S. Mitani, K. Katayama, S. Fujii, R. Miyanaga, Y. Kawashima, T. Mikawa, K. Shimakawa, and K. Aono, "Demonstration of high-density ReRAM ensuring 10-year retention at 85°C based on a newly developed reliability model," *IEEE International Electron Devices Meeting Technical Digest*, pp. 31.4.1–31.4.4, Dec. 2011.
- [31] M.-J. Lee, C. B. Lee, D. Lee, S. R. Lee, M. Chang, J. H. Hur, Y.-B. Kim, C.-J. Kim, D. H. Seo, S. Seo, U.-I. Chung, I.-K. Yoo, and K. Kim, "A fast, high-endurance and scalable non-volatile memory device made from asymmetric Ta₂O_(5-x)/TaO_(2-x) bilayer structures," *Nature materials*, vol. 10, no. 8, pp. 625–30, Aug. 2011.
- [32] C.-Y. Lin, C.-Y. Wu, C.-Y. Wu, T.-C. Lee, and F.-L. Yang, "Effect of top electrode material on resistive switching properties of ZrO₂ film memory devices," *IEEE Electron Device Letters*, vol. 28, no. 5, pp. 366–368, 2007.
- [33] Q. Liu, S. Long, W. Wang, Q. Zuo, S. Zhang, J. Chen, and M. Liu, "Improvement of resistive switching properties in ZrO₂-based ReRAM with implanted Ti ions," *IEEE European Solid State Device Research Conference*, pp. 221–224, 2009.

- [34] C.-Y. Lin, S.-Y. Wang, D.-Y. Lee, and T.-Y. Tseng, "Electrical properties and fatigue behaviors of ZrO₂ resistive switching thin films," *Journal of The Electrochemical Society*, vol. 155, no. 8, p. H615, 2008.
- [35] Y.-S. Chen, H.-Y. Lee, P.-S. Chen, T.-Y. Wu, C.-C. Wang, P.-J. Tzeng, F. Chen, M.-J. Tsai, and C. Lien, "An ultrathin forming-free HfO_x resistance memory with excellent electrical performance," *IEEE Electron Device Letters*, vol. 31, no. 12, pp. 1473–1475, 2010.
- [36] X. Tran, B. Gao, J. Kang, X. Wu, L. Wu, Z. Fang, Z. Wang, K. Pey, Y. Yeo, A. Du, M. Liu, B. Nguyen, M. Li, and H. Yu, "Self-rectifying and forming-free unipolar HfO_x based-high performance RRAM built by fab-available materials," *IEEE International Electron Devices Meeting Technical Digest*, pp. 31.2.1–31.2.4, Dec. 2011.
- [37] L. Goux, A. Fantini, A. Redolfi, C. Y. Chen, F. F. Shi, R. Degraeve, Y. Y. Chen, T. Witters, G. Groeseneken, and M. Jurczak, "Role of the Ta scavenger electrode in the excellent switching control and reliability of a scalable low-current operated TiN/Ta₂O₅/Ta RRAM device," *IEEE International Symposium on VLSI Technology Systems and Applications*, vol. 10, no. 2011, pp. 2013–2014, 2014.
- [38] K. Kinoshita, K. Tsunoda, Y. Sato, H. Noshiro, S. Yagaki, M. Aoki, and Y. Sugiyama, "Reduction in the reset current in a resistive random access memory consisting of NiO_x brought about by reducing a parasitic capacitance," *Applied Physics Letters*, vol. 93, no. 3, p. 033506, 2008.
- [39] S. Tirano, "Intégration et caractérisation électrique d'éléments de mémorisation à commutation de résistance de type back-end à base d'oxydes métalliques," *Thèse de doctorat, Université d'Aix-Marseille*, 2013.
- [40] S. Tirano, L. Perniola, J. Buckley, J. Cluzel, V. Jousseume, C. Muller, D. Deleruyelle, B. De Salvo, and G. Reimbold, "Accurate analysis of parasitic current overshoot during forming operation in RRAMs," *Microelectronic Engineering*, vol. 88, no. 7, pp. 1129–1132, Jul. 2011.
- [41] J. Hutchby and M. Garner, "Assessment of the potential & maturity of selected emerging research memory technologies," *ITRS Workshop & ERD/ERM Working Group Meeting*, 2010.
- [42] T. Diokh, E. Le-Roux, S. Jeannot, M. Gros-Jean, P. Candelier, J. Nodin, V. Jousseume, L. Perniola, H. Grampeix, T. Cabout, E. Jalaguier, M. Guillermet, and B. De Salvo, "Investigation of the impact of the oxide thickness and Reset conditions on disturb in HfO₂-RRAM integrated in a 65nm CMOS technology," *IEEE International Reliability Physics Symposium*, p. 5E.4.1, 5E.4.4, 2013.
- [43] P.-Y. Gu, Y.-S. Chen, H.-Y. Lee, P.-S. Chen, W.-H. Liu, W.-S. Chen, Y.-Y. Hsu, F. Chen, and M.-J. Tsai, "Scalability with silicon nitride encapsulation layer for Ti/HfO_x pillar RRAM," *IEEE International Symposium on VLSI Technology Systems and Applications*, vol. 145, pp. 146–147, 2010.
- [44] W. G. Kim and M. S. Joo, "The effect of crystallinity of HfO₂ on the resistive memory switching reliability," *IEEE International Reliability Physics Symposium*, pp. 6B.5.1–6B.5.5, Apr. 2011.
- [45] S. M. Howard, "Ellingham Diagrams," *SD school of Mines and Technology*, 2006.
- [46] N. C. Saha and H. G. Tompkins, "Titanium nitride oxidation chemistry: An x-ray photoelectron spectroscopy study," *Journal of Applied Physics*, vol. 72, no. 7, p. 3072, 1992.
- [47] M. Wittmer, "Oxidation kinetics of TiN thin films," *Journal of Applied Physics*, vol. 52, no. 11, p. 6659, 1981.
- [48] P. E. Nicollian, "Physics of trap generation and electrical breakdown in ultra-thin SiO₂ and SiON gate dielectric materials," *Ph.D. Thesis, University of the Twente, The Netherlands*, 2007.
- [49] H. B. Michaelson, "The work function of the elements and its periodicity," *Journal of Applied Physics*, vol. 48, no. 11, p. 4729, 1977.
- [50] N. Gaillard, "Etude des propriétés morphologiques, électriques et chimiques de l'interface métal/isolant et de leur impact sur les performances de la capacité TiN/Ta₂O₅/TiN," *Thèse de doctorat, Université Joseph Fourier*, 2006.
- [51] V. Jousseume, A. Fantini, J. F. Nodin, C. Guedj, A. Persico, J. Buckley, S. Tirano, P. Lorenzi, R. Vignon, H. Feldis, S. Minoret, H. Grampeix, A. Roule, S. Favier, E. Martinez, P. Calka, N. Rochat, G. Auvert, J. P. Barnes, P.

Gonon, C. Vallée, L. Perniola, and B. D. Salvo, "Comparative study of non-polar switching behaviors of NiO and HfO₂ based Oxide Resistive-RAMs," *IEEE International Memory Workshop*, pp. 10–13, 2010.

[52] L. Goux, X. P. Wang, Y. Y. Chen, L. Pantisano, N. Jossart, B. Govoreanu, J. A. Kittl, M. Jurczak, L. Altimime, and D. J. Wouters, "Roles and effects of TiN and Pt electrodes in resistive-switching HfO₂ systems," *Electrochemical and Solid-State Letters*, vol. 14, no. 6, p. H244, 2011.

[53] C. Yoshida, K. Kinoshita, T. Yamasaki, and Y. Sugiyama, "Direct observation of oxygen movement during resistance switching in NiO/Pt film," *Applied Physics Letters*, vol. 93, no. 4, p. 042106, 2008.

[54] H. Y. Jeong, J. Y. Lee, and S.-Y. Choi, "Direct observation of microscopic change induced by oxygen vacancy drift in amorphous TiO₂ thin films," *Applied Physics Letters*, vol. 97, no. 4, p. 042109, 2010.

[55] M. K. Yang, J.-W. Park, T. K. Ko, and J.-K. Lee, "Bipolar resistive switching behavior in Ti/MnO₂/Pt structure for nonvolatile memory devices," *Applied Physics Letters*, vol. 95, no. 4, p. 042105, 2009.

[56] S. Larentis, F. Nardi, S. Balatti, D. C. Gilmer, and D. Ielmini, "Resistive switching by voltage-driven ion migration in bipolar RRAM — Part II : modeling," *IEEE Transactions on Electron Devices*, vol. 59, no. 9, pp. 2468–2475, 2012.

[57] G. Bersuker, J. Yum, L. Vandelli, A. Padovani, L. Larcher, V. Iglesias, M. Porti, M. Nafría, K. McKenna, A. Shluger, P. Kirsch, and R. Jammy, "Grain boundary-driven leakage path formation in HfO₂ dielectrics," *Solid-State Electronics*, vols. 65-66, pp. 146–150, Nov. 2011.

[58] J. Zheng, G. Ceder, T. Maxisch, W. Chim, and W. Choi, "First-principles study of native point defects in hafnia and zirconia," *Physical Review B*, vol. 75, no. 10, p. 104112, Mar. 2007.

[59] N. Capron, P. Broqvist, and A. Pasquarello, "Migration of oxygen vacancy in HfO₂ and across the HfO₂/SiO₂ interface: A first-principles investigation," *Applied Physics Letters*, vol. 91, no. 19, p. 192905, 2007.

[60] K. McKenna and A. Shluger, "The interaction of oxygen vacancies with grain boundaries in monoclinic HfO₂," *Applied Physics Letters*, vol. 95, no. 22, p. 222111, 2009.

[61] B. Gao, S. Yu, N. Xu, L. Liu, B. Sun, X. Liu, R. Han, J. Kang, B. Yu, and Y. Wang, "Oxide-based RRAM switching mechanism: A new ion-transport-recombination model," *IEEE International Electron Devices Meeting Technical Digest*, pp. 1–4, Dec. 2008.

[62] N. Xu, B. Gao, L. Liu, B. Sun, X. Liu, R. Han, J. Kang, and B. Yu, "A unified physical model of switching behavior in oxide-based RRAM," *IEEE International Symposium on VLSI Technology Systems and Applications*, no. 90407023, pp. 100–101, Jun. 2008.

[63] B. Gao, B. Sun, H. Zhang, L. Liu, X. Liu, R. Han, J. Kang, and B. Yu, "Unified physical model of bipolar oxide-based resistive switching memory," *IEEE Electron Device Letters*, vol. 30, no. 12, pp. 1326–1328, Dec. 2009.

[64] L. Zhao, J. Zhang, Y. He, X. Guan, H. Qian, and Z. Yu, "Dynamic modeling and atomistic simulations of Set and Reset operations in TiO₂-based unipolar resistive memory," *IEEE Electron Device Letters*, vol. 32, no. 5, pp. 677–679, 2011.

[65] L. Larcher, A. Padovani, O. Pirrotta, L. Vandelli, and G. Bersuker, "Microscopic understanding and modeling of HfO₂ RRAM device physics," *IEEE International Electron Devices Meeting Technical Digest*, p. 20.1.1, 20.1.4, 2012.

[66] L. Larcher, A. Padovani, and L. Vandelli, "A simulation framework for modeling charge transport and degradation in high-k stacks," *Journal of Computational Electronics*, vol. 12, no. 4, pp. 658–665, Nov. 2013.

[67] S. B. Lee, S. C. Chae, S. H. Chang, and T. W. Noh, "Predictability of reset switching voltages in unipolar resistance switching," *Applied Physics Letters*, vol. 94, no. 17, p. 173504, 2009.

[68] Y. Sato, K. Kinoshita, M. Aoki, and Y. Sugiyama, "Consideration of switching mechanism of binary metal oxide resistive junctions using a thermal reaction model," *Applied Physics Letters*, vol. 90, no. 3, p. 033503, 2007.

- [69] U. Russo, D. Ielmini, C. Cagli, and A. L. Lacaita, "Filament conduction and reset mechanism memory (RRAM) devices," *IEEE Transactions on Electron Devices*, vol. 56, no. 2, pp. 186–192, 2009.
- [70] U. Russo, D. Ielmini, C. Cagli, A. L. Lacaita, S. Spiga, C. Wiemer, M. Perego, and M. Fanciulli, "Conductive-filament switching analysis and self-accelerated thermal dissolution model for reset in NiO-based RRAM," *IEEE International Electron Devices Meeting Technical Digest*, pp. 775–778, 2007.
- [71] M. Bocquet, D. Deleruyelle, H. Aziza, C. Muller, J.-M. Portal, T. Cabout, and E. Jalaguier, "Robust compact model for bipolar oxide-based resistive switching memories," *IEEE Transactions on Electron Devices*, vol. 61, no. 3, pp. 674–681, Mar. 2014.
- [72] D. Ielmini, F. Nardi, and C. Cagli, "Universal reset characteristics of unipolar and bipolar metal-oxide RRAM," *IEEE Transactions on Electron Devices*, vol. 58, no. 10, pp. 3246–3253, 2011.
- [73] F. Nardi, S. Larentis, S. Balatti, D. C. Gilmer, and D. Ielmini, "Resistive switching by voltage-driven ion migration in bipolar RRAM — Part I : experimental study," *IEEE Transactions on Electron Devices*, vol. 59, no. 9, pp. 2461–2467, 2012.
- [74] B. Traoré, K. Xue, E. Vianello, G. Molas, P. Blaise, B. De Salvo, A. Padovani, O. Pirrotta, L. Larcher, L. Fonseca, and Y. Nishi, "Investigation of the role of electrodes on the retention performance of HfO_x based RRAM cells by experiments, atomistic simulations and device physical modeling," *IEEE International Reliability Physics Symposium*, pp. 1–6, 2013.
- [75] Y. Y. Chen, M. Komura, R. Degraeve, B. Govoreanu, L. Goux, A. Fantini, N. Raghavan, S. Clima, L. Zhang, A. Belmonte, A. Redolfi, G. S. Kar, G. Groeseneken, D. J. Wouters, and M. Jurczak, "Improvement of data retention in HfO₂/Hf 1T1R RRAM cell under low operating current," *IEEE International Electron Devices Meeting Technical Digest*, pp. 10.1.1–10.1.4, Dec. 2013.
- [76] T. Ninomiya, Z. Wei, S. Muraoka, R. Yasuhara, K. Katayama, and T. Takagi, "Conductive filament scaling of TaO_x bipolar ReRAM for improving data retention under low operation current," *IEEE Transactions on Electron Devices*, vol. 60, no. 4, pp. 1384–1389, 2013.
- [77] S. Yu, Y. Yin Chen, X. Guan, H.-S. Philip Wong, and J. A. Kittl, "A Monte Carlo study of the low resistance state retention of HfO_x based resistive switching memory," *Applied Physics Letters*, vol. 100, no. 4, p. 043507, 2012.
- [78] C. Cagli, D. Ielmini, F. Nardi, and A. L. Lacaita, "Evidence for threshold switching in the set process of NiO-based RRAM and physical modeling for set, reset, retention and disturb prediction," *IEEE International Electron Devices Meeting Technical Digest*, pp. 1–4, Dec. 2008.
- [79] M. Bocquet, D. Deleruyelle, C. Muller, and J.-M. Portal, "Self-consistent physical modeling of set/reset operations in unipolar resistive-switching memories," *Applied Physics Letters*, vol. 98, no. 26, p. 263507, 2011.

Chapitre III. Caractérisation électrique avancée de cellules mémoires 1T/1R intégrant un élément résistif TiN\HfO₂\Ti

Table des matières

1. Objectifs.....	91
2. Méthodologies de tests et d'analyses	92
2.1. Description et caractéristiques de l'architecture 1T/1R.....	92
2.1.2. Contrôle du courant dans la cellule 1T/1R pendant l'opération de set	92
2.1.3. Influence des caractéristiques du transistor sur l'opération de reset	96
2.1.4. Influence des caractéristiques du transistor sur l'opération de lecture	99
2.1.5. Extraction de la caractéristique I-V aux bornes de l'élément résistif.....	99
2.1.6. Variation de la résistance pendant l'opération de set	100
2.1.7. Bilan sur l'influence des paramètres électriques du transistor sur le fonctionnement d'une cellule mémoire 1T/1R	102
2.2. Méthodologie des tests d'endurance et leur analyse	102
2.2.1. Tests d'endurance	102
2.2.2. Analyse statistique des tests d'endurance	104
3. Influence des paramètres électriques sur la commutation de résistance	106
3.1. Limitation en courant (compliance en courant).....	106
3.1.1. Influence sur la résistance des états LRS et HRS	106
3.1.2. Influence sur l'opération de reset	108
3.2. Tension d'arrêt de l'opération de reset.....	109
3.2.1. Influence sur la résistance des états LRS et HRS	109
3.2.2. Influence sur l'opération de set.....	111
3.3. Modèle de conduction filamentaire permettant d'appréhender l'influence des paramètres électriques de programmation	112
3.4. Conditions de programmation standard	116
4. Analyses des performances.....	117
4.1. Performances des opérations de commutation de résistance	117
4.1.1. Etude de la variabilité	117
4.1.1.1. Variabilité de la résistance des états LRS et HRS.....	117
4.1.1.2. Influence de la limitation en courant sur la variabilité	118
4.1.1.3. Etude de la variabilité "cellule à cellule"	121

4.1.1.4.	Algorithmes de programmation visant la réduction de la variabilité	121
4.1.2.	Endurance.....	125
4.1.3.	Commutation de résistance à faible quantité d'énergie.....	129
4.1.4.	Bilan	130
4.2.	Tests de rétention : stabilité des états LRS et HRS.....	131
4.2.1.	Tests de rétention accélérés en température	131
4.2.1.1.	Température d'accélération de 425 K.....	131
4.2.1.2.	Température d'accélération de 525 K.....	131
4.2.1.3.	Loi d'accélération en température.....	132
4.2.2.	Test de rétention accéléré par un champ électrique	133
4.2.3.	Bilan	134
5.	Synthèse du Chapitre III	136
6.	Références du Chapitre III	138

1. Objectifs

Dans le Chapitre II, l'étude des différents films minces constituant un élément résistif a permis d'identifier l'empilement le plus prometteur. Par une rapide évaluation et une comparaison des performances, l'empilement résistif TiN\HfO₂\Ti, au fonctionnement bipolaire, a été sélectionné parmi les différentes variantes étudiées. Dans ce Chapitre III, une étude approfondie du fonctionnement et des performances est menée sur des cellules mémoires OxRRAM 1T/1R associant en série un élément résistif TiN\HfO₂\Ti à un transistor MOS.

Dans un premier temps, une analyse de la structure 1T/1R est proposée afin d'identifier les paramètres de programmation pertinents dans cette architecture. Ensuite, leur influence sur le comportement électrique de la cellule mémoire OxRRAM est étudiée. Enfin, une étude des performances de commutation de résistance et de stabilité temporelle des états de haute (HRS) et basse (LRS) résistance est proposée.

2. Méthodologies de tests et d'analyses

2.1. Description et caractéristiques de l'architecture 1T/1R

Dans ce troisième Chapitre, nous proposons une caractérisation électrique avancée de cellules mémoires OxRRAM intégrées et présentant une architecture 1T/1R. Cette architecture utilise les caractéristiques d'un transistor⁸ MOS intégré en série avec un élément résistif de manière à obtenir un contrôle efficace du courant pendant les différentes opérations d'écriture et d'effacement (Figure III.1). Ainsi, par rapport aux cellules 1R largement étudiées dans le Chapitre II, le fonctionnement de cette architecture mémoire est de fait influencé par les caractéristiques et la polarisation du transistor MOS. Une étude approfondie de cette architecture est donc proposée afin d'identifier les différents paramètres de programmation qui lui sont spécifiques et d'appréhender leur rôle et leur importance. Par ailleurs, la présence de ce transistor ne permet plus de mesurer directement les caractéristiques courant-tension aux bornes de l'élément résistif. Une méthode est donc proposée pour extraire ces caractéristiques à partir de celles mesurées aux bornes de la cellule mémoire 1T/1R complète. Enfin, à l'aide de cette méthode, la caractéristique courant-tension de l'opération de set est analysée afin d'étudier l'évolution de la résistance de la cellule pendant cette opération.

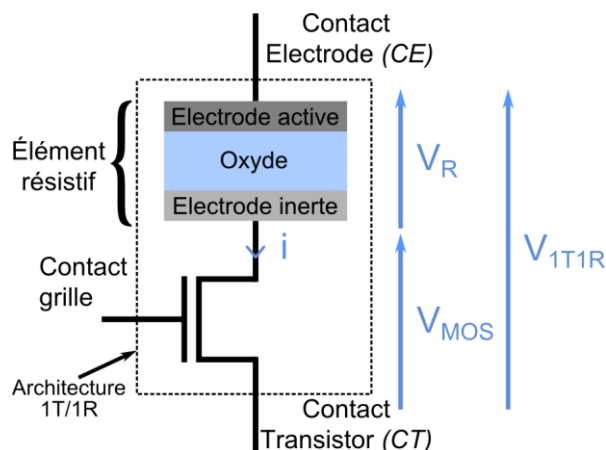


Figure III.1. Schéma électrique d'une cellule mémoire 1T/1R OxRRAM, associant en série, un élément résistif et un transistor MOS.

2.1.2. Contrôle du courant dans la cellule 1T/1R pendant l'opération de set

L'architecture 1T/1R a été sélectionnée principalement pour son aptitude à contrôler le courant pendant la commutation de l'état HRS vers l'état LRS correspondant à l'opération de set. En effet, durant cette opération, la résistance de l'élément résistif commute extrêmement rapidement vers l'état de basse résistance. Lors de ce changement d'état, le courant augmente brusquement vers des valeurs très élevées pouvant entraîner la destruction permanente de la cellule. Par conséquent, le fonctionnement mémoire n'est possible que si cette augmentation de courant est contenue. Dans une architecture 1T/1R, lors de la commutation, le transistor MOS limite la tension aux bornes de l'élément résistif à mesure que le courant augmente.

⁸ Un transistor NMOS en technologie 65 nm est intégré dans cette structure.

Pendant l'opération de set, une tension V_G constante est appliquée sur la grille du transistor et une tension V_{1T1R} est appliquée aux bornes de la cellule mémoire. Au début de l'opération d'écriture, l'élément résistif se trouve dans un état de haute résistance. Ainsi, l'essentiel de la tension appliquée V_{1T1R} se trouve aux bornes de l'élément résistif. Lorsque la tension à ses bornes devient suffisante, la commutation se produit et le courant augmente rapidement. Cette hausse du courant dans la cellule mémoire 1T/1R se traduit par une augmentation de la tension aux bornes du transistor MOS. Par conséquent, pendant la commutation vers l'état LRS, la tension aux bornes de l'élément résistif diminue concomitamment à l'augmentation de la tension aux bornes du transistor. A la fin de la commutation, l'élément résistif se trouve dans l'état LRS et la tension appliquée V_{1T1R} se retrouve répartie entre l'élément résistif et le transistor. En diminuant la tension aux bornes de la cellule mémoire, le transistor MOS permet (i) de limiter le courant traversant l'élément résistif et (ii) d'arrêter la commutation.

Afin de déterminer quantitativement l'influence des caractéristiques du transistor MOS et de sa polarisation sur la limitation du courant, il est nécessaire de déterminer (i) le courant qui traverse la structure ; (ii) la tension aux bornes de l'élément résistif (V_R) ; (iii) la tension aux bornes du transistor MOS en série (V_{MOS}) lorsqu'on applique une tension V_{1T1R} aux bornes de la cellule mémoire 1T/1R. Pour trouver ce point de fonctionnement, il faut déterminer le couple de tensions V_R et V_{MOS} tel que le courant traversant les deux éléments soit identique. Connaissant les caractéristiques courant-tension du transistor pris isolément (*i.e.* $i_{MOS} = f(V_{MOS})$) et de l'élément résistif seul (*i.e.* $i_R = f(V_R)$), ce point de fonctionnement se trouve en résolvant l'équation :

$$(1) \quad i_{MOS} = i_R = i$$

Par souci de pédagogie, la résolution de cette équation peut être réalisée de manière graphique : lorsque les caractéristiques courant-tension des deux éléments constituant l'architecture 1T/1R sont représentées sur un même graphique, l'intersection des deux courbes correspond au point où les courants sont égaux. Néanmoins, afin de pouvoir représenter ces deux caractéristiques sur un même graphe, il est nécessaire qu'elles soient exprimées en fonction de la même grandeur (V_R en l'occurrence).

On cherche donc à exprimer le courant traversant le transistor MOS en série en fonction de la tension aux bornes de l'élément résistif :

$$(2) \quad V_{1T1R} = V_{MOS} + V_R \Rightarrow i_{MOS} = f(V_{1T1R} - V_R)$$

Ainsi, il est possible d'exprimer le courant i_{MOS} du transistor MOS en fonction de la tension à ses bornes V_{MOS} et la tension aux bornes de l'élément résistif V_R (Figure III.2) : lorsque $V_R = 0$ V, $V_{MOS} = V_{1T1R}$ et le courant dans le transistor est maximum ; lorsque $V_R = V_{1T1R}$, $V_{MOS} = 0$ V et le courant dans le transistor est négligeable.

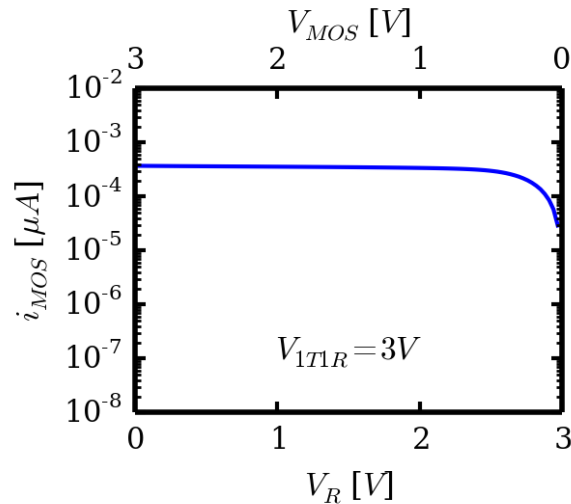


Figure III.2. Evolution du courant i_{MOS} traversant le transistor MOS en série en fonction de la tension V_R aux bornes de l'élément résistif.

On peut alors représenter sur un même graphique les caractéristiques $i_{MOS} = f(V_{1T1R} - V_R)$ et $i_R = f(V_R)$ pour résoudre graphiquement l'équation $i_{MOS} = i_R$ en trouvant le point d'intersection des deux courbes.

Pour chaque tension V_{1T1R} appliquée, il est possible de connaître les tensions V_R et V_{MOS} ainsi que le courant traversant la cellule mémoire 1T/1R (Figure III.3). Au début de l'opération de set, la résistance de l'élément résistif est très importante comparativement à la résistance apparente du transistor. Par conséquent, la tension aux bornes de l'élément résistif est très proche de V_{1T1R} (cf. Figure III.3a et Figure III.3b). Lorsque la tension aux bornes de l'élément résistif atteint la tension de set, le courant augmente brutalement. Si V_{1T1R} augmente encore, la tension aux bornes du transistor augmente alors que celle aux bornes de l'élément résistif reste constante (cf. Figure III.3c et Figure III.3d) ; le courant le traversant est alors maîtrisé.

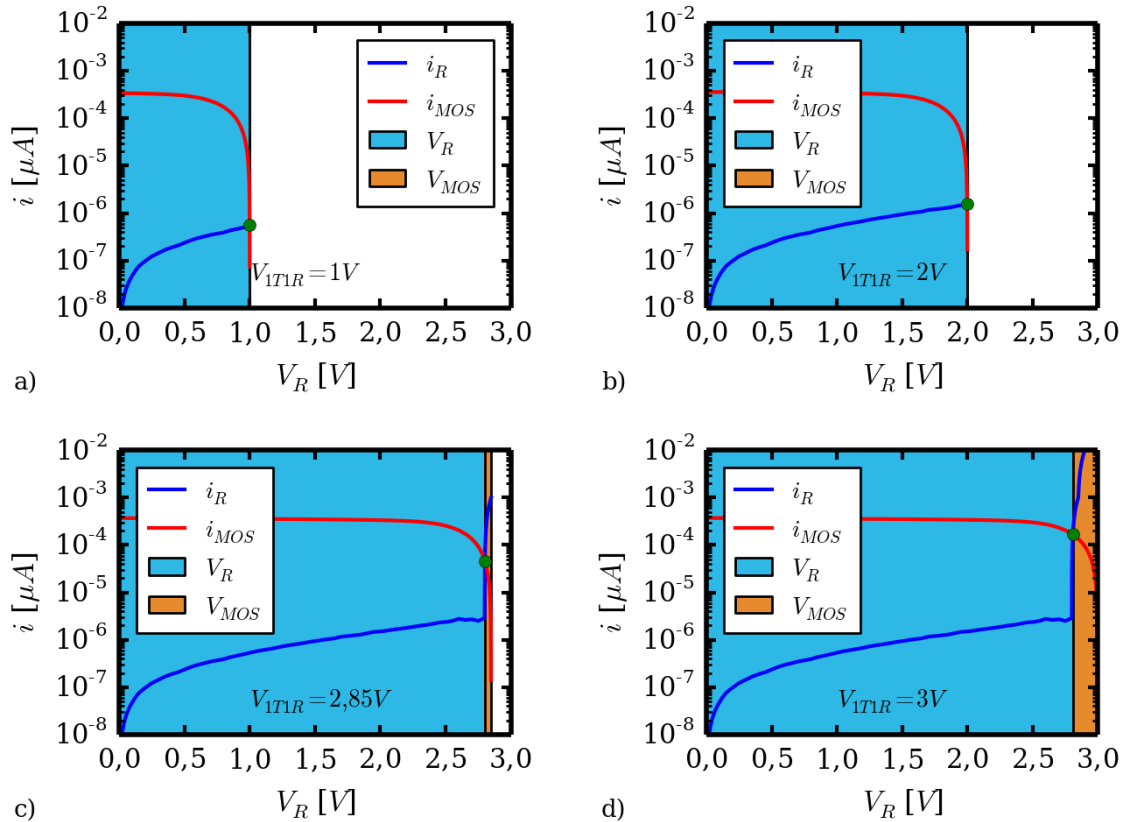


Figure III.3. Résolution graphique de l'équation $i_R = i_{MOS}$ pour différentes tensions appliquées V_{App} : a) 1 V ; b) 2 V ; c) 2,85 V ; d) 3 V.

Sur la base de ce raisonnement, il est possible d'appréhender l'influence des différents paramètres de programmation sur la limitation en courant (aussi appelée compliance en courant). Pour ce type d'architecture, deux paramètres sont contrôlables : la tension appliquée sur la grille du transistor V_G et la tension V_{IT1R} appliquée aux bornes de la cellule mémoire 1T/1R.

De manière évidente, la tension appliquée sur la grille du transistor modifie sa caractéristique courant-tension (courbes représentées en rouge sur la Figure III.3) : plus cette tension est élevée, plus le courant de saturation délivré par le transistor est grand. Par voie de conséquence, en modifiant la caractéristique courant-tension du transistor, il est possible de contrôler le point de fonctionnement de la cellule mémoire et *de facto* la limitation en courant (Figure III.4a).

Le second paramètre pertinent est la tension maximale appliquée aux bornes de la cellule mémoire ($V_{IT1RMax}$), même si elle a une plus faible influence sur la limitation en courant. Lorsque le transistor joue son rôle de limiteur de courant, il se trouve proche de son régime de saturation dans lequel le courant le traversant varie très peu avec la tension à ses bornes. Ainsi, une modification de la tension appliquée aux bornes de la cellule mémoire modifie la tension aux bornes du transistor mais ne modifie que très peu le courant traversant la cellule (Figure III.4b). On note tout de même une légère augmentation de la limitation en courant avec V_{IT1R} .

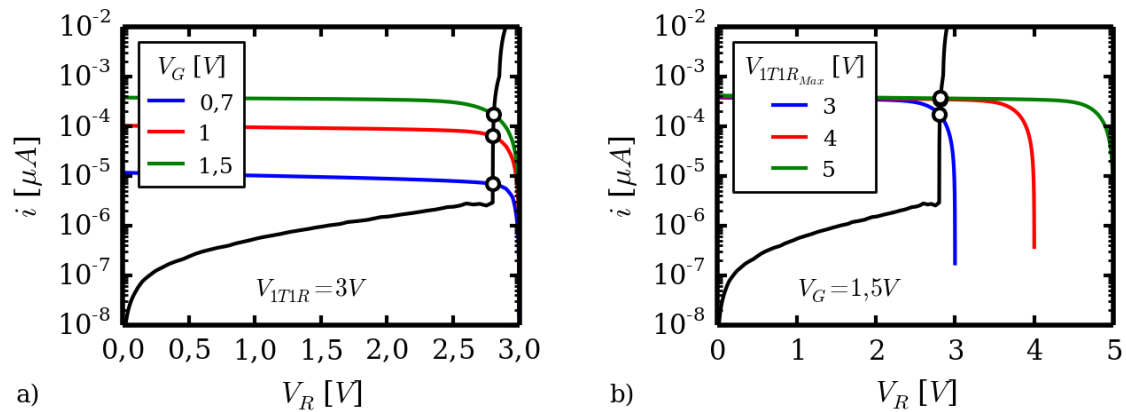


Figure III.4. Résolution graphique de l'équation $i_{MOS} = i_R$ a) pour différentes polarisations de la grille du transistor V_G (@ $V_{1T1R} = 3V$); b) pour différentes tensions appliquées maximales $V_{1T1R_{Max}}$ (@ $V_G = 1,5V$).

En résumé, avec un transistor intégré dans une architecture 1T/1R, la limitation en courant peut être ajustée sur une plage allant de 10 μA à 1 mA en jouant essentiellement sur la tension V_G appliquée sur la grille du transistor pendant l'opération de set.

2.1.3. Influence des caractéristiques du transistor sur l'opération de reset

Pour rappel, en mode bipolaire l'opération de reset est effectuée en appliquant une différence de potentiel aux bornes de l'élément résistif de signe opposé à celle appliquée pendant l'opération de set précédente. Comme nous l'avons vu dans le Chapitre II, dans le cas de l'empilement TiN\HfO₂\Ti, l'opération de set doit être effectuée en appliquant une tension positive sur l'électrode supérieure en Ti (contact électrode sur la Figure III.1). Ainsi, pendant l'opération de reset, la différence de potentiel V_R aux bornes de l'élément résistif doit être négative. Pour cela, deux modes de polarisation sont possibles : soit polariser positivement le contact transistor, soit polariser négativement le contact électrode (cf. Figure III.1). En raison de la présence du transistor le comportement électrique de la cellule n'est plus symétrique et ces deux modes de polarisation ne sont pas équivalents.

Une caractérisation du transistor sous ces deux polarisations montre que lorsqu'une tension négative est appliquée sur le contact électrode, la polarisation du transistor est modifiée⁹ et son courant ne sature plus (Figure III.5). Par voie de conséquence, l'utilisation d'une tension négative sur le contact électrode ne permet pas d'utiliser l'architecture 1T/1R de manière standard. Dans cette situation, l'efficacité de l'opération de reset est alors plus grande. Afin de contrôler au mieux le comportement de la cellule, dans la suite, et sauf mention contraire, les opérations de reset seront généralement effectuées en polarisant positivement le contact transistor.

⁹ Dans ce cas, la tension grille-source du transistor est supérieure à celle appliquée dans l'autre polarité. Le transistor, "plus ouvert", laisse passer davantage de courant.

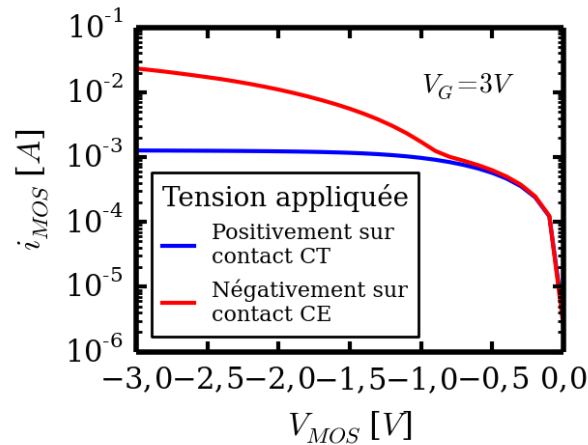


Figure III.5. Caractéristiques courant-tension du transistor seul dans la polarité de reset ($V_{App} < 0$) lorsque la tension appliquée est soit positive sur le contact transistor CT (courbe bleue), soit négative sur le contact électrode CE correspondant à l'électrode supérieure de l'empilement résistif (courbe rouge).

Pendant l'opération de reset, aucune limitation en courant n'est nécessaire. Par conséquent, le transistor, inutile dans cette situation, doit être "transparent" avec une chute du potentiel à ses bornes la plus faible possible. Pour cela, le transistor est polarisé de manière à ce que son canal soit totalement ouvert. Dans notre cas, une tension de grille $V_G = 3V$ est utilisée pendant l'opération de reset.

Cependant, même en laissant le transistor le plus ouvert possible, une chute de potentiel est toujours présente aux bornes du transistor. Elle est d'autant plus importante que le courant est fort dans la cellule. Lorsque la tension V_{1T1R} est faible, l'opération de reset n'a pas commencé et un courant important traverse la cellule (état LRS). On retrouve donc une tension non négligeable aux bornes du transistor. Ainsi seule une partie de la tension appliquée sur la cellule mémoire se retrouve aux bornes de l'élément résistif (Figure III.6a). Lorsque V_{1T1R} augmente, les tensions aux bornes de l'élément résistif et du transistor augmentent de la même manière jusqu'à atteindre la tension de reset (Figure III.6b). Une fois la commutation vers l'état HRS initiée, le courant dans la cellule diminue et on observe une baisse de la tension aux bornes du transistor (Figure III.6c). A la fin de l'opération de reset, la résistance de l'élément résistif est très grande et la tension aux bornes du transistor devient négligeable (Figure III.6d).

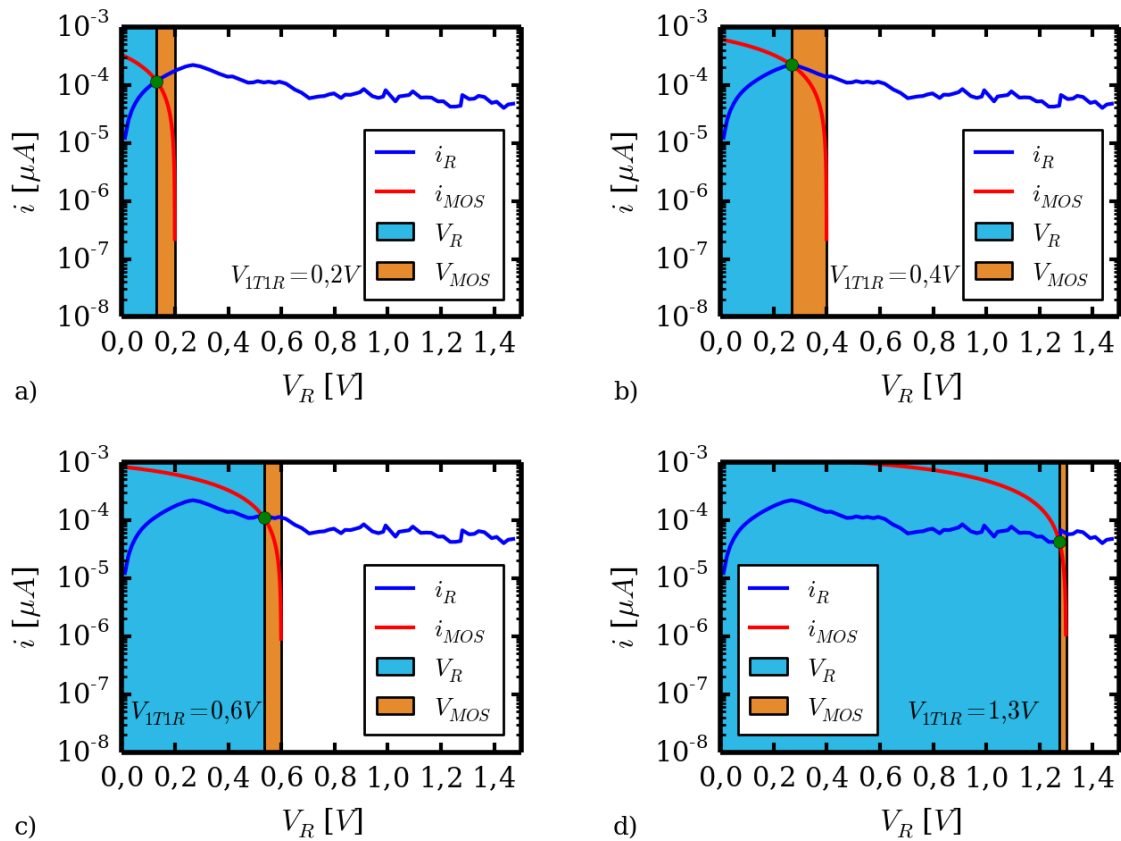


Figure III.6. Résolution graphique de l'équation $i_R = i_{MOS}$ pour différentes tensions appliquées V_{IT1R} (a) 0,2 V ; b) 0,4 V ; c) 0,6 V ; d) 1,3 V) pendant l'opération de reset (@ $V_G = 3$ V).

Par conséquent, même en ouvrant le transistor au maximum, la tension V_{MOS} diminue la différence de potentiel V_R aux bornes de l'élément résistif. Ainsi, dans une architecture 1T/1R, la tension à appliquer pour obtenir la commutation de l'état LRS vers l'état HRS (*i.e.* tension de reset) est supérieure à celle nécessaire pour une structure simple 1R. Cette différence est d'autant plus grande que la tension appliquée sur la grille du transistor est faible¹⁰. On observe donc une dépendance de la tension de reset par rapport à la tension appliquée sur la grille pendant l'opération de reset (Figure III.7).

¹⁰ Plus la tension appliquée sur la grille est faible, plus la différence de potentiel aux bornes du transistor est faible.

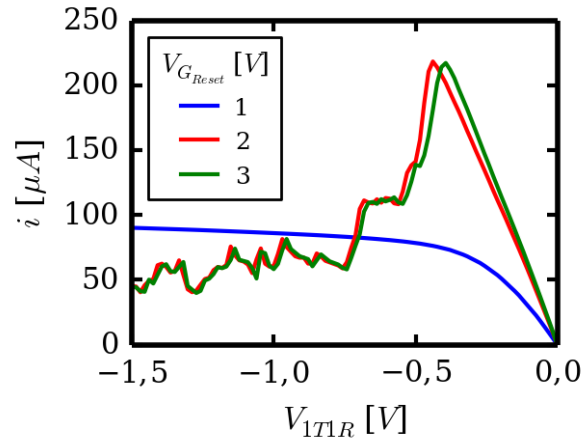


Figure III.7. Caractéristiques courant-tension de reset obtenues par résolution de l'équation $i_R = i_{MOS}$ pour différentes tensions V_G appliquées sur la grille du transistor.

Si la tension appliquée sur la grille du transistor est trop faible, le transistor ne délivre pas un courant suffisant pour obtenir la tension nécessaire à la commutation aux bornes de l'élément résistif (courbe bleue sur la Figure III.7). Les résultats des mesures effectuées sur les structures 1R dans le Chapitre II ont montré que, dans la plupart des cas, le courant de reset est supérieur à la limitation en courant utilisée pour l'opération de set. La tension de grille utilisée pour l'opération de reset est donc toujours supérieure à celle imposée pendant l'opération de set, *i.e.* $V_{G_{Reset}} > V_{G_{Set}}$.

2.1.4. Influence des caractéristiques du transistor sur l'opération de lecture

A l'instar de l'opération de reset, l'opération de lecture est influencée par la présence du transistor. Bien que celle-ci soit également effectuée en polarisant la grille du transistor à son maximum ($V_G = 3$ V), la différence de potentiel aux bornes du transistor fausse la mesure. En effet, comme cela a été présenté dans le Chapitre II, la résistance d'un élément résistif est déterminée à partir des caractéristiques courant-tension aux bornes de cellule mémoire 1T/1R et donc à partir de la tension V_{1T1R} et non plus seulement la tension V_R .

Une méthode simple pour corriger cette détermination consiste à soustraire la résistance apparente du transistor dans les conditions de lecture (600 Ω). Une seconde méthode plus précise consiste à traiter la caractéristique courant-tension de l'opération de lecture pour "soustraire" l'effet du transistor. Cette méthode est décrite dans le paragraphe suivant.

2.1.5. Extraction de la caractéristique I-V aux bornes de l'élément résistif

Comme nous l'avons vu précédemment, les caractéristiques courant-tension obtenues sur une cellule mémoire 1T/1R ne représentent pas directement celles obtenues aux bornes de l'élément résistif lui-même. Lors des opérations de programmation et de lecture, une différence de potentiel non négligeable est présente aux bornes du transistor. Par conséquent, lorsqu'une tension est appliquée aux bornes d'une cellule 1T/1R seule une partie de celle-ci est reportée aux bornes de l'élément résistif. Ainsi, pour déterminer la caractéristique courant-tension aux bornes de cet élément résistif, il est nécessaire de "soustraire" de la caractéristique courant-tension de la cellule mémoire 1T/1R la tension présente aux bornes du transistor MOS placé en série.

Pour chaque couple (V_{1T1R}, i) d'une caractéristique courant-tension, il faut calculer, à partir de la caractéristique I-V du transistor pris isolément, la tension V_{MOS} présente à ses bornes (Figure III.8a).

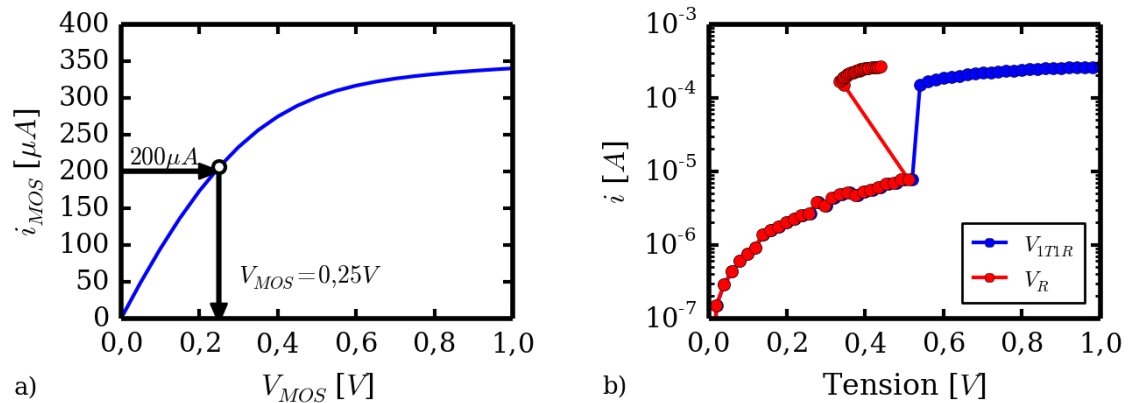


Figure III.8. a) Extraction, à partir de la caractéristique I-V du transistor pris isolément, de la tension aux bornes du transistor pour un courant de $200 \mu A$ traversant la cellule mémoire 1T/1R. b) Exemple d'extraction de la caractéristique I-V aux bornes de l'élément résistif pendant une opération de set (courbe rouge) à partir de celle obtenue sur la cellule mémoire 1T/1R (courbe bleue).

Une fois déterminée la tension aux bornes du transistor en série, la tension de l'élément résistif V_R est calculée par simple soustraction :

$$(3) \quad V_R = V_{1T1R} - V_{MOS}(i)$$

De cette manière (Figure III.8b), la caractéristique courant-tension aux bornes de l'élément résistif (courbe rouge) est extraite à partir de celle de la cellule mémoire 1T/1R (courbe bleue). On observe l'effet de limitation en courant inhérente à la présence du transistor : au début de l'opération de set, la tension appliquée sur la cellule 1T/1R se retrouve majoritairement aux bornes de l'élément résistif dans l'état HRS. Lorsque la commutation vers l'état LRS commence, la tension aux bornes de l'élément résistif diminue afin de limiter le courant. Cette même méthode est appliquée aux caractéristiques courant-tension de lecture pour obtenir la résistance exacte de l'élément résistif.

2.1.6. Variation de la résistance pendant l'opération de set

La méthode présentée dans la partie précédente permet d'extraire la caractéristique I-V aux bornes de l'élément résistif pendant les opérations de programmation et de lecture. Dans le cas d'une opération de set, cette caractéristique extraite (courbe rouge sur la Figure III.8b) présente une diminution extrêmement rapide de la tension aux bornes de l'élément résistif. Les mesures effectuées en mode impulsionnel présentées dans le Chapitre II ont montré également ce même comportement (Figure III.9). Pour ces mesures¹¹, lorsque l'élément résistif commute de l'état HRS vers l'état LRS, la tension à ses bornes diminue brutalement.

¹¹ Il s'agit ici d'une résistance série. Le fonctionnement est identique à celui d'une architecture 1T/1R à la différence près que la limitation en courant est déterminée par la valeur de résistance.

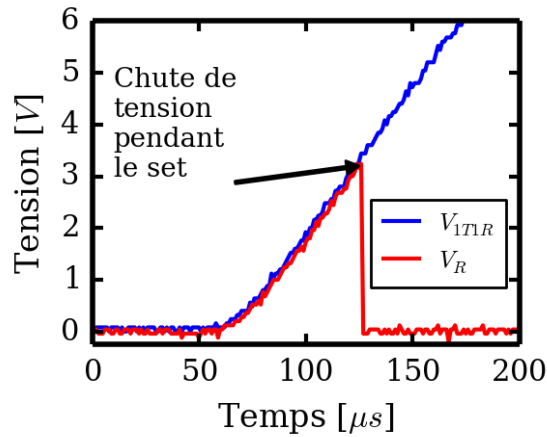


Figure III.9. Chronogramme d'une opération de set effectuée à l'aide d'une impulsion de tension de forme triangulaire. La chute brutale de la tension V_R est associée à l'opération de set.

Cette commutation extrêmement rapide de l'état HRS à l'état LRS n'est pas prise en compte dans le raisonnement présenté dans le paragraphe 2.1.2. Dans ce paragraphe 2.1.2, la détermination du point de fonctionnement a montré, qu'après la commutation, la tension aux bornes de l'élément résistif reste constante et égale à la tension de commutation (V_{set}). Or les mesures présentées sur la Figure III.9 tendent à montrer, qu'après la commutation, la tension aux bornes de l'élément résistif chute fortement. Cette chute "quasi-instantanée" de la tension témoigne d'une diminution extrêmement rapide de la résistance de l'élément résistif et d'un emballement du mécanisme de commutation. Ainsi, pour être parfaitement rigoureuse, la méthode de résolution présentée sur la Figure III.3 doit, une fois la tension de set dépassée, considérer l'élément résistif comme une simple résistance de faible valeur. La transition de l'état LRS vers l'état HRS doit être réalisée instantanément. Lorsque la tension aux bornes de l'élément résistif est inférieure à V_{set} , on doit considérer la caractéristique de l'état HRS (Figure III.10a) ; en revanche, lorsque cette tension est dépassée, on doit considérer la caractéristique de l'état LRS (1 k Ω dans le cas de la Figure III.10b).

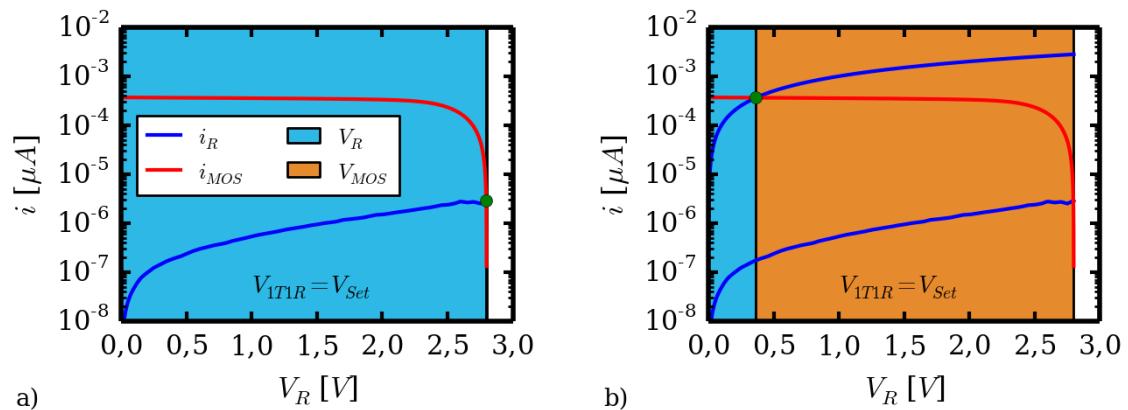


Figure III.10. Résolution graphique de l'équation $i_R = i_{MOS}$ pendant la commutation en considérant l'évolution extrêmement rapide de la résistance de l'élément résistif. a) Caractéristique I-V avant la commutation lorsque $V_R = V_{set}$; b) caractéristique I-V à la fin de la commutation lorsque $V_R = V_{set}$ en considérant que l'élément résistif a une résistance de 1 k Ω .

Néanmoins, bien que cette méthode permette de reproduire la caractéristique I-V de commutation, elle ne permet pas de prédire la valeur de la résistance de l'état LRS obtenue, ni sa dépendance avec

la limitation en courant. Il convient donc d'approfondir l'étude de la limitation en courant, grâce à la méthode proposée dans le paragraphe 2.1.5, ceci afin de comprendre les paramètres qui contrôlent la résistance de l'état LRS atteint. Cette étude sera proposée dans le paragraphe 3.1 de ce Chapitre.

2.1.7. Bilan sur l'influence des paramètres électriques du transistor sur le fonctionnement d'une cellule mémoire 1T/1R

L'étude présentée dans la section 2.1 a permis d'appréhender l'influence des paramètres électriques propres à l'architecture 1T/1R (tension aux bornes de la cellule mémoire 1T/1R et tension appliquée sur la grille du transistor), sur les opérations de set, de reset et de lecture.

Dans le cas de l'opération de set, seule la tension appliquée sur la grille du transistor a un rôle important. Elle permet de contrôler efficacement la limitation en courant. En revanche, la tension appliquée aux bornes de la cellule mémoire a une moindre influence : elle doit être suffisante pour déclencher la commutation, mais au-delà, son influence est en grande partie écartée par la présence du transistor.

Dans le cas de l'opération de reset, l'influence des paramètres est inversée, la tension appliquée aux bornes de la cellule mémoire 1T/1R jouant, cette fois-ci, le rôle principal. Cette tension, se retrouvant en partie aux bornes de l'élément résistif contrôle directement la commutation de résistance. La limitation en courant n'étant pas nécessaire lors de cette opération, le transistor est rendu le plus "transparent" possible en polarisant la grille du transistor à son maximum. La tension appliquée sur la grille du transistor a, quant à elle, peu d'influence sur le comportement électrique de la cellule mémoire. Elle doit être suffisamment grande pour permettre le passage d'un courant nécessaire à l'opération de reset.

En résumé, pour chaque opération un paramètre prédomine :

- Pendant l'opération de set, la limitation en courant imposée par la tension V_G appliquée sur la grille du transistor ;
- Pendant l'opération de reset, la tension maximale appliquée aux bornes de la cellule mémoire.

Pour l'opération de lecture, on cherche à rendre le transistor le plus "transparent" possible afin de limiter l'erreur de mesure. Dans la plupart des cas, il n'est pas nécessaire de corriger cette erreur. Dans le cas contraire, il est possible d'utiliser l'une des deux méthodes présentées dans le paragraphe 2.1.4.

2.2. Méthodologie des tests d'endurance et leur analyse

2.2.1. Tests d'endurance

Les tests d'endurance permettent d'appréhender l'aptitude des cellules mémoires OxRRAM à supporter un grand nombre de cycles de changement de résistance. Pour cela, l'évolution de la résistance des états LRS et HRS est mesurée au cours des cycles d'écriture/effacement. Ce cyclage, bien qu'effectué en mode impulsif, ne peut pas être réalisé dans un temps raisonnable pour un nombre de cycles supérieur à 10^4 . L'opération de lecture réalisée après chaque commutation est

également très coûteuse en temps¹². Pour pallier ce problème, un analyseur de paramètres B1500 d'Agilent a été utilisé. Ce dernier dispose d'un module permettant de mesurer le courant en mode impulsionnel. Ce module peut être utilisé pour mesurer la résistance de la cellule mémoire en mode impulsionnel à l'aide d'une impulsion de lecture adéquate. Il est ainsi possible d'effectuer toutes les opérations de set, de reset et de lecture en utilisant le même analyseur de paramètres et s'affranchir du basculement entre le générateur d'impulsions et l'analyseur de paramètres. Le chronogramme des tensions appliquées aux bornes de la cellule mémoire 1T/1R pour effectuer un cycle d'écriture/effacement (set, lecture, reset, lecture) est présenté sur la Figure III.11. De cette manière, des séquences identiques de largeur temporelle ajustable peuvent être appliquées autant de fois que nécessaire pour effectuer rapidement un grand nombre de cycles.

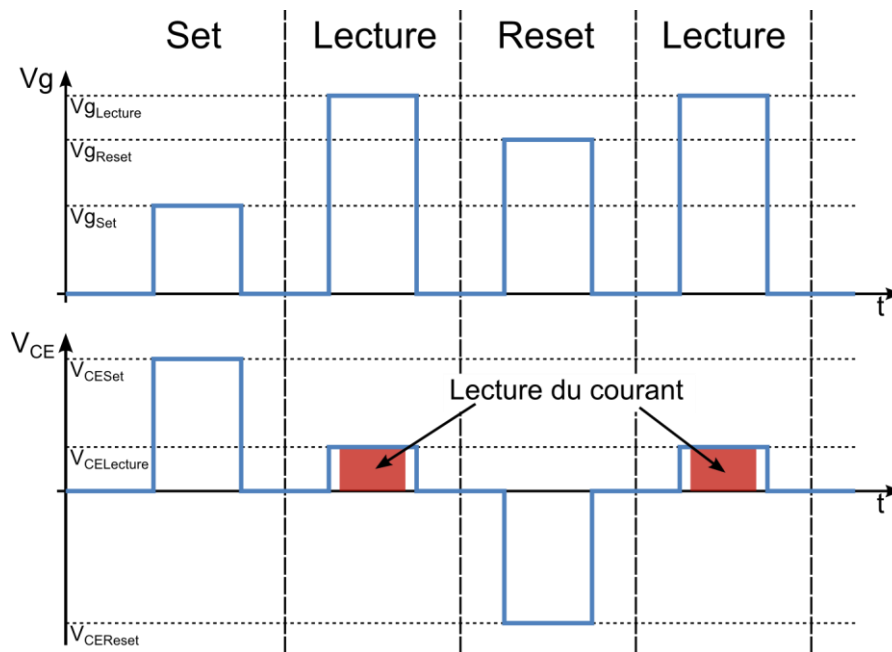


Figure III.11. Chronogramme des tensions appliquées sur la grille du transistor et sur le contact électrode CE de la cellule mémoire 1T/1R pour effectuer une séquence complète set/lecture/reset/lecture en mode impulsionnel.

A partir de relevé temporel du courant mesuré lors de l'application de cette séquence, il suffit d'utiliser la loi d'Ohm pendant les impulsions de lecture (zones rouges sur la Figure III.11).

L'appareil utilisé pour ces mesures ne permet pas pour l'instant de contrôler plus de 2 voies. Ainsi, puisqu'il n'est pas possible de polariser le contact transistor en plus des contacts grille et électrode de la cellule mémoire 1T/1R, l'opération de reset est effectuée en polarisant négativement le contact électrode (CE). Il s'agit ici du seul cas où l'opération de reset est effectuée dans cette polarité. Par conséquent, les résultats obtenus pour les tests d'endurance effectués avec cet appareil sont sensiblement différents de ceux normalement obtenus lorsque que l'opération de reset est faite en polarisant positivement le contact transistor de la cellule mémoire 1T/1R. En effet, comme nous l'avons vu dans le paragraphe 2.1.3, lorsque l'opération de reset est effectuée de cette manière, les

¹² Le passage du mode impulsionnel (utilisé pour effectuer les opérations de set et de reset) au mode quasi-statique (permettant de mesurer la résistance de la cellule) est effectué en commutant un relais électromécanique. La commande en tension de ce relais augmente considérablement le temps de mesure.

caractéristiques électriques du transistor sont modifiées et l'efficacité de l'opération de reset est alors plus grande. La résistance des états HRS atteints avec cette méthode peut donc être sensiblement supérieure à cellule obtenue normalement.

2.2.2. Analyse statistique des tests d'endurance

Lorsqu'on s'intéresse à la fiabilité des cellules mémoires OxRRAM sur un grand nombre de cycles de set/reset, il est courant d'utiliser une analyse statistique pour étudier la dispersion de la résistance des états LRS et HRS. La représentation en distributions cumulées permet d'appréhender et de comparer rapidement la dispersion statistique de la résistance des états LRS et HRS. Un exemple de distributions cumulées, obtenues sur 10^5 cycles, est représenté sur la Figure III.12. On observe que la résistance de l'état LRS est plus faible et moins dispersée que celle de l'état HRS.

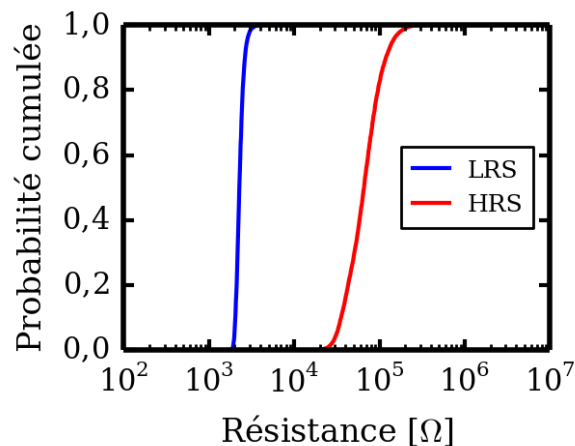


Figure III.12. Distributions cumulées de la résistance des états LRS et HRS au cours de 10^5 cycles.

Néanmoins, bien que cette représentation soit utile pour visualiser la majorité des distributions, elle n'est pas adaptée à l'analyse des queues de distributions permettant une discrimination non ambiguë des états LRS et HRS. C'est la raison pour laquelle, dans ce Chapitre, une seconde représentation a été employée.

Cette nouvelle représentation est obtenue en faisant correspondre, à chaque probabilité cumulée expérimentale (aussi appelée CDF¹³) (axes des ordonnées sur la Figure III.12), un multiple de la déviation standard σ calculé à partir de la loi log-normale¹⁴, ici noté α . Par exemple, la probabilité cumulée expérimentale de 50% correspond, pour la loi log-normale, à la médiane de la distribution ($\alpha = 0$) ; la probabilité cumulée expérimentale de 84% correspond à la valeur de la distribution log-normale prise à 1σ de la médiane ($\alpha = 1$).

Cette correspondance est calculée pour toutes les probabilités expérimentales à l'aide de la fonction de répartition inverse de la loi log-normale définie par l'équation :

$$(4) \quad \alpha = \sqrt{2} \cdot \text{erf}^{-1}(2 \cdot \text{CDF}(R) - 1)$$

¹³ Cumulative Distribution Function

¹⁴ L'utilisation d'une loi log-normale pour ce changement d'échelle sera justifiée dans la suite (cf. Chapitre III.4.1.1.2).

Où :

- α : multiple de la déviation standard
- erf^{-1} : fonction d'erreur réciproque de Gauss
- $CDF(R)$: probabilité cumulée expérimentale pour la résistance R

L'équation (4) est déterminée à partir de la fonction de répartition de la loi log-normale définie par l'équation suivante :

$$(5) \quad CDF(x) = \frac{1}{2} + \frac{1}{2} \cdot erf\left(\frac{\alpha \cdot \sigma}{\sigma \cdot \sqrt{2}}\right)$$

Avec :

- $\alpha \cdot \sigma = \ln(x) - \mu$
- erf : fonction d'erreur de Gauss
- μ : moyenne de la distribution
- σ : déviation standard de la distribution

La Figure III.13 illustre le type de représentation obtenue et sur laquelle on reporte :

- Sur l'axe des abscisses, les valeurs de résistance ;
- Sur l'axe des ordonnées de gauche, le multiple de la déviation standard α , aussi appelé probabilité cumulée en échelle de déviation standard σ ;
- Sur l'axe des ordonnées de droite, la probabilité cumulée correspondante.

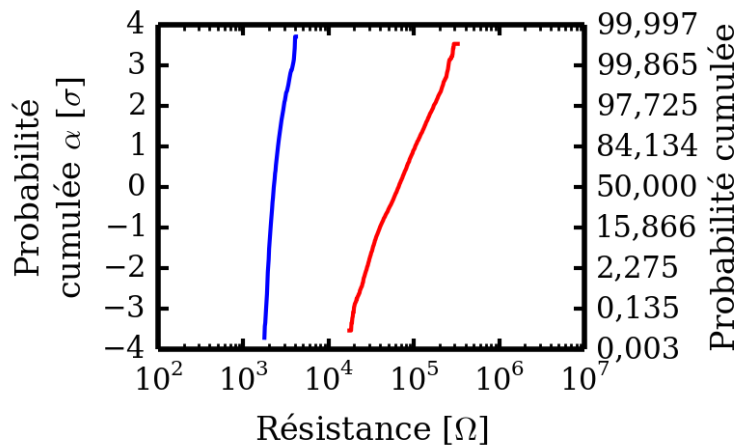


Figure III.13. Distributions cumulées en échelle de déviation standard de la résistance des états LRS et HRS. L'axe des ordonnées de droite précise les probabilités cumulées correspondantes.

En utilisant ce mode de représentation, il est plus aisé de visualiser les queues de distributions à partir de 2 ou 3 sigmas.

3. Influence des paramètres électriques sur la commutation de résistance

Cette section est dédiée à l'étude de l'influence des paramètres de programmation sur la commutation de résistance. Comme cela a été résumé dans le paragraphe 2.1.7, les opérations de set et de reset sont chacune contrôlées par un paramètre prédominant : la limitation en courant pour l'opération de set ; la tension maximale appliquée aux bornes de la cellule mémoire pour l'opération de reset. Ainsi, des cycles de programmation/lecture en mode quasi-statique ont été appliqués sur des dispositifs 1T/1R en faisant varier ces deux paramètres de manière à appréhender leur influence sur les principales caractéristiques de commutation.

Dans cette section, toutes les grandeurs caractéristiques de commutation sont déterminées à partir des caractéristiques I-V aux bornes de l'élément résistif extraites selon la méthode présentée dans le paragraphe 2.1.5.

3.1. Limitation en courant (compliance en courant)

L'influence de la limitation en courant sur les caractéristiques de la commutation de résistance a été appréhendée à partir d'une série de mesures effectuées en mode quasi-statique avec une limitation en courant variable. Dans ce protocole, 3 cellules mémoires 1T/1R ont été étudiées : pour chacune d'elles, toutes les conditions ont été successivement évaluées. Pour chaque condition, 20 cycles de programmation/lecture en mode quasi-statique ont été appliqués. L'application d'une tension sur la grille du transistor V_G comprise entre 1 et 2 V a permis de limiter le courant I_C (courant de compliance) sur une plage allant de 80 à 600 μ A. L'influence de cette limitation en courant sur la résistance des états LRS et HRS a été estimée à partir d'opérations de lecture réalisées entre chaque opération de set ou de reset. Les caractéristiques courant-tension ont également été mesurées et analysées afin de comprendre leur dépendance au regard de ce paramètre.

3.1.1. Influence sur la résistance des états LRS et HRS

L'évolution de la résistance des états LRS et HRS en fonction de la tension de grille du transistor appliquée pendant l'opération de set est présentée sur la Figure III.14a. Quel que soit l'état résistif, on constate que l'augmentation de la tension de grille se traduit par une diminution de la résistance. Comme cela a été détaillé dans les parties précédentes, une tension de grille croissante permet de relever la limitation en courant, et subséquemment, d'augmenter la résistance des états LRS et HRS. La fenêtre de programmation (*i.e.* rapport R_{HRS}/R_{LRS}) reste quasiment constante sur toute la gamme de tension de grille évaluée ($\approx 1,5$ décade). Ces résultats sont en accord avec les observations faites précédemment par Ielmini *et al.* [1] sur des cellules intégrant également l'oxyde HfO₂.

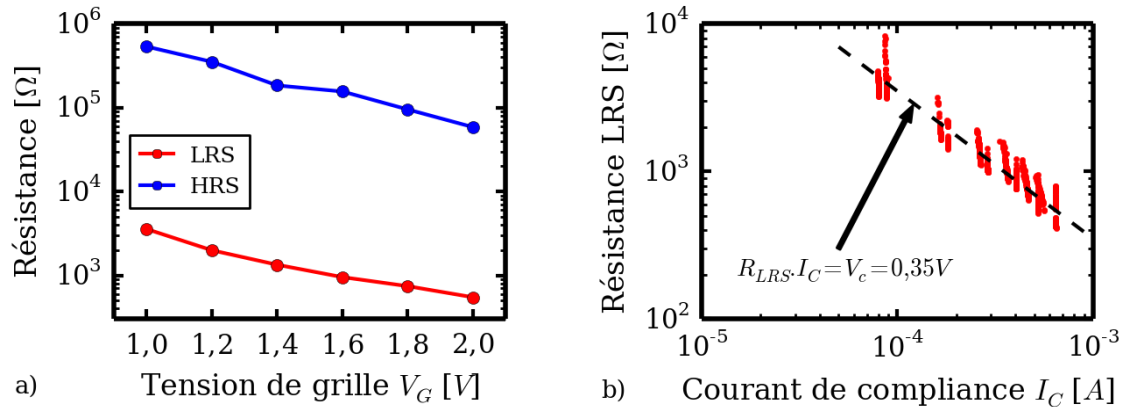


Figure III.14. a) Valeur moyenne de la résistance des états LRS et HRS sur 20 cycles (mode quasi-statique) effectués avec une tension de grille variable pendant l'opération de set. b) Résistance de l'état LRS en fonction de la limitation en courant utilisée pendant l'opération de set (mode quasi-statique).

La Figure III.14b présente l'évolution de la résistance dans l'état LRS en fonction de la limitation en courant I_C . Cette résistance est inversement proportionnelle à la limitation en courant (*i.e.* $R_{LRS} \cdot I_C = V_c = \text{constante}$). Cette constante, homogène à une tension notée V_c , est de l'ordre de 0,35 V, valeur correspondant à la tension aux bornes de l'élément résistif pendant l'opération de set, après la commutation vers l'état LRS (Figure III.15). Comme cela a été détaillé dans le paragraphe 2.1.6, pendant l'opération de set, l'élément résistif passe de l'état HRS vers l'état LRS sur un temps très court. Cette modification est autolimitée par l'architecture 1T/1R elle-même : lorsque la résistance de l'élément résistif diminue, la tension à ses bornes diminue. Ainsi, la diminution de la résistance entraîne un "ralentissement" du phénomène de commutation vers l'état LRS [2]. Ce phénomène s'arrête donc de lui-même lorsque la tension aux bornes de l'élément résistif devient suffisamment faible (au moins sur l'échelle de temps considérée¹⁵). On note que cette tension V_c à laquelle la commutation vers l'état LRS s'arrête ne dépend pas de la limitation en courant utilisée. Cette observation a été également faite par plusieurs auteurs [1,4] sur une grande variété de dispositifs (cellules mémoires unipolaires ou bipolaires, intégrant divers oxydes et différents couples d'électrodes). La valeur de 0,35 V semble avoir un caractère "universel", indépendamment de la nature du dispositif mémoire [5–12]. Une analyse plus approfondie sera proposée dans le Chapitre IV.

¹⁵ Fantini *et al.* [3] ont montré que, dans le cas de mesures en mode impulsionnel, la tension V_c dépend de la limitation en courant. Pour des temps longs équivalents à l'échelle de temps utilisée en mode quasi-statique, cette constante ne dépend plus de la limitation en courant.

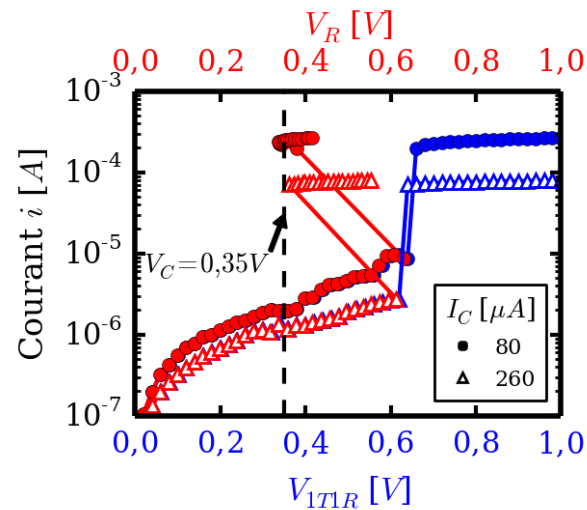


Figure III.15. Caractéristique I-V aux bornes de l'élément résistif pendant une opération de set (courbe rouge) extraite à partir de celle mesurée sur la cellule mémoire 1T/1R (courbe bleue).

En résumé, la maîtrise de la limitation en courant I_C pendant l'opération de set permet de contrôler la résistance de l'état LRS. Dans le mécanisme de commutation communément admis (cf. Chapitre II), la croissance d'un filament conducteur semble être principalement contrôlée par la tension aux bornes de l'élément résistif (via le champ électrique et la température). Il est donc raisonnable que la croissance de filament s'achève lorsque cette tension atteint la valeur fixe V_C , et ce quelle que soit la limitation en courant utilisée. Ainsi, l'élément résistif pouvant être assimilé à une simple résistance linéaire dans l'état LRS, on obtient la relation "universelle" suivante :

$$(6) \quad R_{LRS} \cdot I_C = V_C = 0,35V$$

3.1.2. Influence sur l'opération de reset

L'influence de la limitation en courant a ensuite été étudiée sur l'opération de reset effectuée sur les états LRS précédemment atteints. Le courant de reset a été extrait des caractéristiques courant-tension : la Figure III.16 présente l'évolution du courant de reset en fonction de la limitation en courant utilisée. Une relation de proportionnalité est observée entre ces deux courants : le courant nécessaire pour effacer la cellule mémoire I_{Reset} est proche de la limitation en courant I_C utilisée. En complément, la distribution statistique des tensions de reset V_{Reset} extraites¹⁶ est présentée sur la Figure III.16b. Cette distribution montre que les tensions de reset sont proches de la tension $V_C = 0,35V$, en accord avec les conclusions de la partie précédente. Pendant l'opération de set, la commutation vers l'état LRS s'arrête lorsque que la tension V_C est atteinte aux bornes de l'élément résistif. Pendant l'opération de reset, la commutation vers l'état HRS commence lorsque cette même tension (en valeur absolue) $V_{Reset} \approx V_C$ est atteinte. Comme l'élément résistif se comporte comme une simple résistance dans l'état LRS, il est normal de retrouver $I_{Reset} \approx I_C$. Cette loi a été vérifiée sur une grande variété de cellules mémoires OxRRAM, au fonctionnement aussi bien bipolaires qu'unipolaires [1,4].

¹⁶ Les tensions de reset sont extraites des caractéristiques I-V aux bornes de l'élément résistif selon la méthode présentée précédemment (cf. Chapitre III.2.1.5).

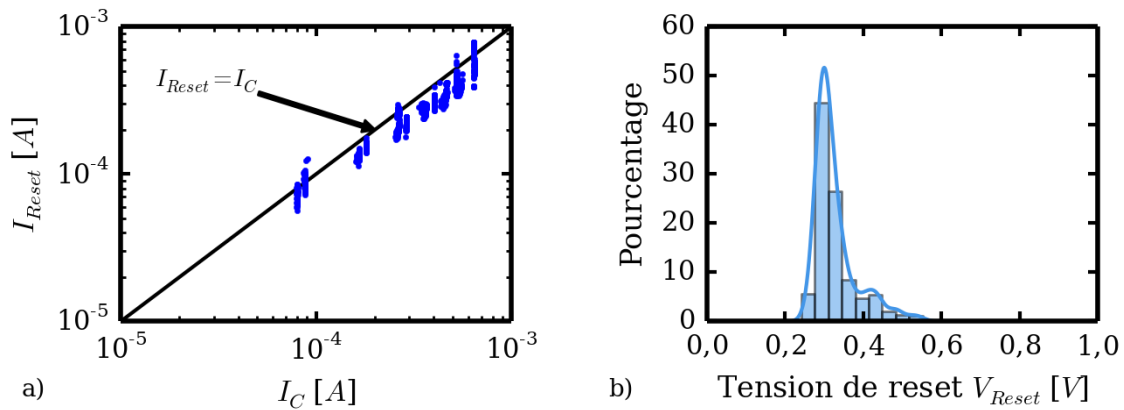


Figure III.16. a) Evolution du courant de reset I_{Reset} en fonction de la limitation en courant I_C utilisée pendant l'opération de set précédente. b) Distribution statistique des tensions de reset déduites des caractéristiques courant-tension extraites aux bornes de l'élément résistif.

En conclusion, la limitation en courant permet de contrôler le niveau de résistance des états LRS et HRS, le courant de reset I_{Reset} étant égal au courant de compliance I_C . Cela n'influe pas sur la fenêtre de programmation (rapport R_{HRS}/R_{LRS}) qui reste constante.

3.2. Tension d'arrêt de l'opération de reset

A l'instar de l'étude de l'influence de la limitation en courant, des cycles en mode quasi-statique ont été appliqués avec différentes conditions de reset. Une limitation en courant I_C fixe de $300 \mu A$ a été utilisée et la tension d'arrêt de l'opération de reset $V_{ResetStop}$ a été modulée sur une plage allant de 0,5 à 1,6 V.

3.2.1. Influence sur la résistance des états LRS et HRS

L'évolution de la résistance des états LRS et HRS en fonction de la tension d'arrêt de l'opération de reset $V_{ResetStop}$ est présentée sur la Figure III.17. La résistance de l'état LRS (courbe rouge) est, de manière évidente, indépendante de la tension utilisée lors de l'opération de reset. En revanche, la résistance de l'état HRS (courbe bleue) est fortement dépendante des conditions utilisées lors de l'opération de reset. Pour des tensions d'arrêt de reset faibles, la résistance dans l'état HRS est très peu différente de celle de l'état LRS. Dans ce cas, la tension $V_{ResetStop}$ est inférieure ou très proche de la tension à laquelle la commutation de reset commence ($V_{Reset} \approx 0,35$ V) et elle ne permet pas une augmentation significative de la résistance de l'élément résistif. Lorsque la tension d'arrêt augmente, on note une augmentation de la résistance de l'état HRS : plus la tension d'arrêt $V_{ResetStop}$ est élevée, plus la résistance de l'état HRS est grande.

Cette augmentation de la résistance de l'état HRS avec la tension d'arrêt de reset $V_{ResetStop}$ est cohérente avec la diminution progressive du courant traversant la cellule mémoire lorsque que la tension aux bornes de l'élément résistif augmente (cf. caractéristiques I-V de l'opération de reset présentées sur la Figure III.17b). Ainsi, plus la tension d'arrêt de reset est grande (en valeur absolue), plus le courant traversant la cellule mémoire à la fin de l'opération de reset est faible et plus la résistance de l'état HRS est grande. Il est intéressant de noter que ce comportement est caractéristique d'un fonctionnement bipolaire. Pour les éléments résistifs unipolaires étudiés dans le

Chapitre II, la diminution extrêmement brutale du courant pendant l'opération de reset ne permet pas de contrôler aussi facilement la résistance de l'état HRS.

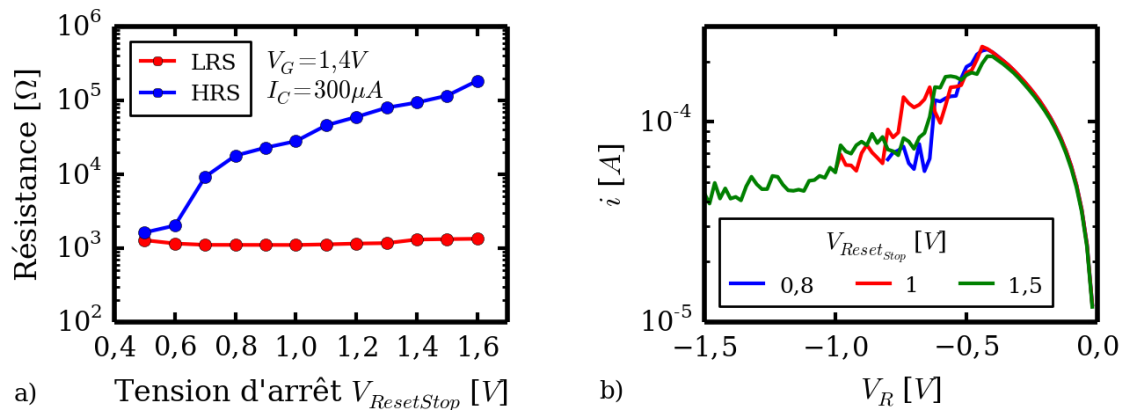


Figure III.17. a) Evolution de la valeur moyenne de la résistance des états LRS et HRS en fonction de la tension d'arrêt $V_{ResetStop}$ utilisée lors de l'opération de reset (cycles effectués en mode quasi-statique). b) Caractéristiques courant-tension de l'opération de reset mesurées pour différentes tensions d'arrêt $V_{ResetStop}$.

Il est donc possible, en modifiant la tension d'arrêt de l'opération de reset, de contrôler la résistance de l'état HRS et, *de facto*, la fenêtre de programmation. La Figure III.18 présente l'évolution de la fenêtre de programmation en fonction de la tension d'arrêt $V_{ResetStop}$.

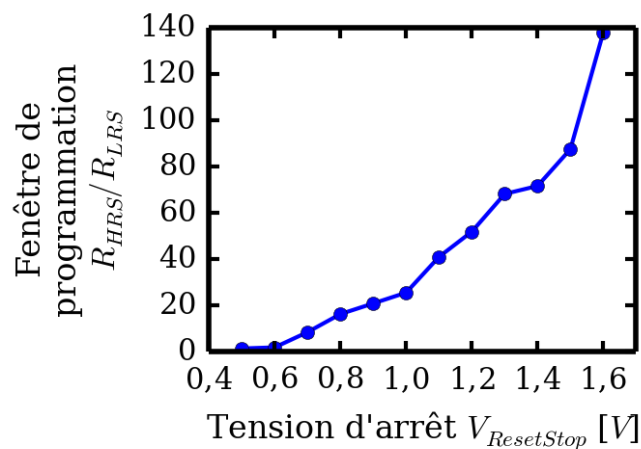


Figure III.18. Largeur de la fenêtre de programmation en fonction de la tension d'arrêt de reset $V_{ResetStop}$, pour une limitation en courant $I_C = 300 \mu A$.

La possibilité de contrôle de la résistance de l'état HRS avec la tension d'arrêt de l'opération de reset a ensuite été étudiée de manière plus approfondie. Une expérience supplémentaire a été menée pour savoir si l'opération de reset peut être interrompue puis reprise. Pour cela, une série d'opérations de reset avec une tension d'arrêt croissante a été appliquée successivement sur une cellule mémoire placée dans l'état LRS. Les résultats présentés sur la Figure III.19 montrent que l'opération de reset peut être interrompue et reprise autant de fois qu'on le souhaite. La reprise de l'opération de reset (*i.e.* observation d'une augmentation de résistance) est effective lorsque la différence de potentiel aux bornes de l'élément résistif est supérieure aux tensions appliquées

précédemment. Il semble donc que la différence de potentiel aux bornes de l'élément résistif soit le seul facteur contrôlant la modification de la résistance de la cellule pendant l'opération de reset.

La résistance d'une cellule dans l'état HRS pouvant être augmentée en effectuant une opération de reset avec une tension d'arrêt $V_{ResetStop}$ supérieure à celle de l'opération de reset précédente, il est possible d'exploiter cette particularité pour stocker plus de 2 états de résistance dans une même cellule.

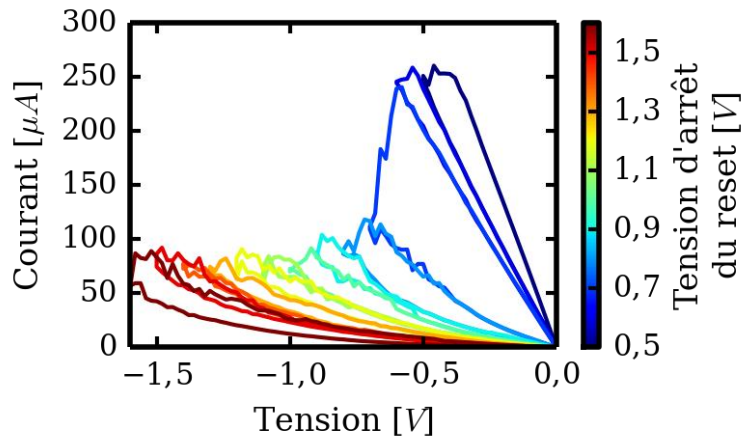


Figure III.19. Caractéristiques courant-tension mesurées sur une même cellule à l'aide d'opérations de reset effectuées successivement avec une tension d'arrêt $V_{ResetStop}$ croissante.

3.2.2. Influence sur l'opération de set

Dans un second temps, il est apparu important d'appréhender l'influence de la tension d'arrêt $V_{ResetStop}$ sur les caractéristiques de l'opération de set ultérieure. La Figure III.20 présente l'évolution de la tension de set en fonction de la résistance de l'état HRS atteinte à l'issue de différentes conditions de reset. On observe une corrélation entre la tension de set et la résistance HRS, la tension de set étant d'autant plus élevée que la résistance de l'état HRS est grande. Ce résultat confirme les observations faites sur les tensions d'électroforming des structures 1R étudiées dans le Chapitre II (cf. Chapitre II.2.2.1.1). L'opération de set, pouvant être considérée comme un claquage diélectrique (réversible) de l'oxyde, dépend fortement du courant de fuite et donc de la résistance de l'état initial. Un oxyde plus résistif présente une tension au claquage plus élevée. Un comportement similaire a déjà été reporté par Nardi *et al.* [4].

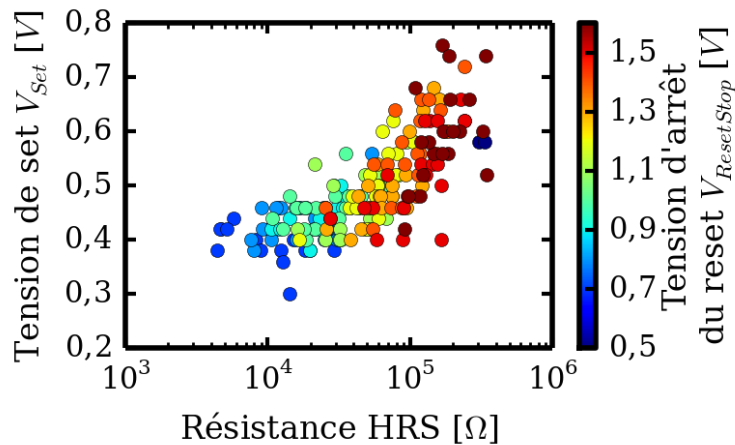


Figure III.20. Dépendance de la tension de set au regard de la résistance de l'état HRS initial. La variation de la résistance de l'état HRS a été obtenue en modifiant la tension d'arrêt de l'opération de reset antérieure.

En résumé, durant l'opération de reset, le contrôle de la différence de potentiel maximale aux bornes de la cellule mémoire permet d'obtenir différents niveaux de résistance dans l'état HRS, avec, par voie de conséquence, la possibilité d'ajuster la fenêtre de programmation entre 1 et 2 décades. Néanmoins, cette modification de la résistance de l'état HRS influence sensiblement la tension de l'opération de set suivante.

3.3. Modèle de conduction filamenteire permettant d'appréhender l'influence des paramètres électriques de programmation

Cette étude des paramètres de programmation sur le fonctionnement des cellules mémoires 1T/1R a permis d'appréhender le degré de contrôle de la fenêtre de programmation. La limitation en courant I_c utilisée pendant l'opération de set et la tension maximale appliquée pendant l'opération de reset $V_{ResetStop}$ permettent de contrôler le niveau de résistance des états LRS et HRS (Figure III.21). La limitation en courant, ajustée par la tension V_G appliquée sur la grille du transistor MOS pendant l'opération de set, modifie le niveau de résistance des deux états (la fenêtre de programmation restant cependant quasiment constante). Par ailleurs, la tension maximale appliquée pendant l'opération de reset permet, quant à elle, de contrôler la largeur de la fenêtre de programmation. Ce dernier paramètre permet de modifier la résistance de l'état HRS tout en laissant la résistance LRS inchangée.

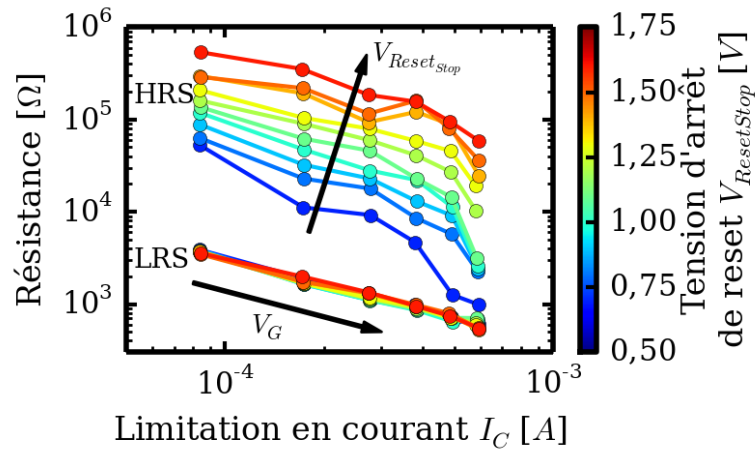


Figure III.21. Dépendance de la résistance des états LRS et HRS au regard des différents paramètres de programmation : limitation en courant I_C pendant l'opération de set et tension maximale $V_{ResetStop}$ appliquée aux bornes de la cellule mémoire pendant l'opération de reset.

Cette modification de la résistance des états LRS et HRS permet d'obtenir des informations sur les caractéristiques de ces deux états. Comme cela a déjà été mentionné dans le Chapitre II, il est communément admis que la commutation de résistance repose sur un mécanisme filamentaire [13]. Cette hypothèse est confortée par l'invariance des caractéristiques électriques des cellules mémoires OxRRAM au regard de la surface du dispositif (Figure III.22). En effet, des cycles en mode quasi-statique répétés sur des éléments résistifs 1R $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}^{17}$ de différentes surfaces montrent que les tensions de commutation et la résistance des états LRS et HRS ne dépendent pas de la surface de l'élément résistif lui-même [14]. Ces résultats tendent à montrer qu'une fois l'opération d'électroforming effectuée, une zone conductrice localisée (ou filament) est créée au sein de l'oxyde. La commutation de l'état LRS vers l'état HRS permet ensuite d'augmenter la résistance de cette zone, sans modification de la conductivité du reste de l'oxyde environnant. Partant de cette hypothèse de commutation filamentaire, la modulation de la résistance des états LRS et HRS en fonction des conditions de programmation pourrait être attribuée à une modification de la morphologie du filament conducteur.

¹⁷ Des cellules mémoires 1T/1R de surface variable n'étant pas disponibles, l'étude a été menée sur les éléments résistifs 1R étudiés dans le chapitre II.

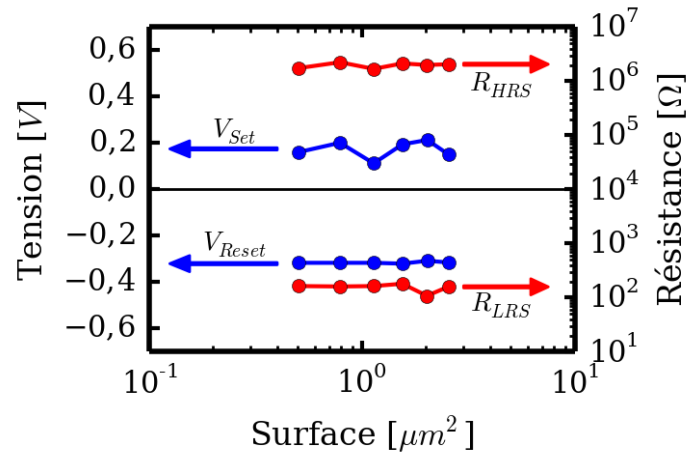


Figure III.22. Dépendance des tensions de commutation (courbes bleues, axe de gauche) et de la résistance des états LRS et HRS (courbes rouges, axe de droite) avec la surface de l'élément résistif 1R formé par l'empilement TiN\HfO₂Ti.

L'influence de la limitation en courant I_c sur la résistance de l'état LRS peut être modélisée, assez simplement, par une modification du rayon du filament conducteur (de forme cylindrique). Ainsi, plus le courant de compliance I_c est élevé, plus le rayon du filament R_{FC} est grand (Figure III.23). En supposant que, sur la plage de variation de la limitation en courant utilisée, la conductivité du filament reste constante, la résistance du filament conducteur est alors inversement proportionnelle à sa section. Ainsi, plus le rayon du filament est grand, plus sa résistance est faible :

$$(7) \quad R_{LRS} = \frac{e}{\sigma \cdot S} = \frac{e}{\sigma \cdot \pi \cdot R_{FC}^2}$$

Où :

- σ [$\Omega^{-1} \cdot m^{-1}$] : conductivité du filament
- e [m] : épaisseur de la couche d'oxyde
- S [m²] : section du filament
- R_{FC} [m] : rayon du filament

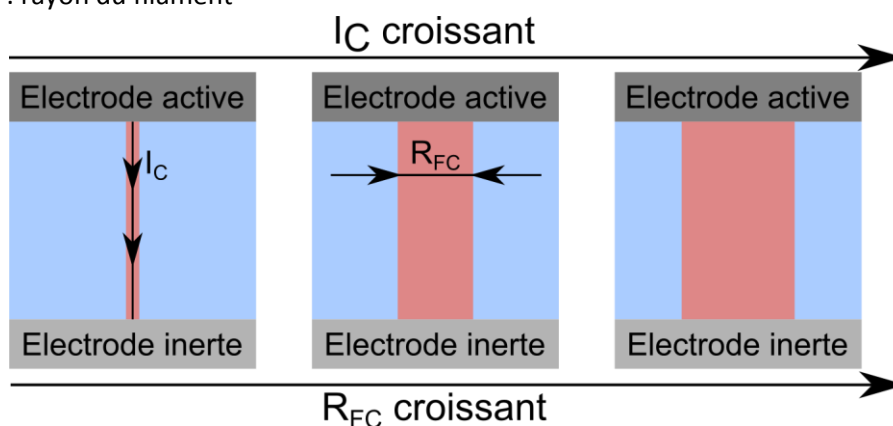


Figure III.23. Schéma expliquant la corrélation entre la limitation de courant I_c et le rayon du filament conducteur R_{FC} .

Pour l'état HRS, deux hypothèses sont envisageables (Figure III.24) :

- Hypothèse no. 1 : l'opération de reset modifie uniquement le rayon du filament conducteur. Une augmentation de la tension maximale de l'opération de reset entraîne une diminution du rayon du filament et *de facto* une augmentation de sa résistance ;
- Hypothèse no. 2 : l'opération de reset conduit à la rupture du filament. Dans ce cas, une augmentation de la tension maximale appliquée pendant l'opération de reset entraîne une ouverture plus grande entre les deux brins du filament (aussi appelé "gap").

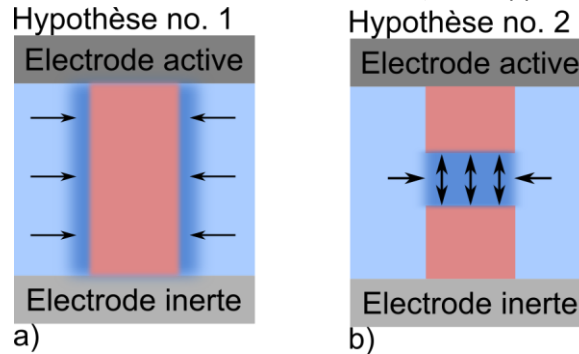


Figure III.24. Représentation schématique des deux situations permettant de décrire l'état HRS consécutivement à l'opération de reset : a) diminution de la section du filament ; b) ouverture d'un "gap" entre les deux brins restants du filament.

A noter que ces deux hypothèses sont partiellement compatibles : en effet, le mécanisme de l'hypothèse no. 1 peut être appliqué à l'hypothèse no. 2 pour décrire l'ouverture du gap au sein du filament. Ces deux hypothèses ont également été proposées dans la littérature [4,15–20].

Néanmoins, cette description d'un filament conducteur cylindrique de rayon uniforme est simple, voire simpliste. Une description plus réaliste du chemin conducteur peut être proposée en s'appuyant sur les travaux de modélisation de la conduction post-claquage développée dans la littérature [21,22]. Dans cette description le filament présente localement une constriction avec une résistivité qui domine celle des autres parties du filament (Figure III.25). Au niveau de cette zone de constriction, la conduction peut être considérée comme quantique à une dimension en raison des faibles dimensions de la constriction, d'où le nom de cette approche : QPC, *i.e.* quantum point contact (*cf.* Chapitre I.3.3.2). Le confinement des porteurs de charges dans cette zone de constriction provoque une quantification des niveaux d'énergie et se traduit par une augmentation locale de la résistivité. De cette manière la modulation de la zone de constriction permet d'expliquer la variation de la résistance du filament consécutive à l'utilisation d'une limitation en courant plus ou moins élevée. Ici encore, cette hypothèse permettant de tenir compte de l'augmentation de la résistance du filament lorsque son rayon diminue, n'est pas incompatible avec l'ouverture du filament pour les états HRS. Lorsque le rayon du filament devient suffisamment fin, un gap peut être ouvert.

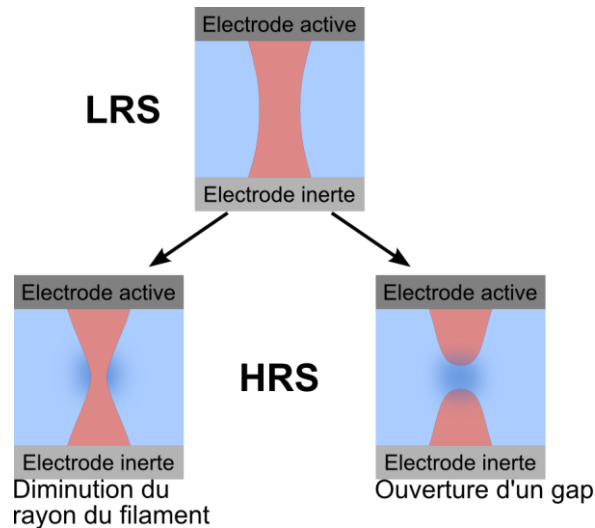


Figure III.25. Représentation schématique des différents états de résistance. L'état LRS peut être associé à l'existence d'un filament conducteur présentant localement une zone de constriction. La modification de cette zone de constriction peut amener à deux types d'état HRS, l'un correspondant à une diminution supplémentaire du rayon de la constriction, l'autre associé à l'ouverture d'un gap entre les deux brins restants du filament.

3.4. Conditions de programmation standard

Cette étude sur l'influence des paramètres de programmation sur le niveau de résistance des états LRS et HRS permet de définir des conditions de programmation standard. Dans la suite du Chapitre III et sauf mention contraire, les conditions suivantes seront utilisées pour les opérations de set et de reset.

Opération	V_G [V]	V_{CE} [V]	V_{CT} [V]	I_C [μA]	Résistance obtenue [$k\Omega$]
Set	1,5	1	0	350	≈ 1 à 2
Reset	3	0	1,5	N.A.	≈ 20 à 300

Table III.1. Conditions de programmation standard utilisées pour les opérations de set et de reset effectuées en mode quasi-statique ou en mode impulsionnel.

Dans le cas des opérations effectuées en mode quasi-statique, les tensions indiquées correspondent aux valeurs maximales des rampes appliquées. Pour les mesures en mode impulsionnel, il s'agit de la tension des impulsions de forme rectangulaire.

4. Analyses des performances

Après avoir analysé l'influence des paramètres de programmation sur le fonctionnement des cellules mémoire OxRRAM 1T/1R, il est apparu important d'appréhender leurs performances. Cette analyse repose sur deux parties :

- Analyse des performances des opérations de commutation de résistance ;
- Etude de la stabilité des états LRS et HRS.

4.1. Performances des opérations de commutation de résistance

L'analyse des performances des opérations de commutation de résistance vise à déterminer l'aptitude des cellules mémoires OxRRAM à être programmées de manière reproductible. Pour cela une étude de la variabilité des états LRS et HRS est d'abord menée afin d'appréhender leur variation d'un cycle à l'autre (aussi appelée variabilité "cycle à cycle"). Cette reproductibilité est ensuite analysée sur un grand nombre de cycles dans le but d'appréhender la fiabilité des cellules mémoire. Enfin, une analyse de la commutation en mode impulsionnel avec un temps d'impulsion court est proposée afin d'évaluer les performances de la commutation de résistance lorsque de faibles quantités d'énergie sont fournies à la cellule mémoire.

4.1.1. Etude de la variabilité

L'analyse de la variabilité a nécessité un échantillon statistique représentatif : 1 000 cycles en régime impulsionnel ont été appliqués sur 7 cellules mémoires distinctes. Entre chaque opération de set ou de reset, la résistance de l'élément résistif a été mesurée en mode quasi-statique. Les opérations de set et de reset ont été effectuées en utilisant des impulsions de forme rectangulaire de 10 μ s de largeur temporelle.

4.1.1.1. Variabilité de la résistance des états LRS et HRS

Les conditions de programmation standard définies dans le paragraphe 3.4 ont été utilisées et la variabilité de la résistance des états LRS et HRS a été calculée pour tous les cycles et sur toutes les cellules mémoires testées (*i.e.* les variabilités "cycle à cycle" et "cellule à cellule" n'ont pas été discriminées à ce stade). Les distributions cumulées de la résistance des états LRS et HRS sont présentées sur la Figure III.26a. A l'instar des résultats obtenus sur les cellules 1R dans le Chapitre II (*cf.* Chapitre II.2.3.2), une importante dissemblance de variabilité est observée entre ces deux états. Une seconde représentation de ces distributions est proposée sur la Figure III.26b, l'échelle en déviation standard σ permettant de visualiser plus aisément les queues de distributions (*cf.* paragraphe 2.2.2). Ainsi, la résistance de l'état LRS présente une variabilité assez faible et à 3σ toutes les résistances mesurées sont comprises entre 2 et 4,4 k Ω . En revanche, la résistance de l'état HRS est beaucoup plus dispersée, avec, à 3σ , une distribution de résistance s'étalant de 14 à 180 k Ω .

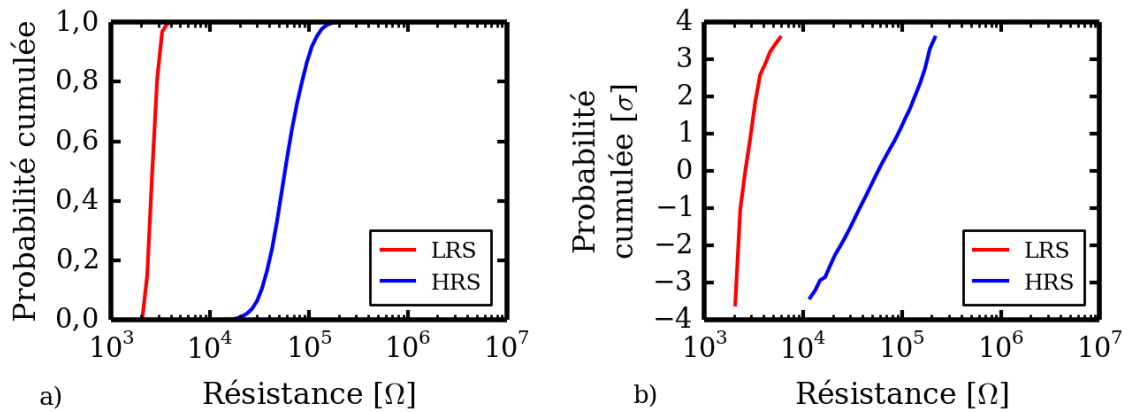


Figure III.26. Distributions cumulées de la résistance des états LRS et HRS représentées a) en échelle linéaire ou b) en échelle de déviation standard σ . 1 000 cycles ont été appliqués sur 7 cellules mémoires distinctes (ces distributions intègrent de fait les variabilités "cycle à cycle" et "cellule à cellule").

4.1.1.2. Influence de la limitation en courant sur la variabilité

Cette différence de comportement entre les états LRS et HRS a été analysée plus en détail en faisant varier la limitation en courant I_C durant l'opération de set. Une limitation en courant de 50 à 500 μA (au lieu de 350 μA dans les conditions de programmation standard) a été obtenue en faisant varier la tension V_G appliquée sur la grille du transistor MOS. Pour l'opération de reset, les conditions définies dans le paragraphe 3.4 ont été utilisées. Les distributions cumulées, en échelle de déviation standard σ , de la résistance des états LRS et HRS obtenus sont présentées sur la Figure III.27. Conformément aux observations précédentes, l'augmentation du courant de compliance I_C entraîne une diminution de la résistance des états LRS et HRS. On constate également que le courant de compliance influe sur la variabilité de la résistance, en particulier celle de l'état LRS. En effet, pour des courants de compliance élevés (courbes dans les tons de rouge-orange), les distributions cumulées sont très resserrées, alors que pour une limitation en courant inférieure à 100 μA (courbes dans les tons de vert-bleu), les distributions sont beaucoup plus dispersées.

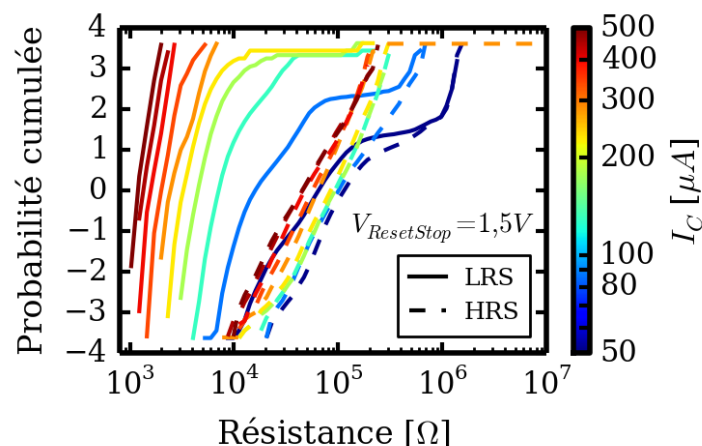


Figure III.27. Distributions cumulées en échelle de déviation standard σ de la résistance des états LRS (courbes pleines) et HRS (courbes pointillées) obtenues à partir de 1 000 cycles appliqués sur 7 cellules mémoires, pour un courant de compliance variable lors de l'opération de set.

Cette modification de la variabilité de la résistance dans l'état LRS avec la compliance en courant peut être expliquée en s'appuyant sur le modèle filamentaire présenté dans le paragraphe 3.3 et schématisé sur la Figure III.25 [3]. La variabilité "cycle à cycle" de la résistance de l'état LRS peut être attribuée à une fluctuation du nombre de défauts (e.g. lacunes d'oxygène) constituant le filament conducteur. Ainsi, pour un fort courant de compliance, le rayon de la zone de constriction est grand. Par conséquent, une légère modification du nombre de défauts constituant le filament n'entraîne qu'une modification mineure du rayon de la constriction, dont l'influence sur la résistance de la cellule est faible (Figure III.28a). En revanche, pour un faible courant de compliance, le rayon de la zone de constriction est très faible, et par voie de conséquence, très sensible à une variation du nombre de défauts. Ainsi, une petite fluctuation du nombre de défauts entraîne une importante modification du rayon du filament et donc une grande variation de la résistance de la cellule (Figure III.28b).

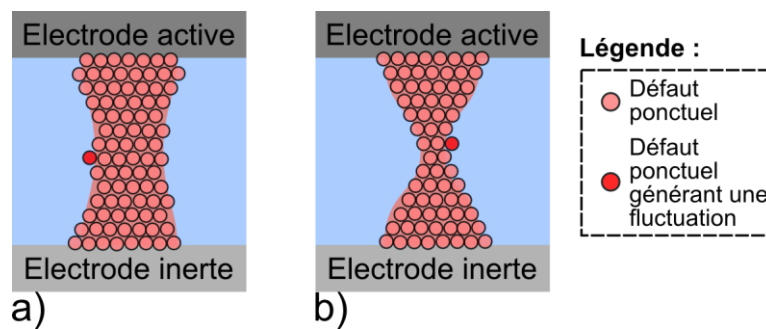


Figure III.28. Schéma illustrant l'influence de la fluctuation du nombre de défauts constituant le filament sur le rayon de la zone de constriction pour des états LRS obtenus avec : a) une limitation en courant élevée (i.e. filament avec une constriction large) ; b) une limitation en courant faible (i.e. un filament avec une constriction étroite).

La variabilité de la résistance de l'état HRS peut, quant à elle, être expliquée de deux manières :

- Dans l'hypothèse où le filament n'est pas rompu, l'explication invoquée pour l'état LRS reste valable. Dans l'état HRS, le rayon du filament est faible et *de facto* une petite variation du rayon entraîne un grand changement de résistance. De ce fait, il n'est pas surprenant d'observer des variabilités similaires de la résistance de l'état HRS et la résistance des états LRS atteints avec une compliance en courant faible. Dans ces deux cas, la zone de constriction est étroite.
- Dans l'hypothèse où le filament est rompu avec la formation d'un gap entre les deux brins restants, l'importante variabilité de la résistance de l'état HRS peut être attribuée à une modification de l'épaisseur du gap. En supposant un mécanisme de conduction tunnel de type Fowler-Nordheim [23], le courant est une fonction exponentielle de l'épaisseur du gap (d) à franchir :

$$(8) \quad I_{\text{Tunnel}} = S \cdot \frac{q^3}{16\pi\hbar} \cdot \frac{m_e}{m_{\text{Gap}}} \cdot \frac{1}{\phi} \cdot \left(\frac{V}{d}\right)^2 \cdot \exp\left(-\frac{4}{3} \cdot \frac{\sqrt{2 \cdot m_{\text{Gap}}}}{q \cdot \hbar} \cdot \phi^{\frac{3}{2}} \cdot \frac{d}{V} \cdot \left(1 - \left(1 - \frac{q \cdot V}{\phi}\right)^{\frac{3}{2}}\right)\right)$$

Avec :

- $S [m^2]$: section du filament au niveau du gap
- $q [C]$: charge élémentaire
- $\hbar [J \cdot s]$: constante de Planck réduite
- $m_e [kg]$: masse de l'électron

- m_{Gap} [kg] : masse effective de l'électron dans le gap
- ϕ [J] : hauteur de barrière "vue" par les électrons
- d [m] : épaisseur du gap
- V [V] : différence de potentiel aux bornes du gap

Cette hypothèse est en accord avec les résultats expérimentaux présentés précédemment : une analyse de la distribution de la résistance des états HRS a permis de montrer qu'elle suit une loi log-normale (Figure III.29), et ce même pour les queues de distribution.

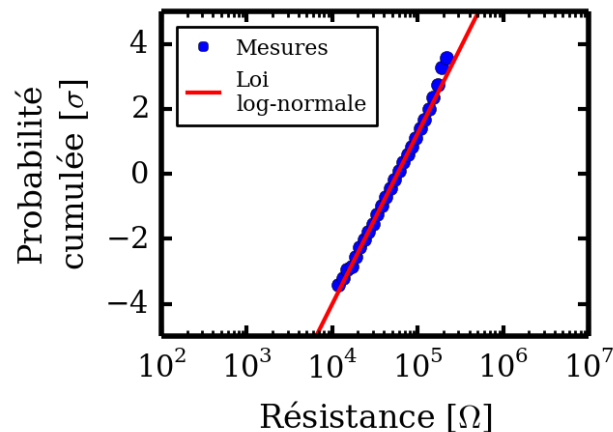


Figure III.29. Distribution cumulée de la résistance des états HRS et sa modélisation par une loi log-normale en échelle de déviation standard.

Cette observation irait dans le sens de l'hypothèse d'un mode de conduction tunnel à travers le gap formé entre les deux brins du filament. Selon l'expression du courant Fowler-Nordheim présentée précédemment dans l'équation (8), si l'épaisseur du gap d suit une loi normale alors le courant et la résistance de l'état HRS suivent une loi log-normale. Il est à noter que des variations selon des lois log-normales ont également été observées sur des jonctions magnétiques utilisées pour leur propriété de magnéto-résistance tunnel [24].

Même si cette hypothèse de conduction tunnel à travers le gap est capable de reproduire la distribution de la résistance de l'état HRS observée, la première hypothèse ne peut pas être totalement écartée. En effet, des études récentes basées sur l'approche QPC proposées par Goux *et al.* [25,26] et Raghavan *et al.* [27–29] montrent, que la variabilité de la résistance de l'état HRS ne peut être expliquée que par la présence de ces deux hypothèses. A l'aide d'une analyse détaillée des caractéristiques courant-tension et du bruit aléatoire (*i.e.* RTN, Random Telegraph Noise) mesurés sur des états HRS, il a été montré que ces deux hypothèses sont acceptables. Pour les cycles où la résistance de l'état HRS est relativement faible, l'hypothèse d'un filament non rompu est satisfaisante. En revanche, pour les cycles où la résistance de l'état HRS est très grande, seule l'hypothèse d'un filament rompu permet de reproduire les observations.

De plus, le mode de conduction tunnel à travers le gap n'est pas le seul proposé dans la littérature. D'autres approches utilisent un mode de conduction tunnel assisté par pièges pour modéliser le courant à travers l'oxyde (*cf.* Chapitre I.3.3.2). Dans ce cas, les états LRS et HRS sont décrits de la même manière par une distribution plus ou moins dense de défauts (*e.g.* lacunes d'oxygène) présents dans l'oxyde [18,30,31]. Dans cette hypothèse, il est également possible d'obtenir des distributions log-normales [32].

4.1.1.3. Etude de la variabilité "cellule à cellule"

Jusqu'ici, la variabilité a été analysée sans dissocier les variabilités "cycle à cycle" et "cellule à cellule". A présent, une analyse de la variabilité "cellule à cellule" est proposée. Les distributions cumulées en échelle de déviation standard σ de la résistance des états LRS et HRS mesurée sur chaque cellule mémoire dans les conditions de programmation standard sont présentées sur la Figure III.30. Pour les 6 cellules mémoires, des variabilités tout à fait comparables sont observées pour les états LRS et HRS, même si leur valeur moyenne varie sensiblement.

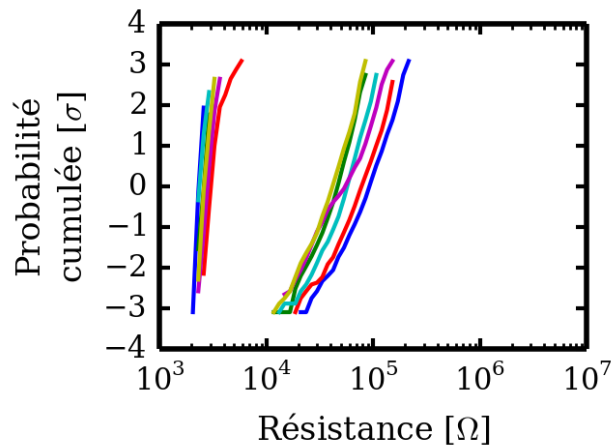


Figure III.30. Distributions cumulées en échelle de déviation standard σ de la résistance des états LRS et HRS obtenues sur les 1 000 cycles mesurés sur 6 cellules mémoires dans les conditions de programmation standard.

Cet écart de valeur moyenne entre les cellules pourrait être attribué à une différence de morphologie du filament conducteur que chacune d'elles comporte. Cela expliquerait que la variabilité "cycle à cycle" intrinsèque au fonctionnement des mémoires de type OxRRAM reste similaire mais que la résistance moyenne variable "cellule à cellule" soit différente. Il faut toutefois noter que la variation des procédés de fabrication est également une source supplémentaire de la variabilité "cellule à cellule", celle-ci pouvant induire une fluctuation sur la formation du filament conducteur lors de l'opération d'électroforming. Par exemple, certaines études ont montré que la variabilité "cellule à cellule" est due à une différence des caractéristiques microscopiques du filament conducteur générées pendant l'opération d'électroforming [33,34]. Ainsi, des opérations d'électroforming optimisées pourraient permettre de mieux maîtriser ces caractéristiques et assurer une meilleure uniformité des performances.

4.1.1.4. Algorithmes de programmation visant la réduction de la variabilité

Comme nous venons de le voir, l'état HRS présente la plus forte variabilité, celle-ci étant néfaste au fonctionnement et à la fiabilité de millions de cellules mises en matrice dans une mémoire non-volatile. Pour illustration, si l'état HRS présente une résistance trop faible, il ne sera pas discriminé de l'état LRS, entraînant ainsi une erreur d'interprétation. Même si cette variabilité semble être intrinsèque au fonctionnement de la mémoire OxRRAM [3], il est possible de diminuer la variabilité en utilisant différents algorithmes de programmation.

1^{ère} méthode : "cyclage intelligent"

La première méthode de réduction de la variabilité consiste à vérifier, après chaque opération, que la cellule mémoire présente bien le niveau de résistance correspondant à l'état dans lequel elle a été programmée. Si tel n'est pas le cas, l'opération de programmation (set ou reset) est réitérée autant de fois que nécessaire et jusqu'à obtention d'un niveau de résistance conforme aux attentes.

Cet algorithme de programmation a été utilisé lors d'une séquence de 10^4 cycles appliqués sur 3 cellules mémoires différentes. Pour l'état LRS, un niveau de résistance seuil de $3\text{ k}\Omega$ a été fixé (*i.e.* l'opération de set est répétée tant que la résistance est supérieure au seuil), et pour l'état HRS, le niveau de résistance seuil a été placé à $50\text{ k}\Omega$ (*i.e.* l'opération de reset est répétée tant que la résistance reste inférieure au seuil). Pour éviter un blocage du test sur une cellule défectueuse, le nombre d'itérations a cependant été limité à 10. L'effet bénéfique de ce "cyclage intelligent", déjà mentionné dans le Chapitre II (*cf.* Chapitre II.3.2.3), est illustré sur la Figure III.31a qui présente l'évolution de la résistance des états LRS et HRS en fonction du nombre de cycles. On constate qu'une large fenêtre de programmation est obtenue et que l'état HRS est parfaitement discriminé de l'état LRS. Les distributions cumulées de la résistance des états LRS et HRS, représentées en échelle de déviation standard σ , sont illustrées sur la Figure III.31b. En comparaison des résultats obtenus avec un cyclage conventionnel (*cf.* Figure III.26b), on constate une augmentation significative de la largeur de la fenêtre de programmation. A 3σ , la résistance de l'état LRS est inférieure à $3\text{ k}\Omega$ et celle de l'état HRS supérieure à $50\text{ k}\Omega$ conformément aux seuils fixés. Ainsi, même si cette méthode ne permet pas d'améliorer la variabilité de la résistance des états LRS et HRS, l'utilisation d'itérations supplémentaires permet une discrimination non ambiguë des deux états à chaque cycle de programmation.

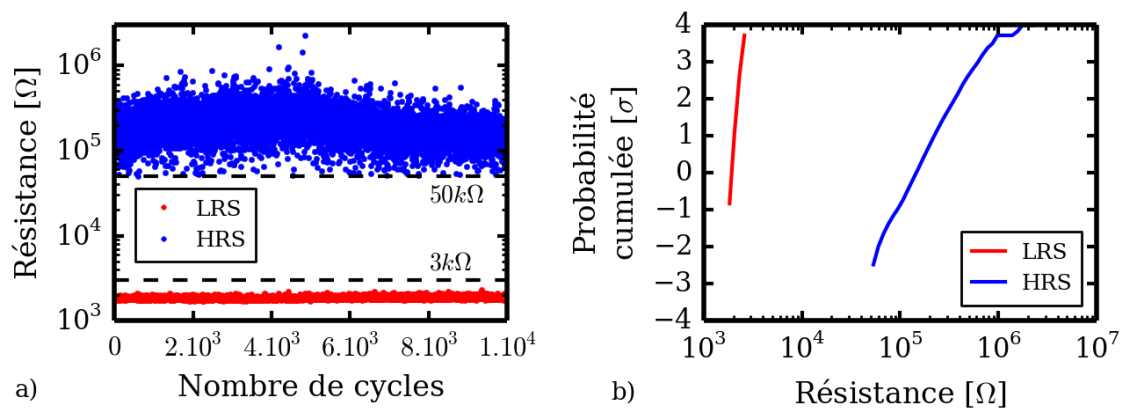


Figure III.31. Résultats du "cyclage intelligent" : a) évolution de la résistance des états LRS et HRS en fonction du nombre de cycles appliqués ; b) distributions cumulées de la résistance représentées en échelle de déviation standard.

Le nombre d'itérations nécessaires à la commutation de résistance (vers l'état LRS ou vers l'état HRS) a été enregistré. La Table III.2 présente le pourcentage du nombre d'itérations nécessaires pour effectuer avec succès les opérations de set ou de reset. L'opération de set a toujours été effectuée avec succès dès la première itération. En revanche, pour l'opération de reset, même si dans 97,8% des cas une seule itération suffit, il arrive dans 2% des cas que deux itérations soient nécessaires. Sur les 10^4 cycles effectués sur 3 cellules mémoires, seules 50 opérations de reset (0,167%) ont nécessité l'utilisation de 3 itérations et plus.

Nombre d'itérations	Set	Reset
1	100%	97,8%
2	0%	1,99%
3 et plus	0%	0,167%

Table III.2. Pourcentage du nombre d'itérations nécessaires pour effectuer avec succès les opérations de set et de reset.

En conclusion, cet algorithme de programmation intelligente permet d'obtenir des bons résultats. En comparaison d'un cyclage conventionnel, cette méthode n'améliore pas la variabilité de la résistance des états LRS et HRS mais permet d'obtenir un déplacement de la distribution de la résistance de l'état HRS vers des valeurs plus élevées permettant *de facto* d'élargir la fenêtre de programmation. Néanmoins, la vérification nécessaire après chaque tentative est relativement coûteuse en temps.

2^{ème} méthode : exploitation de deux niveaux de résistance dans l'état LRS

Comme nous venons de le voir, le cyclage intelligent permet une discrimination non ambiguë des deux états de résistance mais peut nécessiter, dans certains cas, plusieurs itérations coûteuses en temps. Une alternative permettant également une réduction de la variabilité peut être proposée. Nous avons vu dans le paragraphe 3.1.1 que la résistance de l'état HRS présente une variabilité plus importante. En revanche, la résistance de l'état LRS présente une variabilité bien moindre et peut facilement être ajustée par une compliance en courant adaptée. Il devient alors possible de programmer et d'exploiter deux niveaux de résistance distincts dans l'état LRS.

Dans les conditions de programmation standard (*cf.* paragraphe 3.4), un courant de compliance $I_{C_{Standard}}$ de 350 μA est utilisé et deux résistances notées $R_{LRS_{Low}}$ et $R_{HRS_{Standard}}$ sont atteintes pour les états LRS et HRS, respectivement (Figure III.32a). En appliquant une compliance en courant plus faible, notée $I_{C_{Low}}$ ($I_{C_{Low}} < I_{C_{Standard}}$), il est possible d'atteindre un état LRS dont la résistance $R_{LRS_{High}}$ est supérieure à la résistance $R_{LRS_{Low}}$ (Figure III.32b). De cette manière, l'état HRS peut être "remplacé" par un état LRS plus résistif. La largeur de la fenêtre de programmation, définie alors par le rapport $R_{LRS_{High}}/R_{LRS_{Low}}$, est *de facto* plus étroite mais la plus faible variabilité des deux états LRS est avantageusement mise à profit. Il est possible d'élargir la fenêtre de programmation en diminuant encore le courant de compliance, au détriment d'une variabilité sensiblement plus grande de l'état LRS associé à la résistance $R_{LRS_{High}}$ (*cf.* paragraphe 4.1.1.2).

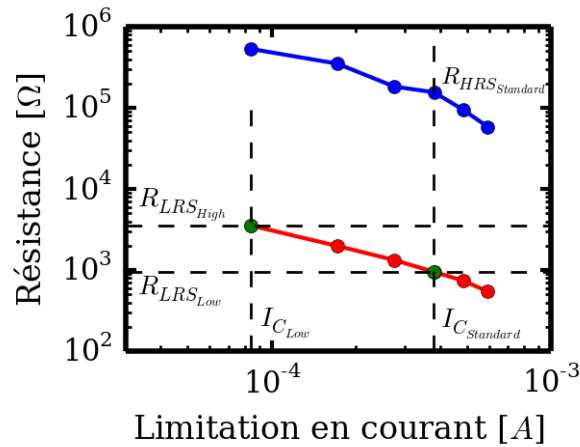


Figure III.32. Exploitation de deux niveaux de résistance dans l'état LRS : dans les conditions de programmation standard, deux niveaux de résistance notés $R_{LRS_{Low}}$ et $R_{HRS_{Standard}}$ sont atteints avec un courant de compliance $I_{C_{Standard}}$ de 350 μA ; avec un courant de compliance plus faible $I_{C_{Low}}$, il est alors possible de substituer l'état HRS par un état LRS plus résistif.

L'exploitation des deux niveaux de résistance de l'état LRS nécessite une adaptation des opérations de set et de reset. L'opération d'écriture (set) permet de passer de l'état LRS "haute résistance" ($R_{LRS_{High}}$) à l'état LRS "basse résistance" ($R_{LRS_{Low}}$). Elle est effectuée en appliquant une compliance en courant $I_{C_{Standard}}$ de 350 μA (flèche jaune (1) sur la Figure III.33). L'opération d'effacement (reset) doit ensuite permettre de rebasculer de l'état LRS "basse résistance" vers l'état LRS "haute résistance". Pour cela deux étapes sont nécessaires : une opération de reset standard permettant de passer à l'état HRS de résistance $R_{HRS_{Standard}}$ (flèche verte (2a) sur la Figure III.33) puis une opération de set standard avec le courant de compliance $I_{C_{Low}}$ (flèche verte (2b) sur la Figure III.33).

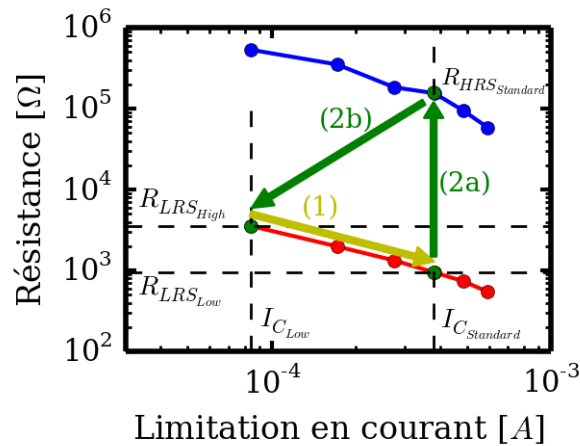


Figure III.33. Principe des opérations de set et de reset permettant d'exploiter les deux niveaux de résistance dans l'état LRS. Opération de set (flèche (1)) : basculement de l'état LRS "haute résistance" ($R_{LRS_{High}}$) à l'état LRS "basse résistance" ($R_{LRS_{Low}}$) en appliquant une limitation en courant $I_{C_{Standard}}$. Opération de reset : transition de l'état LRS "basse résistance" ($R_{LRS_{Low}}$) à l'état HRS ($R_{HRS_{Standard}}$) par une opération de reset standard (flèche (2a)), suivie d'une opération de set avec une limitation en courant plus faible $I_{C_{Low}}$ permettant de rebasculer vers l'état LRS "haute résistance" ($R_{LRS_{High}}$) (flèche (2b)).

A l'aide de ces trois opérations, il est possible d'exploiter le basculement entre deux niveaux de résistance associés à l'état LRS. Le principe de fonctionnement a été validé en appliquant une séquence de 100 cycles sur 4 cellules mémoires. La Figure III.34a présente l'évolution des trois niveaux de résistance ($R_{LRS_{High}}$, $R_{LRS_{Low}}$ et $R_{HRS_{Standard}}$) en fonction du nombre de cycles appliqués sur les cellules. La Figure III.34b présente les distributions cumulées en échelle de déviation standard σ des trois niveaux de résistance (sans distinction des variabilités "cycle à cycle" et "cellule à cellule"). Comme cela était attendu, la résistance $R_{LRS_{High}}$ de l'état LRS "haute résistance" présente une variabilité moindre au regard de celle de l'état HRS standard. Ainsi, en dépit d'une fenêtre de programmation plus étroite, on constate une excellente discrimination des deux niveaux de résistance de l'état LRS.

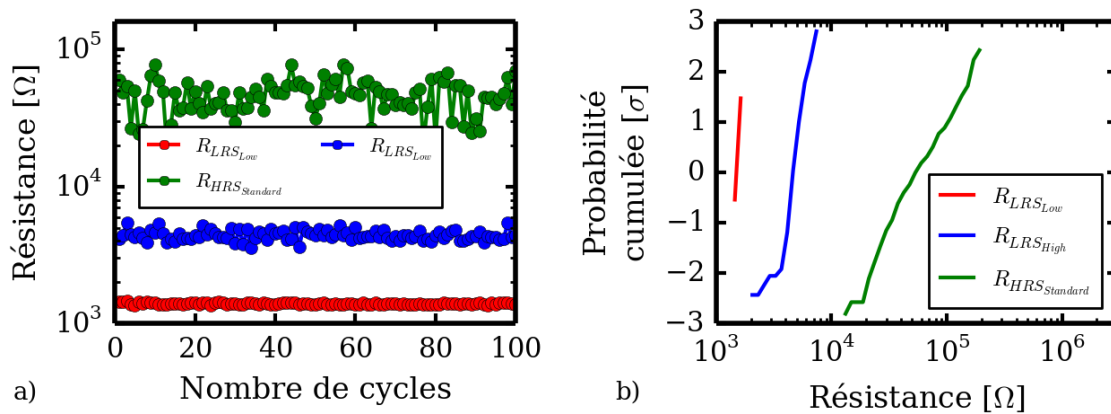


Figure III.34. a) Evolution des trois niveaux de résistance ($R_{LRS_{High}}$, $R_{LRS_{Low}}$ et $R_{HRS_{Standard}}$) en fonction du nombre de cycles appliqués sur une cellule mémoire. b) Distributions cumulées en échelle de déviation standard σ obtenues sur 6 cellules mémoires distinctes (sans distinction des variabilités "cycle à cycle" et "cellule à cellule").

En conclusion, cet algorithme de programmation original permet d'exploiter deux niveaux de résistance de l'état LRS présentant une variabilité "cycle à cycle" moindre, tout en évitant des opérations de lecture/vérification fréquentes comme cela est le cas dans le "cyclage intelligent". Une discrimination non ambiguë des deux états de résistance a été démontrée, au détriment toutefois d'une fenêtre de programmation plus étroite.

4.1.2. Endurance

Lors des études de variabilité de la résistance des états LRS et HRS présentées dans les sections précédentes, des séquences de 10^3 voire 10^4 cycles ont été appliquées. Une bonne stabilité de la fenêtre de programmation au cours des cycles a été démontrée. Néanmoins, les performances requises pour une mémoire non-volatile sont plus exigeantes, l'ITRS imposant aux nouvelles technologies une endurance supérieure à 10^7 cycles de manière à envisager un remplacement de la mémoire Flash [35]. Ainsi, l'évaluation des performances des cellules mémoires OxRRAM doit être menée au-delà de 10^6 cycles : cela a été effectué à l'aide de la méthode présentée dans le paragraphe 2.2.1.

Dans un premier temps, les conditions de programmation standard présentées dans le paragraphe 3.4 ont été utilisées. Un test d'endurance de 10^5 cycles a été mené sur 10 cellules mémoires : la Figure III.35 présente l'évolution, en fonction du nombre de cycles, de la résistance des états LRS et

HRS mesurée sur une cellule représentative de la population testée. Au cours des 10^4 premiers cycles, une fenêtre de programmation stable semblable à celle présentée précédemment est observée. On note ensuite une fermeture progressive de cette fenêtre de programmation qui est réduite d'un facteur 5 après 8×10^4 cycles.

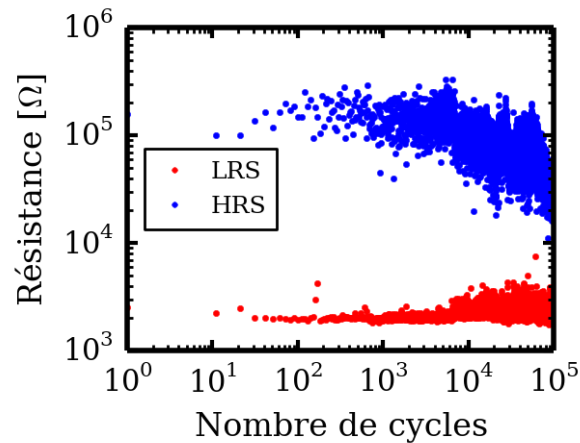


Figure III.35. Test d'endurance mené sur une cellule mémoire : évolution, en fonction du nombre de cycles, de la résistance des états LRS et HRS mesurée sur une cellule représentative d'une population de 10 cellules évaluées (conditions de programmation standard).

Cette dégradation des performances des cellules mémoires OxRRAM au-delà de 10^5 cycles dans les conditions de programmation standard rend difficile leur utilisation. La fermeture de la fenêtre de programmation après un grand nombre de cycles a été étudiée dans la littérature : Chen *et al.* [36] ont montré que la dégradation observée dépend fortement des conditions de test. Les auteurs ont évalué différentes conditions de programmation afin de trouver un optimum en termes d'endurance. Des conditions optimales ont été identifiées : une limitation en courant de $170 \mu\text{A}$ associée à une tension maximale appliquée pendant l'opération reset de 1,3 V.

En utilisant ces conditions, une endurance de 10^8 cycles a été démontrée comme l'atteste la Figure III.36a. Une bonne stabilité de la fenêtre de programmation au cours des 10^8 cycles est observée. La Figure III.36b présente les distributions cumulées de la résistance des états LRS et HRS moyennée sur 10^6 cycles au 1^{er}, 50^{ème} et 100^{ème} million de cycles. La distribution de la résistance de l'état LRS ne varie que très peu au cours du cyclage. Celle de l'état HRS évolue sensiblement avec une augmentation de la valeur moyenne, et une ouverture de la fenêtre de programmation. Au cours de ce test d'endurance, la résistance de l'état LRS et HRS a été mesurée pour tous les cycles. Pour illustration la Figure III.36c et Figure III.36d présente l'évolution de cette résistance en fonction du nombre de cycles pour les 1^{er}, 50^{ème} et 100^{ème} million de cycles en échelle linéaire et logarithmique respectivement. On soulignera que cette invariance de la dispersion entre le 50^{ème} et le 100^{ème} million de cycle atteste de l'absence de dégradation des performances de la cellule même après 100 millions de cycles, résultat encourageant dans la perspective de réalisation d'une matrice mémoire.

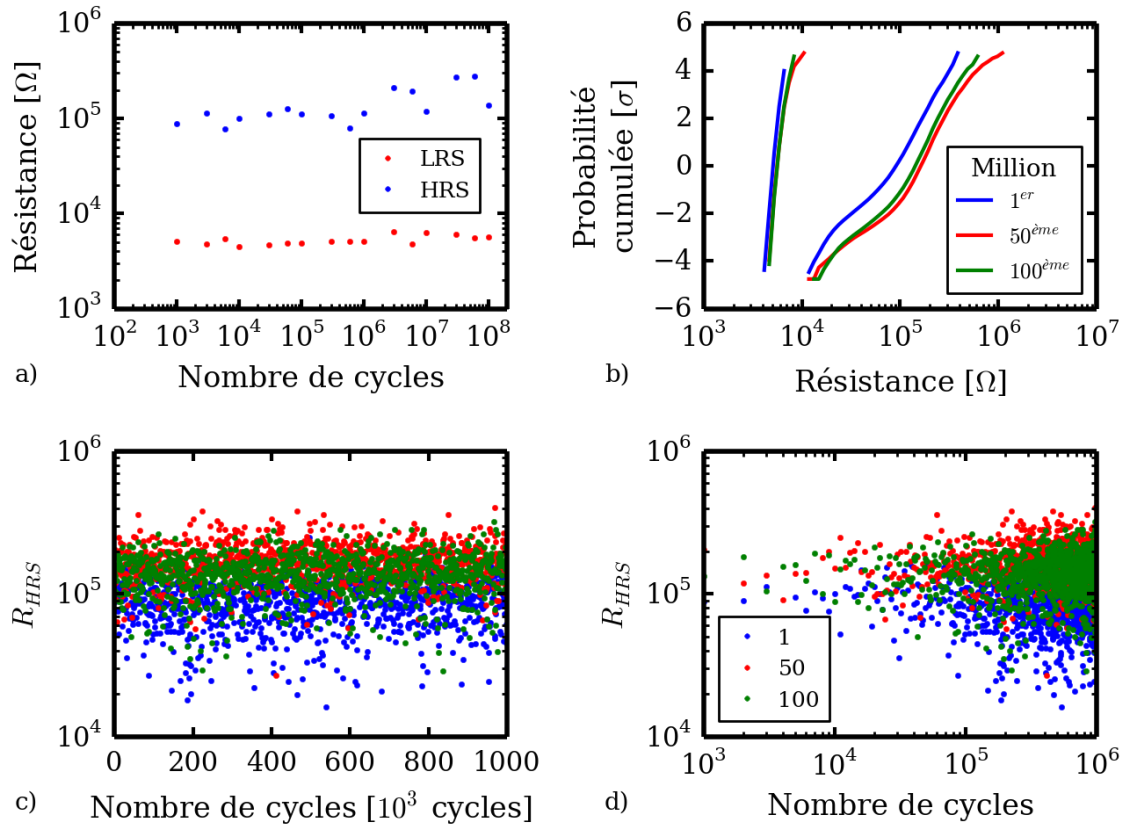


Figure III.36. a) Evolution, en fonction du nombre de cycles, de la résistance des états LRS et HRS atteinte en utilisant des conditions de programmation optimales ($I_c = 170 \mu A$ et $V_{ResetStop} = 1,3 V$). Par souci de clarté, seules trois mesures par décade sont représentées, chaque point correspondant à la résistance d'un seul état. b) Distributions cumulées de la résistance dans les états LRS et HRS moyennées sur l'ensemble des 10^6 cycles au 1^{er}, 50^{ème} et 100^{ème} million de cycles. Evolution, en fonction du nombre de cycles, de la résistance des états LRS et HRS mesurée pour tous les cycles sur l'ensemble des 10^6 cycles au 1^{er}, 50^{ème} et 100^{ème} million de cycles en échelle linéaire c) et logarithmique d).

Malgré ces bonnes performances, la variabilité de la résistance des états LRS et HRS reste trop grande pour garantir une discrimination non ambiguë des deux états sur 10^8 cycles. La Figure III.37 présente les distributions cumulées, représentées en échelle de déviation standard σ , de la résistance des états LRS et HRS après 10^8 cycles : on constate manifestement un recouvrement des deux distributions entre 10^4 et $7 \times 10^4 \Omega$ qui exclut toute discrimination fiable entre les deux états de résistance. A 4σ , ce qui représente approximativement 1 cycle sur 10 000, une discrimination des deux états n'est quasiment plus possible : la résistance de l'état LRS la plus haute $R_{LRS_{Max}}$ est de 11,8 k Ω et celle de l'état HRS le plus bas $R_{HRS_{Min}}$ de 16,7 k Ω . Toutefois, ce recouvrement des deux distributions pourrait être maîtrisé à l'aide de la méthode de "cyclage intelligent" présentée dans le paragraphe 4.1.1.4. Pour des raisons de temps de mesure, elle n'a cependant pas été utilisée pour un nombre de cycles aussi grand.

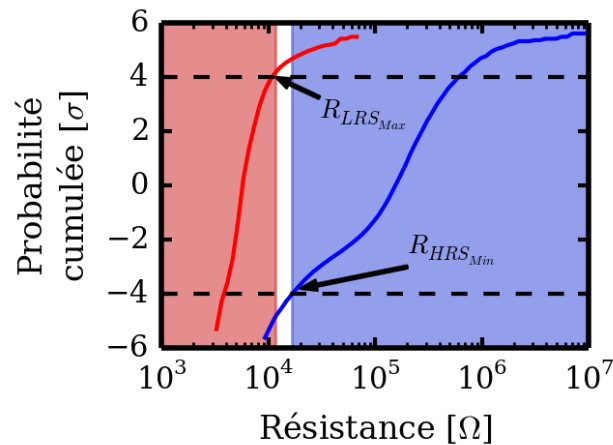


Figure III.37. Distributions cumulées, représentée en échelle de déviation standard σ , de la résistance des états LRS et HRS après 10^8 cycles.

Il est intéressant de noter que les queues de distribution responsables du recouvrement des deux états ne présentent pas la même pente que le reste des distributions. Pour la distribution de la résistance de l'état LRS ce changement de pente intervient autour de la valeur 12 k Ω . Cette valeur est comparable à la résistance R_0 d'un filament conducteur présentant une constriction. Cette résistance obtenue par la modélisation QPC présentée dans le paragraphe 3.3 est exprimée par l'équation (9) suivante [37] :

$$(9) \quad R_0 = \frac{h}{2 \cdot q^2} = 12,9 \text{ k}\Omega$$

Avec :

- q [C] : charge élémentaire
- h [J.s] : constante de Planck

Il semble donc que les états LRS, qu'il est impossible de discriminer des états HRS, soient dus à un échec de la commutation vers l'état LRS. Dans ce cas, l'opération de set n'a pas réussi à générer un filament sans constriction. Un cyclage intelligent pourrait donc résoudre simplement ce problème.

Pour l'état HRS, la distribution de la résistance est généralement supérieure à cette résistance R_0 . Cette observation corrobore les modèles de conduction présentés dans le paragraphe 3.3 : dans l'état HRS, soit le filament conducteur présente une constriction, soit il est rompu. De plus, la présence d'un changement de pente au niveau de la queue de distribution inférieure de la résistance de l'état HRS tend également à montrer que plusieurs configurations de filament sont possibles.

Enfin, cette étude des performances d'endurance de l'empilement mémoires TiN\HfO₂\Ti a été complétée avec des tests d'endurance de 3×10^6 cycles effectués à différentes températures. Les conditions de programmation optimisées précédemment utilisées ont été utilisées à différentes températures comprises entre 300 et 475 K. La Figure III.38a présente l'évolution de la résistance des états LRS et HRS en fonction du nombre de cycles pour les différentes températures. Aucune influence significative de la température n'est observée. Une comparaison des distributions cummulées est présentée sur la Figure III.38b : aucune influence de la température sur la résistance des états LRS et HRS n'est observée. De plus les performances en endurance de ces cellules ne semblent pas dégradées au moins jusqu'à 3×10^6 cycles.

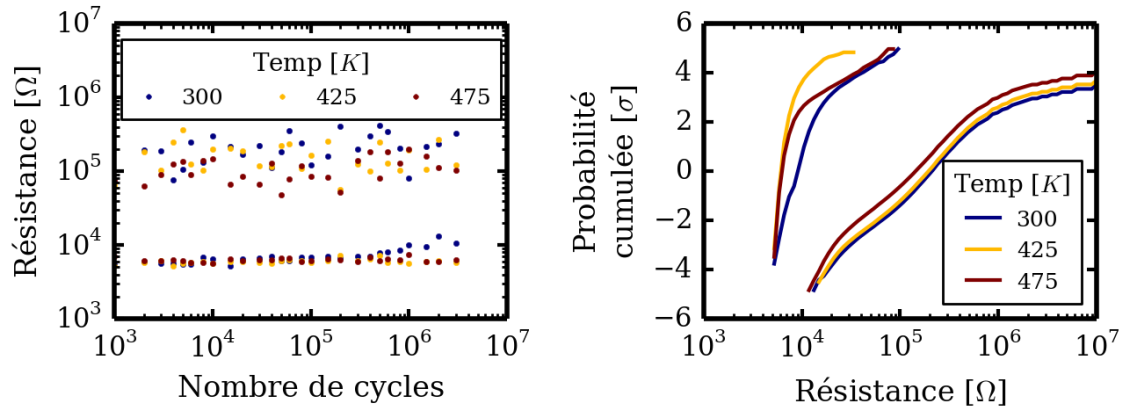


Figure III.38. a) Evolution de la résistance des états LRS et HRS fonction du nombre de cycles appliquées sur des cellules portées à différentes températures. b) Distributions cumulées de la résistance des états LRS et HRS pour les différentes températures. Ces résultats ont été obtenus en effectuant des tests d'endurance avec les conditions de programmation optimisées et pour des températures comprises entre 300 et 475 K.

4.1.3. Commutation de résistance à faible quantité d'énergie

Dans cette section, le temps des impulsions utilisées pour les opérations de programmation est réduit de manière à étudier les performances de la commutation de résistance lorsque de faibles quantités d'énergie sont fournies à la cellule mémoire. L'analyse des performances a été menée jusqu'ici en mode impulsionnel avec un temps d'impulsion relativement long de 10 μs . Néanmoins, la commutation de résistance dans les cellules mémoires OxRRAM a été observée avec des durées d'impulsions beaucoup plus courtes, de l'ordre de la nanoseconde [38–40]. Des cycles avec des durées impulsionnelles plus courtes descendant jusqu'à 50 ns¹⁸ ont été appliqués en utilisant les conditions de programmation standard. Comme l'atteste la Figure III.39, on obtient une fenêtre de programmation semblable à celle obtenue avec des impulsions plus longues (comparaison avec la Figure III.26 par exemple).

¹⁸ Le dispositif expérimental utilisé pour ces mesures ne permet pas d'utiliser des impulsions de durée plus courte.

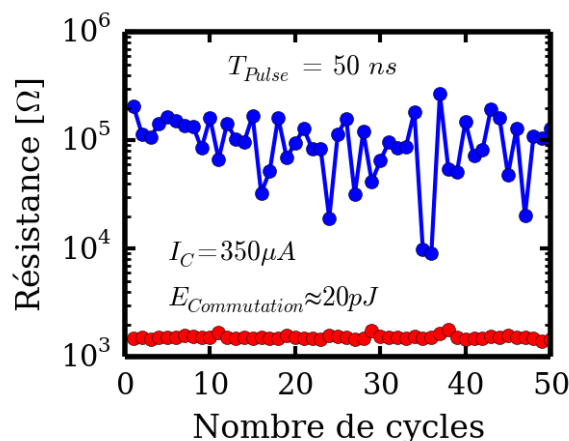


Figure III.39. Test d'endurance mené sur une cellule mémoire en mode impulsif avec une durée d'impulsion de 50 ns : évolution, en fonction du nombre de cycles, de la résistance des états LRS et HRS mesurée sur une cellule dans les conditions de programmation standard.

Ainsi, il est démontré que la commutation de résistance est bien possible en réduisant considérablement la durée des impulsions et, par voie de conséquence, l'énergie apportée pour assurer le basculement d'état. Une durée d'impulsion de 50 ns associée à une limitation en courant de 350 μA (condition standard) correspond à une énergie de commutation de 20 pJ.

4.1.4. Bilan

Dans cette partie, les performances de commutation de résistance ont été évaluées sur des cellules mémoires 1T/1R intégrant un empilement résistif $\text{TiN}\backslash\text{HfO}_2\backslash\text{Ti}$. Il a été démontré que les cellules OxRRAM peuvent supporter plus de 10^8 cycles de renversement d'état de résistance dans des conditions de programmation optimisées et que la température n'a que très peu d'influence sur ces performances. Ces mêmes cellules peuvent commuter rapidement avec une durée d'impulsion de 50 ns et une énergie de l'ordre du pJ¹⁹. Cependant, ces bons résultats sont à nuancer par une variabilité importante de la résistance "cycle à cycle", variabilité intrinsèque à la commutation de résistance elle-même.

L'analyse de la variabilité de la résistance des états LRS et HRS a permis de corroborer les hypothèses de conduction filamentaire présentées dans le paragraphe 3.3 de ce Chapitre. Pour l'état LRS, l'augmentation de la variabilité de la résistance avec la diminution du courant de compliance est en adéquation avec une diminution du rayon du filament conducteur. Lorsque le filament est fin, une variation "cycle à cycle" de la position et du nombre de défauts le constituant produit une importante modification de sa résistance. Pour l'état HRS, deux situations sont possibles : le filament peut être rompu ou présenter une constriction locale. Bien que le caractère log-normale de la distribution de l'état HRS soit en faveur d'une rupture du filament, différents résultats de la littérature ainsi que le caractère multimodale de la distribution de la résistance des états HRS tendent à montrer que ces deux situations peuvent apparaître concomitamment au cours du cyclage.

¹⁹ Ces résultats n'ont pas été obtenus simultanément.

4.2. Tests de rétention : stabilité des états LRS et HRS

Au-delà de leurs performances en endurance, les cellules mémoires OxRRAM doivent également être aptes à retenir l'information qu'elles stockent pendant un certain temps, typiquement 10 ans à 360 K pour les applications usuelles. Durant leur utilisation, les deux états de résistance doivent être stables et sont susceptibles d'être lus un grand nombre de fois. De manière à appréhender ces performances, il est nécessaire de déterminer des conditions susceptibles d'accélérer la défaillance sur des durées de mesure raisonnables. Ainsi, une accélération en température permet d'estimer la stabilité temporelle des deux états de résistance, et l'application d'un champ électrique permet de simuler des opérations de lecture répétées.

4.2.1. Tests de rétention accélérés en température

4.2.1.1. Température d'accélération de 425 K

Dans un premier temps, des cellules mémoires 1T/1R, placées dans les états LRS et HRS et programmées dans des conditions standard (cf. paragraphe 3.4), ont été portées à une température de 425 K pendant 5×10^6 s, soit environ deux mois. Comme cela est présenté sur la Figure III.40, la résistance des deux états a ensuite été mesurée périodiquement à 300 K. On constate une excellente stabilité des deux états de résistance sur toutes les cellules testées.

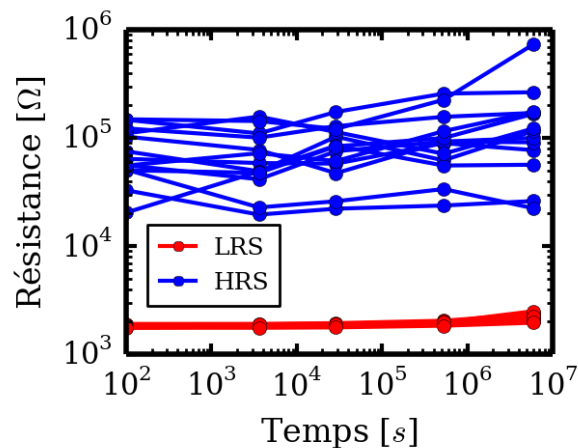


Figure III.40. Test de rétention de cellules mémoires 1T/1R portées à 425 K pendant environ deux mois (conditions de programmation standard). La résistance des états LRS et HRS a été mesurée à 300 K. La stabilité temporelle de la résistance des états LRS et HRS atteste des bonnes performances en rétention.

4.2.1.2. Température d'accélération de 525 K

L'absence d'accélération de la défaillance à 425 K n'est pas un gage de stabilité des états de résistance à des températures plus élevées. Pour cette raison, le même type de test a été mené sur plusieurs cellules 1T/1R programmées dans l'état LRS (conditions de programmation standard) et portées à 525 K. Dans cette étude, seul l'état LRS est considéré dans la mesure où on s'intéresse à la non-discrimination entre l'état HRS et un état LRS dont la résistance aurait dérivé dans le temps. Comme l'atteste la Figure III.41a, on constate cette fois que la résistance de certaines cellules augmente significativement à partir de 2×10^3 s. Après 3×10^5 s, plusieurs cellules présentent une résistance comparable à celle caractéristique de l'état HRS, typiquement quelques dizaines de kΩ. En

d'autres termes, cela signifie qu'après 10^5 s à 525 K, il n'est plus possible de discriminer l'état dans lequel les cellules mémoires se trouvaient initialement : l'information est perdue.

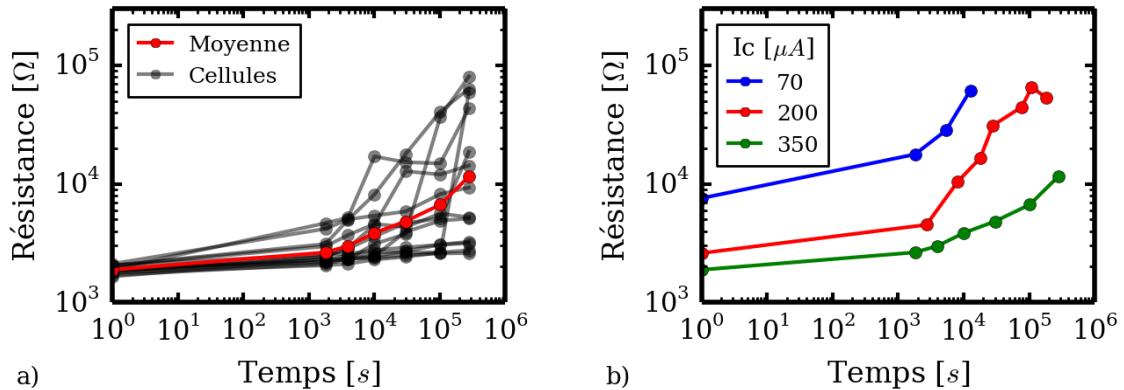


Figure III.41. a) Test de rétention effectué à 525 K sur plusieurs cellules mémoires placées dans l'état LRS (conditions de programmation standard avec une limitation en courant de 350 µA). Les courbes noires correspondent à l'évolution temporelle de la résistance de chacune des cellules et la courbe rouge correspond à l'évolution moyenne. b) Tests de rétention effectués à 525 K en utilisant différentes limitations en courant. Les courbes correspondent à une évolution moyenne d'un ensemble de plus de 15 cellules mémoires, pour chaque courant de compliance.

Des tests identiques ont été menés sur des états LRS programmés à l'aide de différents courants de compliance. L'évolution temporelle de la valeur moyenne de la résistance mesurée sur une quinzaine de cellules est présentée sur la Figure III.41b. On note une influence importante de la limitation en courant I_c sur la stabilité de l'état LRS. Plus faible est la compliance en courant et plus rapide est l'évolution vers un état de haute résistance. Ce type de comportement peut être expliqué par le modèle filamentaire présenté dans les parties précédentes (cf. Figure III.23). Le changement d'état observé pendant le test de rétention est attribué, dans la littérature, à une destruction du filament provoquée par une diffusion de défauts chargés telles que des ions oxygène ou des lacunes d'oxygène (cf. Chapitre II.2.3.3). Ainsi, les filaments les plus fins, formés avec une compliance en courant faible, sont plus facilement détruits : en ce sens, ces observations corroborent celles de Chen *et al.* [41]. Une analyse plus exhaustive du mécanisme de rétention est proposée dans le Chapitre IV.

4.2.1.3. Loi d'accélération en température

Enfin, dans le but d'établir une loi d'accélération en température du mécanisme de diffusion responsable de l'augmentation de la résistance, des mesures à différentes températures ont été effectuées. Cette loi d'accélération doit permettre *in fine* d'extrapoler les performances en rétention. L'évolution dans le temps de la valeur moyenne de la résistance mesurée sur une quinzaine de cellules placées dans l'état LRS avec un courant de compliance de 350 µA et à différentes températures (notées $T_{\text{Rétention}}$) est présentée sur la Figure III.42a. On note une forte influence de la température sur la stabilité de l'état LRS.

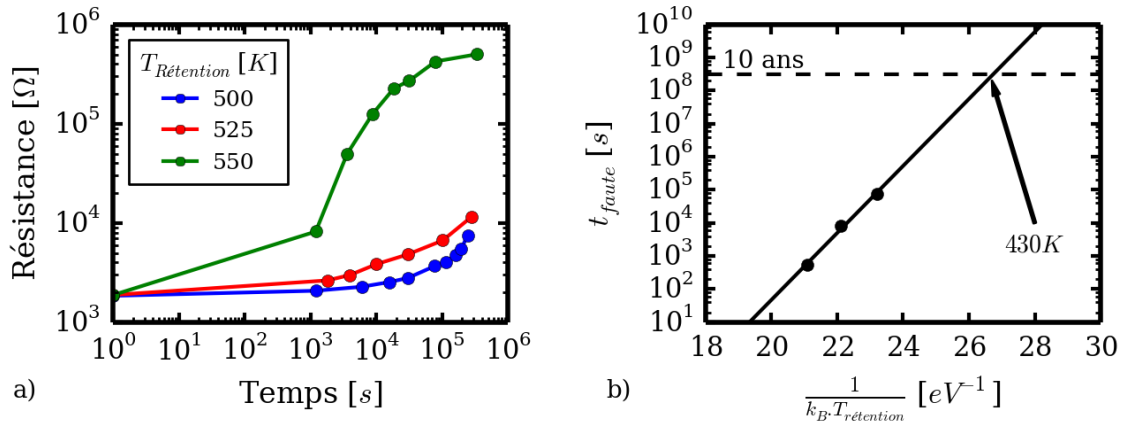


Figure III.42. a) Tests de rétention effectués à plusieurs température de rétention 500, 525 et 550 K sur plusieurs cellules mémoires placées dans l'état LRS avec les conditions de programmation standard (i.e. courant de compliance de 350 μA). Les courbes correspondent à une évolution moyenne d'un ensemble de plus de 15 cellules mémoires, pour chaque température de rétention. b) Représentation d'Arrhenius permettant de déterminer une loi d'accélération : le temps de faute est représenté en fonction de $1/k_B \cdot T_{\text{rétention}}$. Une régression linéaire permet d'extrapoler la température à laquelle la durée de rétention atteint 10 ans.

A partir de la caractéristique résistance-temps (Figure III.42a), il est possible de déterminer le temps au bout duquel l'information est perdue selon un critère de faute, i.e. augmentation de la résistance de la cellule d'un facteur 2. Les temps de fautes notés t_{faute} extraits de ces mesures ont été représentés sur un diagramme d'Arrhenius (Figure III.42b) en fonction de $1/k_B \cdot T_{\text{rétention}}$:

$$(10) \quad t_{\text{faute}} = A \cdot e^{-\frac{E_A}{k_B \cdot T_{\text{rétention}}}}$$

On constate que les points expérimentaux suivent bien une évolution de type Arrhenius. A l'aide de cette loi, il est possible d'extraire la température à laquelle les cellules mémoires conservent l'état LRS pendant 10 ans. Pour l'empilement TiN\HfO₂\Ti programmé avec un courant de compliance de 350 μA, une rétention de 10 ans est assurée à la température 430 K, température nettement supérieure aux spécifications de 345 et 400 K imposées généralement par l'ITRS. Ce résultat encourageant doit toutefois être nuancé par la dégradation des performances lorsque les cellules sont écrites avec des courant de compliance plus faible (cf. Figure III.41b).

4.2.2. Test de rétention accéléré par un champ électrique

Lorsque une information est stockée dans une cellule mémoire, elle peut être soumise à des opérations de lecture répétées et fréquentes. Comme cela a déjà été mentionné, ces opérations sont réalisées en appliquant une différence de potentiel aux bornes de l'élément mémoire. La présence de ce champ électrique, même faible, est susceptible de modifier l'état des cellules mémoires, surtout lorsqu'elles fonctionnent à haute température. Pour étudier la stabilité des états de résistance face à ces opérations de lecture, des tests de rétention ont été menés en appliquant une tension constante aux bornes de cellules mémoires 1T/1R et en mesurant le courant les traversant.

Diokh *et al.* ont analysé la stabilité de l'état HRS de cellules mémoires intégrant l'empilement résistif TiN\HfO₂(10 nm)\Ti [20]. Comme le montre la Figure III.43a, lorsque qu'une tension est appliquée aux bornes de la cellule, le courant augmente de manière assez monotone, puis, au bout d'un certain temps (temps de faute), on constate une augmentation brutale du courant correspondant à un

basculement vers un état de faible résistance LRS. Ce temps de faute a été mesuré, pour différentes tensions d'accélération constantes V_{Acc} , sur des cellules mémoires identiques à celles étudiées dans ce Chapitre mais intégrant une épaisseur d'oxyde HfO₂ de 10 nm. Les résultats de ces mesures sont présentés sur la Figure III.43b : le logarithme du temps de faute est proportionnel à la racine carrée de la tension appliquée aux bornes de la cellule V_{Acc} . Cette loi permet d'extrapoler le temps de faute moyen à la tension utilisée généralement pendant l'opération de lecture : pour une tension de lecture de 100 mV, le temps de faute extrapolé est estimé à 10¹² s. Néanmoins, ces bons résultats sont à nuancer par la très grande variabilité observée sur les temps de faute dans les diverses cellules testées (on peut observer jusqu'à plusieurs décades de variation [20]).

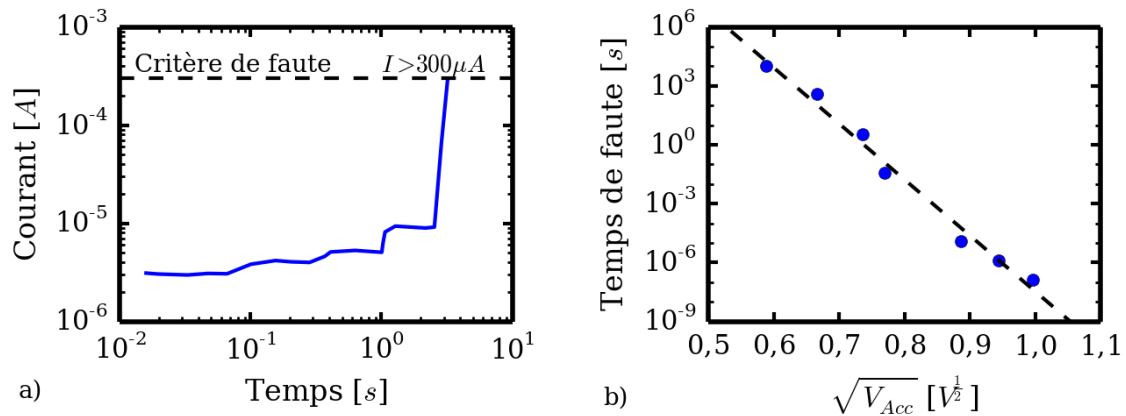


Figure III.43. Mesures du temps de faute de cellules mémoires intégrant un empilement TiN\HfO₂(10 nm)\Ti placées dans un état HRS et soumises à un champ électrique constant [20]. a) Caractéristique courant-temps obtenue pour une tension d'accélération de 0,55 V. Le temps de faute est défini par une augmentation du courant traversant la cellule au-delà de 300 µA. b) Temps de faute moyen représenté en fonction de la racine carrée de la tension d'accélération du mécanisme. [Mesures effectuées par T. Diokh]

4.2.3. Bilan

Dans cette dernière partie, une attention particulière a été portée sur la stabilité temporelle des deux états LRS et HRS. La défaillance a été d'abord étudiée à deux températures différentes et en l'absence de champ électrique appliqué. L'intérêt s'est porté prioritairement sur la résistance de l'état LRS susceptible d'évoluer vers celle de l'état HRS. Alors qu'à 425 K, aucune défaillance n'a été notée après 2 mois de test (5×10⁶ s), un basculement vers un état HRS a été observé sur certaines cellules mémoires portées à 525 K. L'instabilité temporelle de l'état LRS est d'autant plus importante que la limitation en courant utilisée est faible : cela peut être expliqué par une destruction du filament conducteur par diffusion, activée en température, de défauts. L'utilisation d'une compliance en courant plus faible entraîne la formation de filaments plus fins qui *de facto* sont détruits plus facilement lors d'une élévation de température. L'activation en température du mécanisme de diffusion responsable de l'augmentation de la résistance, a été également étudiée à l'aide de tests de rétention effectués à différentes températures et modélisée par une loi d'Arrhenius. Une température de 435 K pour une rétention à 10 ans a été extrapolée.

La stabilité temporelle de l'état HRS face aux opérations de lecture a été analysée en appliquant un champ électrique constant. L'analyse des résultats obtenus pour différentes tensions a conduit à proposer une loi d'accélération permettant d'estimer le temps de défaillance à la tension de lecture

nominale. Pour une opération de lecture effectuée à 100 mV, un temps de fuite de l'ordre 10^{12} s a été estimé, temps au bout duquel la résistance de l'état HRS a basculé vers une résistance caractéristique de l'état LRS.

5. Synthèse du Chapitre III

Dans ce Chapitre, nous avons mené une analyse approfondie de cellules mémoires 1T/1R intégrant un empilement résistif TiN\HfO₂Ti. Pour identifier les paramètres électriques propres à l'architecture 1T/1R et les plus influents sur la commutation de résistance, un examen détaillé de son fonctionnement a été proposé. Il en ressort que l'opération de set est principalement gouvernée par la limitation en courant imposée par la tension V_G appliquée sur la grille du transistor MOS. Par ailleurs, l'opération de reset est principalement contrôlée par la tension maximale appliquée aux bornes de la cellule mémoire.

Dans une seconde partie du Chapitre, une analyse de cyclages effectués en mode quasi-statique avec différentes compliances en courant et tensions d'arrêt de reset a permis d'appréhender l'influence de ces paramètres sur la commutation de résistance. Le courant de compliance imposé pendant l'opération de set modifie le niveau de résistance des deux états en laissant la fenêtre de programmation quasiment inchangée. La tension maximale appliquée pendant l'opération de reset permet, quant à elle, de contrôler la largeur de la fenêtre de programmation en jouant sur la résistance de l'état HRS. Ces résultats indiquent que ces deux paramètres permettent de contrôler les niveaux de résistance des états LRS et HRS.

Les performances des cellules mémoires ont également été évaluées. S'agissant de la commutation de résistance, il a été démontré que les cellules OxRRAM 1T/1R peuvent supporter plus de 10^8 cycles d'écriture/effacement dans des conditions de programmation optimisées et que la température n'a que très peu d'influence sur ces performances. De plus, ces mêmes cellules peuvent commuter rapidement avec des durées d'impulsion de 50 ns et une énergie de l'ordre du pJ. Par ailleurs, des tests accélérés en température ont permis de démontrer une bonne stabilité de la résistance des états LRS et HRS. A la température de 425 K, les états LRS et HRS sont stables pendant plus de 2 mois et des défaillances commencent à apparaître à une température plus élevée de 525 K. Une analyse de l'activation en température du mécanisme de diffusion à l'origine de la perte d'information a permis d'extrapoler la température de 435 K à laquelle les cellules mémoires sont aptes à retenir l'information pendant 10 ans. Par ailleurs, l'accélération du mécanisme de défaillance par un champ électrique a également permis d'évaluer la stabilité de ces états face aux opérations de lecture. Pour une tension de lecture de 100 mV, un temps de faute de 10^{12} s a été estimé.

D'une manière générale, tous ces résultats expérimentaux ont permis de corroborer l'hypothèse, largement admise dans la communauté scientifique, selon laquelle le changement de résistance est piloté par la formation/destruction d'un filament conducteur au sein de l'oxyde. La modulation des niveaux de résistance des états LRS et HRS par des différents paramètres électriques a été associée à une modification de la morphologie du filament. Le courant de compliance permet de contrôler le rayon du filament et influence de fait les deux états de résistance. En revanche, la tension maximale appliquée aux bornes de la cellule mémoire a un effet dominant sur la résistance de l'état HRS en réduisant localement le diamètre du filament (*i.e.* constriction) ou en entraînant sa rupture (*i.e.* gap entre les deux brins restants). Le caractère filamentaire du mécanisme de commutation de résistance semble être à l'origine de la grande variabilité observée sur ces cellules mémoires. Les faibles dimensions mises en jeu dans cette conduction filamentaire rendent les niveaux de résistance des états LRS et HRS extrêmement sensibles aux fluctuations de la morphologie du filament. Le Chapitre IV à venir propose, à partir de briques de modélisation, une contribution supplémentaire à

la compréhension des mécanismes physiques de commutation bipolaire, en relation avec les caractéristiques micro voire nanostructurales du filament.

6. Références du Chapitre III

- [1] D. Ielmini, F. Nardi, and C. Cagli, "Universal reset characteristics of unipolar and bipolar metal-oxide RRAM," *IEEE Transactions on Electron Devices*, vol. 58, no. 10, pp. 3246–3253, 2011.
- [2] D. Ielmini, "Modeling the universal Set/Reset characteristics of filament growth by field- and temperature-driven filament growth," *IEEE Transactions on Electron Devices*, vol. 58, no. 12, pp. 4309–4317, 2011.
- [3] A. Fantini, L. Goux, R. Degraeve, D. Wouters, N. Raghavan, G. Kar, A. Belmonte, Y.-Y. Chen, B. Govoreanu, and M. Jurczak, "Intrinsic switching variability in HfO₂ RRAM," *IEEE International Memory Workshop*, pp. 30–33, May 2013.
- [4] F. Nardi, S. Larentis, S. Balatti, D. C. Gilmer, and D. Ielmini, "Resistive switching by voltage-driven ion migration in bipolar RRAM — Part I : experimental study," *IEEE Transactions on Electron Devices*, vol. 59, no. 9, pp. 2461–2467, 2012.
- [5] H. Y. Lee, P. S. Chen, T. Y. Wu, Y. S. Chen, C. C. Wang, P. J. Tzeng, C. H. Lin, F. Chen, C. H. Lien, and M.-J. Tsai, "Low power and high speed bipolar switching with a thin reactive Ti buffer layer in robust HfO₂ based RRAM," *IEEE International Electron Devices Meeting Technical Digest*, pp. 1–4, Dec. 2008.
- [6] F. Nardi, D. Ielmini, C. Cagli, S. Spiga, M. Fanciulli, L. Goux, and D. J. Wouters, "Sub-10 μ A reset in NiO-based resistive switching memory (RRAM) cells," *IEEE International Memory Workshop*, pp. 1–4, 2010.
- [7] K. Tsunoda, K. Kinoshita, H. Noshiro, Y. Yamazaki, T. Jizuka, Y. Ito, A. Takahashi, A. Okano, Y. Sato, T. Fukano, M. Aoki, and Y. Sugiyama, "Low power and high speed switching of Ti-doped NiO ReRAM," *IEEE International Electron Devices Meeting Technical Digest*, pp. 767–770, 2007.
- [8] T.-N. Fang, S. Kaza, S. Haddad, A. Chen, Y.-C. Wu, Z. Lan, S. Avanzino, D. Liao, C. Gopalan, S. Choi, S. Mahdavi, M. Buynoski, Y. Lin, C. Marrian, C. Bill, M. VanBuskirk, and M. Taguchi, "Erase mechanism for copper oxide resistive switching memory cells with nickel electrode," *IEEE International Electron Devices Meeting Technical Digest*, no. 5, pp. 1–4, Dec. 2006.
- [9] J. Lee, W. Lee, S. Jung, M. Jo, J. Park, K. P. Biju, S. Kim, S. Park, and H. Hwang, "Diode-less nano-scale ZrO_x/HfO_x RRAM device with excellent switching uniformity and reliability for high-density cross-point memory applications," *IEEE International Electron Devices Meeting Technical Digest*, pp. 19.5.1–19.5.4, Dec. 2010.
- [10] K. Kinoshita, K. Tsunoda, Y. Sato, H. Noshiro, S. Yagaki, M. Aoki, and Y. Sugiyama, "Reduction in the reset current in a resistive random access memory consisting of NiO_x brought about by reducing a parasitic capacitance," *Applied Physics Letters*, vol. 93, no. 3, p. 033506, 2008.
- [11] S. Seo, M. J. Lee, D. H. Seo, E. J. Jeoung, D.-S. Suh, Y. S. Joung, I. K. Yoo, I. R. Hwang, S. H. Kim, I. S. Byun, J.-S. Kim, J. S. Choi, and B. H. Park, "Reproducible resistance switching in polycrystalline NiO films," *Applied Physics Letters*, vol. 85, no. 23, p. 5655, 2004.
- [12] F. Nardi, D. Ielmini, C. Cagli, S. Spiga, M. Fanciulli, L. Goux, and D. Wouters, "Control of filament size and reduction of reset current below 10 μ A in NiO resistance switching memories," *Solid-State Electronics*, vol. 58, no. 1, pp. 42–47, Apr. 2011.
- [13] H.-S. P. Wong, H.-Y. Lee, S. Yu, Y.-S. Chen, Y. Wu, P.-S. Chen, B. Lee, F. T. Chen, and M.-J. Tsai, "Metal–Oxide RRAM," *Proceedings of the IEEE*, vol. 100, no. 6, p. 1951, 1970, 2012.
- [14] C. Cagli, J. Buckley, V. Jousseau, T. Cabout, A. Salaun, H. Grampeix, J.-F. Nodin, H. Feldis, A. Persico, J. Cluzel, P. Lorenzi, L. Massari, R. Rao, F. Irrera, F. Aussenac, C. Carabasse, M. Coue, P. Calka, E. Martinez, L. Perniola, P. Blaise, Z. Fang, Y. H. Yu, G. Ghibaud, D. Deleruyelle, M. Bocquet, C. Muller, A. Padovani, O. Pirrotta, L. Vandelli, L. Larcher, G. Reibold, and B. De Salvo, "Experimental and theoretical study of electrode effects in HfO₂ based RRAM," *IEEE International Electron Devices Meeting Technical Digest*, p. 28.7.1, 28.7.4, 2011.

- [15] M. Bocquet, D. Deleruyelle, H. Aziza, C. Muller, J.-M. Portal, T. Cabout, and E. Jalaguier, "Robust compact model for bipolar oxide-based resistive switching memories," *IEEE Transactions on Electron Devices*, vol. 61, no. 3, pp. 674–681, Mar. 2014.
- [16] B. Gao, B. Sun, H. Zhang, L. Liu, X. Liu, R. Han, J. Kang, and B. Yu, "Unified physical model of bipolar oxide-based resistive switching memory," *IEEE Electron Device Letters*, vol. 30, no. 12, pp. 1326–1328, Dec. 2009.
- [17] S. Larentis, F. Nardi, S. Balatti, D. C. Gilmer, and D. Ielmini, "Resistive switching by voltage-driven ion migration in bipolar RRAM — Part II : modeling," *IEEE Transactions on Electron Devices*, vol. 59, no. 9, pp. 2468–2475, 2012.
- [18] X. Guan, Y. Shimeng, and H.-S. Philip Wong, "On the switching parameter variation of metal-oxide RRAM— Part I: physical modeling and simulation methodology," *IEEE Transactions on Electron Devices*, vol. 59, no. 4, pp. 1172–1182, 2012.
- [19] B. Traoré, K. Xue, E. Vianello, G. Molas, P. Blaise, B. De Salvo, A. Padovani, O. Pirrotta, L. Larcher, L. Fonseca, and Y. Nishi, "Investigation of the role of electrodes on the retention performance of HfO_x based RRAM cells by experiments, atomistic simulations and device physical modeling," *IEEE International Reliability Physics Symposium*, pp. 1–6, 2013.
- [20] T. Diokh, E. Le-Roux, S. Jeannot, M. Gros-Jean, P. Candelier, J. Nodin, V. Jousseau, L. Perniola, H. Grampeix, T. Cabout, E. Jalaguier, M. Guillermet, and B. De Salvo, "Investigation of the impact of the oxide thickness and Reset conditions on disturb in HfO₂-RRAM integrated in a 65nm CMOS technology," *IEEE International Reliability Physics Symposium*, p. 5E.4.1, 5E.4.4, 2013.
- [21] E. A. Miranda, C. Walczyk, C. Wenger, and T. Schroeder, "Model for the resistive switching effect in HfO₂ MIM structures based on the transmission properties of narrow constrictions," *Electron Device Letters, IEEE*, vol. 31, no. 6, pp. 609–611, 2010.
- [22] R. Degraeve, P. Roussel, L. Goux, D. Wouters, J. Kittl, L. Altimime, M. Jurczak, and G. Groeseneken, "Generic learning of TDDDB applied to RRAM for improved understanding of conduction and switching mechanism through multiple filaments," *IEEE International Electron Devices Meeting Technical Digest*, p. 28.4.1, 28.4.4, 2010.
- [23] W. Frammelsberger, G. Benstetter, J. Kiely, and R. Stamp, "C-AFM-based thickness determination of thin and ultra-thin SiO₂ films by use of different conductive-coated probe tips," *Applied Surface Science*, vol. 253, no. 7, pp. 3615–3626, Jan. 2007.
- [24] V. Da Costa, M. Romeo, and F. Bardou, "Statistical properties of currents flowing through tunnel junctions," *Journal of Magnetism and Magnetic Materials*, vols. 258-259, pp. 90–95, Mar. 2003.
- [25] L. Goux, A. Fantini, R. Degraeve, N. Raghavan, R. Nigon, S. Strangio, G. Kar, D. Wouters, Y. Chen, M. Komura, F. De Stefano, V. Afanas'ev, and M. Jurczak, "Understanding of the intrinsic characteristics and memory trade-offs of sub- μ A filamentary RRAM operation," *IEEE International Symposium on VLSI Technology Systems and Applications*, pp. 162–163, 2013.
- [26] L. Goux, A. Fantini, G. Kar, Y. Chen, N. Jossart, R. Degraeve, S. Clima, B. Govoreanu, G. Lorenzo, G. Pourtois, D. Wouters, J. Kittl, L. Altimime, and M. Jurczak, "Ultralow sub-500nA operating current high-performance TiN\Al₂O₃\HfO₂\Hf\TiN bipolar RRAM achieved through understanding-based stack-engineering," *IEEE International Symposium on VLSI Technology Systems and Applications*, pp. 159–160, 2012.
- [27] N. Raghavan, R. Degraeve, A. Fantini, L. Goux, D. Wouters, G. Groeseneken, and M. Jurczak, "Modeling the impact of reset depth on vacancy-induced filament perturbations in HfO₂ RRAM," *Electron Device Letters, IEEE*, vol. 34, no. 5, pp. 614–616, 2013.
- [28] N. Raghavan, R. Degraeve, A. Fantini, L. Goux, D. Wouters, G. Groeseneken, and M. Jurczak, "Stochastic variability of vacancy filament configuration in ultra-thin dielectric RRAM and its impact on OFF-state reliability," *IEEE International Electron Devices Meeting Technical Digest*, pp. 21.1.1–21.1.4, Dec. 2013.

- [29] N. Raghavan, R. Degraeve, L. Goux, A. Fantini, D. Wouters, G. Groeseneken, and M. Jurczak, "RTN insight to filamentary instability and disturb immunity in ultra-low power switching HfO_x and AlO_x RRAM," *IEEE International Symposium on VLSI Technology Systems and Applications*, pp. 164–165, 2013.
- [30] L. Larcher, A. Padovani, O. Pirrotta, L. Vandelli, and G. Bersuker, "Microscopic understanding and modeling of HfO₂ RRAM device physics," *IEEE International Electron Devices Meeting Technical Digest*, p. 20.1.1, 20.1.4, 2012.
- [31] L. Vandelli, A. Padovani, L. Larcher, G. Broglia, G. Ori, M. Montorsi, G. Bersuker, and P. Pavan, "Comprehensive physical modeling of forming and switching operations in HfO₂ RRAM devices," *IEEE International Electron Devices Meeting Technical Digest*, p. 17.5.1, 17.5.4, 2011.
- [32] D. Garbin, O. Bichler, E. Vianello, Q. Rafhay, C. Gamrat, L. Perniola, G. Ghibaudo, and B. DeSalvo, "Variability-tolerant convolutional neural network for pattern recognition applications based on OxRAM synapses," *IEEE International Electron Devices Meeting Technical Digest*, 2014.
- [33] T. Ninomiya, Z. Wei, S. Muraoka, R. Yasuhara, K. Katayama, and T. Takagi, "Conductive filament scaling of TaO_x bipolar ReRAM for improving data retention under low operation current," *IEEE Transactions on Electron Devices*, vol. 60, no. 4, pp. 1384–1389, 2013.
- [34] T. Ninomiya, T. Takagi, Z. Wei, S. Muraoka, R. Yasuhara, K. Katayama, Y. Ikeda, K. Kawai, Y. Kato, Y. Kawashima, S. Ito, T. Mikawa, K. Shimakawa, and K. Aono, "Conductive filament scaling of TaO_x bipolar ReRAM for long retention with low current operation," *IEEE International Symposium on VLSI Technology Systems and Applications*, p. 73, 74, 2012.
- [35] J. Hutchby and M. Garner, "Assessment of the potential & maturity of selected emerging research memory technologies," *ITRS Workshop & ERD/ERM Working Group Meeting*, 2010.
- [36] Y. Y. Chen, B. Govoreanu, L. Goux, R. Degraeve, A. Fantini, G. S. Kar, D. J. Wouters, G. Groeseneken, J. A. Kittl, M. Jurczak, and L. Altimime, "Balancing SET/RESET Pulse for > 10¹⁰ Endurance in HfO₂/Hf 1T1R Bipolar RRAM," *IEEE Transactions on Electron Devices*, vol. 59, no. 12, pp. 3243–3249, 2012.
- [37] S. Long, X. Lian, C. Cagli, X. Cartoixà, R. Rurali, E. Miranda, D. Jiménez, L. Perniola, M. Liu, and J. Suñé, "Quantum-size effects in hafnium-oxide resistive switching," *Applied Physics Letters*, vol. 102, no. 18, p. 183505, 2013.
- [38] P. R. Shrestha, D. Nminibapiel, J.-H. Kim, J. P. Campbell, K. P. Cheung, S. Deora, G. Bersuker, and H. Baumgart, "Energy control paradigm for compliance-free reliable operation of RRAM," *IEEE International Reliability Physics Symposium*, 2014.
- [39] J. P. Strachan, A. C. Torrezan, F. Miao, M. D. Pickett, J. J. Yang, W. Yi, G. Medeiros-ribeiro, and R. S. Williams, "State dynamics and modeling of tantalum oxide memristors," *IEEE Transactions on Electron Devices*, vol. 60, no. 7, pp. 2194–2202, 2013.
- [40] B. Govoreanu, G. Kar, Y. Chen, V. Paraschiv, S. Kubicek, A. Fantini, I. P. Radu, L. Goux, S. Clima, R. Degraeve, N. Jossart, O. Richard, T. Vandeweyer, K. Seo, P. Hendrickx, G. Pourtois, H. Bender, L. Altimime, D. Wouters, J. Kittl, and M. Jurczak, "10×10nm² Hf/HfO_x crossbar resistive RAM with excellent performance, reliability and low-energy operation," *IEEE International Electron Devices Meeting Technical Digest*, pp. 729–732, 2011.
- [41] Y. Y. Chen, M. Komura, R. Degraeve, B. Govoreanu, L. Goux, A. Fantini, N. Raghavan, S. Clima, L. Zhang, A. Belmonte, A. Redolfi, G. S. Kar, G. Groeseneken, D. J. Wouters, and M. Jurczak, "Improvement of data retention in HfO₂/Hf 1T1R RRAM cell under low operating current," *IEEE International Electron Devices Meeting Technical Digest*, pp. 10.1.1–10.1.4, Dec. 2013.

Chapitre IV. Éléments d'analyse et de compréhension des mécanismes de commutation de résistance

Table des matières

1.	Contexte et positionnement du travail	142
2.	Caractéristiques I-V mesurées à différentes températures	143
2.1.	Caractéristiques I-V du transistor	143
2.2.	Caractéristiques I-V de cellules 1T/1R.....	144
2.2.1.	Extraction de la caractéristique I-V aux bornes de l'élément résistif.....	144
2.2.2.	Normalisation des caractéristiques I-V.....	144
3.	Activation en température	146
3.1.	Opération d'électroforming	146
3.2.	Modes de conduction dans les états LRS et HRS.....	147
3.3.	Opération de reset	149
3.3.1.	Caractéristiques I-V	149
3.3.2.	Influence de la température de reset sur l'état HRS.....	152
3.3.3.	Mécanisme de commutation vers l'état HRS	153
3.4.	Opération de set.....	159
3.4.1.	Dépendance en température des caractéristiques I-V	159
3.4.2.	Influence de la température de set sur l'état LRS	160
3.4.2.1.	Influence de la température sur la résistance de l'état LRS.....	160
3.4.2.2.	Effacement des états LRS obtenus à différentes températures	163
3.4.3.	Mécanisme de commutation vers l'état LRS	166
3.4.3.1.	Modélisation de la destruction des filaments par diffusion de défauts	167
3.4.3.2.	Modélisation de l'effacement par une opération de reset.....	175
3.4.3.3.	Bilan.....	180
4.	Synthèse du Chapitre IV	183
5.	Références du Chapitre IV.....	185

1. Contexte et positionnement du travail

Comme nous l'avons vu dans le Chapitre III, les mécanismes responsables de la commutation de résistance bipolaire d'éléments résistifs $\text{TiN}/\text{HfO}_2/\text{Ti}$ ne sont pas encore complètement compris. Dans la littérature, le phénomène de commutation de résistance a été observé dans une grande variété d'oxydes intégrés dans une structure MIM Métal/Isolant/Métal [1–3]. Bien que cet empilement soit simple dans sa forme et dans sa fabrication, la commutation de résistance et, par voie de conséquence, la fonction de mémorisation dépendent, à la fois, de la couche d'oxyde elle-même mais aussi de la nature des électrodes et de la qualité des interfaces métal/oxyde. A l'heure actuelle, de nombreux mécanismes sont proposés dans la littérature pour expliquer ces phénomènes de commutation et plusieurs briques de modélisation, à différentes échelles d'observation, sont déclinées pour tenter de reproduire les caractéristiques de ce phénomène (*cf.* Chapitre I.3.3.1). Malheureusement, pour l'instant, peu d'approches sont encore capables de prédire intégralement le fonctionnement d'un dispositif mémoire élémentaire.

Ce chapitre vise à apporter une contribution supplémentaire sur la compréhension des mécanismes physiques de commutation de résistance intervenant dans les éléments résistifs $\text{TiN}/\text{HfO}_2/\text{Ti}$ au comportement bipolaire. Il s'appuie sur l'état de l'art décrit succinctement dans le Chapitre I, en particulier les mécanismes de commutation de résistance et les briques de modélisation associées. Les principales caractéristiques électriques de ces empilements mémoires sont approfondies, notamment grâce à des études en fonction de la température afin d'appréhender la physique sous-jacente et de discuter les différentes hypothèses proposées dans la littérature.

2. Caractéristiques I-V mesurées à différentes températures

Dans ce Chapitre IV, nous proposons une étude approfondie de l'influence de la température sur les différentes caractéristiques de commutation de cellules mémoires OxRRAM 1T/1R. Comme nous l'avons vu précédemment (cf. Chapitre III.2.1), cette architecture exploite les caractéristiques d'un transistor MOS intégré en série avec l'élément résistif. Par conséquent, les caractéristiques électriques mesurées aux bornes de cellules mémoires 1T/1R à différentes températures sont susceptibles de traduire de l'influence de la température sur l'élément résistif comme sur le transistor. Ainsi, de manière à appréhender l'influence de la température sur l'élément résistif seul, il est nécessaire, au préalable, de quantifier l'effet de la température sur les caractéristiques du transistor MOS afin de les prendre en compte dans l'analyse des résultats obtenus sur les cellules 1T/1R.

2.1. Caractéristiques I-V du transistor

L'influence de la température sur les caractéristiques du transistor MOS a été appréhendée par une série de mesures en mode quasi-statique. La Figure IV.1 présente les caractéristiques courant-tension d'un transistor NMOS pris isolément mesurées à 300, 375 et 475 K. Quelle que soit la tension de grille appliquée (1,5 V dans le cas de la Figure IV.1), une diminution globale du courant de saturation est observée avec l'augmentation de la température.

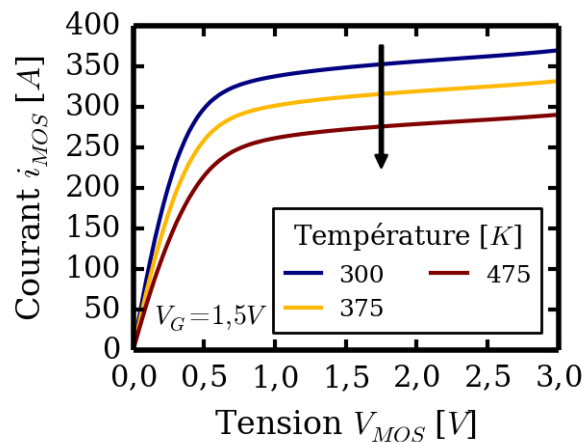


Figure IV.1. Caractéristiques courant-tension d'un transistor pris isolément mesurées en mode quasi-statique à différentes températures (300, 375 et 475 K) pour une tension de grille de 1,5 V.

Cette modification des caractéristiques électriques du transistor MOS avec la température est susceptible de modifier les caractéristiques de commutation des cellules mémoires 1T/1R. Par conséquent, l'analyse des caractéristiques I-V des cellules mémoires, mesurées à différentes températures, doit prendre en compte cette dépendance thermique des caractéristiques du transistor, notamment le courant de saturation correspondant à la compliance utilisée lors de l'opération de set.

2.2. Caractéristiques I-V de cellules 1T/1R

2.2.1. Extraction de la caractéristique I-V aux bornes de l'élément résistif

Comme nous venons de le voir, la température modifie les caractéristiques courant-tension du transistor et de l'élément résistif et *de facto* celle de la cellule mémoire 1T/1R. Par conséquent, dans ce Chapitre IV et sauf mention contraire, l'influence de la température sur la commutation de résistance est analysée sur la base des caractéristiques courant-tension de l'élément résistif. Pour cela, à chaque température, les caractéristiques I-V (des opérations de set, de reset et de lecture) des cellules mémoires 1T/1R sont traitées selon la méthode présentée dans le Chapitre III (*cf.* Chapitre III.2.1.5). Une extraction de la contribution du transistor est faite à partir de ses caractéristiques mesurées à la même température.

2.2.2. Normalisation des caractéristiques I-V

Grâce à la méthode présentée précédemment, il est possible d'obtenir les caractéristiques courant-tension aux bornes de l'élément résistif en s'affranchissant des variations thermiques liées au transistor. Cependant l'activation thermique des caractéristiques du transistor a également un effet notable sur la limitation en courant qu'il est impossible de supprimer par post-traitement. En effet, comme nous l'avons vu sur la Figure IV.1, pour une tension V_G appliquée sur la grille, le courant de saturation du transistor, qui détermine la compliance en courant (*cf.* Chapitre III.2.1.2), diminue avec la température. Par conséquent, même s'il est possible d'extraire les caractéristiques courant-tension aux bornes de l'élément résistif à différentes températures, leur comparaison est biaisée car elles ont été obtenues avec des limitations en courant variables.

Une comparaison de ces caractéristiques est toutefois possible en les normalisant par la limitation en courant fixée pendant l'opération de set. En effet, comme nous l'avons vu précédemment dans le Chapitre III (*cf.* Chapitre III.3.1.2), dans les conditions normales de mesure (*i.e.* les opérations de set et de reset effectuées à 300 K), le courant de reset est proportionnel au courant de compliance (*cf.* Figure III.16). Ainsi, en normalisant les caractéristiques courant-tension par la limitation en courant fixée pendant l'opération de set ($I_N = I/I_C$), il est possible de comparer entre elles des caractéristiques obtenues avec des limitations de courant différentes. Pour illustration, les caractéristiques I-V obtenues avec différentes compliances en courant (*cf.* Chapitre III.3.1, Figure IV.2a) peuvent être normalisées (Figure IV.2b) et ainsi comparées. On retrouve sur la Figure IV.2b les résultats présentés précédemment (*cf.* Chapitre III.3.1.1) : quelle que soit la limitation en courant utilisée, l'opération de reset commence à une tension constante ($V_C \approx 0,4$ V) lorsque le courant $I_{\text{Reset}} \approx 0,8 \cdot I_C$ est atteint.

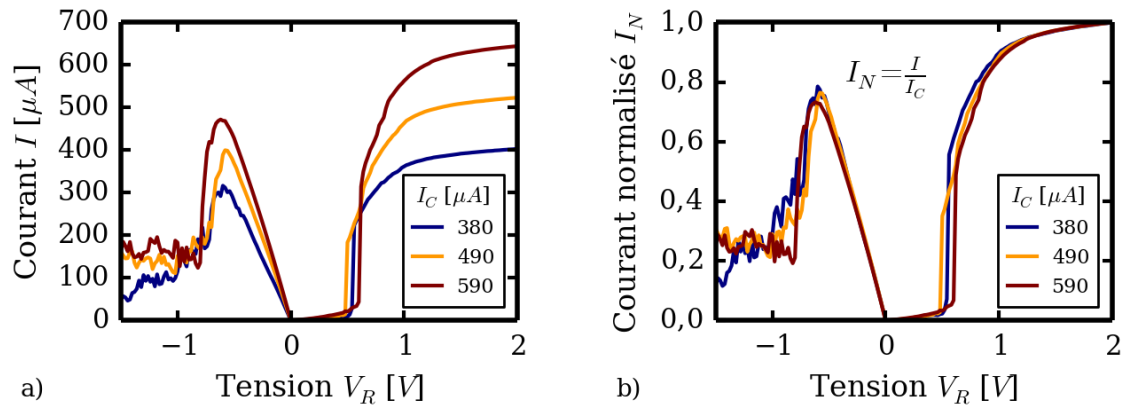


Figure IV.2. a) Caractéristiques courant-tension "brutes" de l'élément résistif et b) caractéristiques courant-tension normalisées. Les caractéristiques initiales ont été mesurées avec différentes limites en courant, à 300 K.

Pour la majeure partie des mesures présentées dans ce Chapitre IV, une plage de température de 4 à 475 K a été évaluée. Dans un souci d'uniformité, toutes les températures sont exprimées en Kelvin.

3. Activation en température

3.1. Opération d'électroforming

L'influence de la température a d'abord été étudiée sur l'opération d'électroforming. Cette opération permet d'initier la commutation de résistance et rendre fonctionnelles les cellules mémoires. Semblable à une opération de set, elle nécessite généralement l'application d'une tension plus élevée. Dans la littérature, cette opération d'électroforming est couramment apparentée à un claquage diélectrique de la couche isolante, contrôlé par un courant de compliance.

Des opérations d'électroforming ont été effectuées sur des cellules vierges à des températures comprises entre 300 et 475 K. Une tension V_G de grille de 1,5 V a été utilisée et pour chaque température évaluée, 10 cellules mémoires 1T/1R ont été mesurées. La Figure IV.3a présente les caractéristiques I-V mesurées : on constate que la tension V_F d'électroforming (*i.e.* la tension à laquelle le courant augmente brutalement) est fortement activée avec la température, la tension d'électroforming étant d'autant plus faible que la température est élevée.

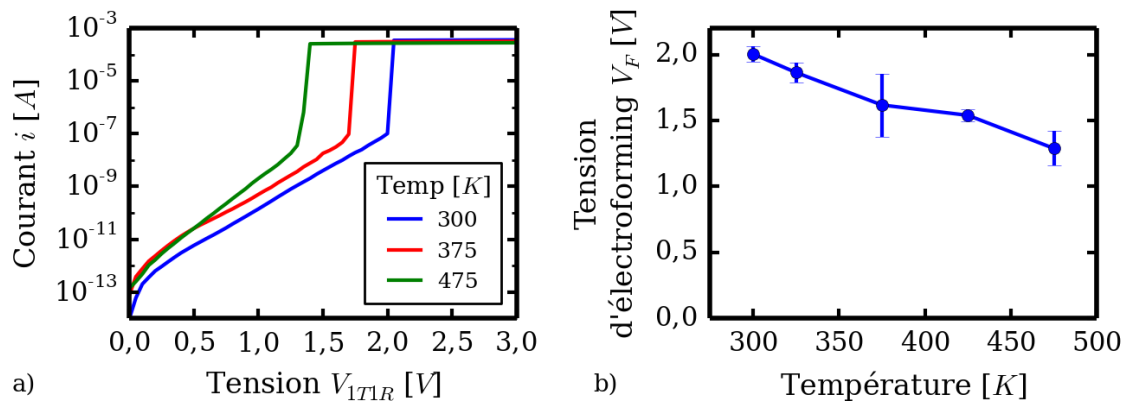


Figure IV.3. Influence de la température sur l'opération d'électroforming : a) caractéristiques courant-tension de l'opération d'électroforming mesurées à différentes températures sur trois cellules différentes ; b) évolution de la tension d'électroforming avec la température (@ $V_G = 1,5$ V). 10 cellules ont été mesurées à chaque température.

La dépendance en température de la tension d'électroforming, avec ses barres d'erreur, est présentée sur la Figure IV.3b. Une diminution de 0,4 V pour une variation de 100 K est observée alors que la variabilité semble être globalement indépendante de la température (pas de variation significative des barres d'erreur). Cette activation de la tension d'électroforming avec la température est en accord avec l'une des hypothèses proposées pour décrire le claquage de couches d'oxydes. Selon McPherson *et al.* [4], le champ au claquage est inversement proportionnel à la température :

$$(1) \quad E_{BD} = \frac{E_A}{\gamma \cdot k_B \cdot T} \Rightarrow V_F = \frac{d \cdot E_A}{\gamma \cdot k_B \cdot T}$$

Avec :

- E_{BD} [$V \cdot m^{-1}$] : champ au claquage
- E_A [J] : énergie d'activation du phénomène de claquage
- γ [$m \cdot V^{-1}$] : paramètre d'accélération en champ
- k_B [$J \cdot K^{-1}$] : constante de Boltzmann

- T [K] : température
- V_F [V] : tension d'électroforming
- d [m] : épaisseur de la couche d'oxyde

D'après l'équation (1), la tension d'électroforming est inversement proportionnelle à la température, cette tendance étant confirmée en représentant la tension d'électroforming en fonction de $1/k_B T$ (Figure IV.4). De cette évolution est extraite la grandeur $d.E_A/\gamma = 4,7 \times 10^{-2}$ V.eV.

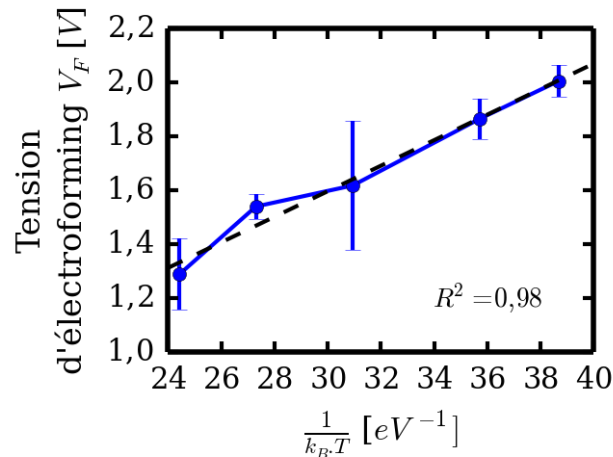


Figure IV.4. Evolution de la tension d'électroforming en fonction de $1/k_B T$. Une régression linéaire permet d'extraire la grandeur $d.E_A/\gamma$ (cf. équation (1)).

D'après McPherson *et al.* [4], pour une couche d'oxyde HfO_2 de constante diélectrique $k \approx 20$, le paramètre d'accélération en champ vaut $\gamma \approx 11$ cm.MV⁻¹. Connaissant l'épaisseur de la couche d'oxyde (5 nm), on peut déterminer l'énergie d'activation du mécanisme d'électroforming : $E_A = 1,04$ eV. Cette énergie est du même ordre de grandeur que celles reportées dans la littérature. On notera, par exemple, une énergie d'activation de 0,7 eV extraite des statistiques de temps de faute mesurées à différentes températures sur un empilement TiN\HfO₂(8 nm)\TiN [5].

En résumé, ces résultats tendent à démontrer que l'opération d'électroforming est bien activée en température : une augmentation de la température contribue à une diminution de la tension nécessaire au déclenchement de cette opération (réduction 0,4 V pour 100 K).

Dans la littérature, il est communément admis que le phénomène de claquage d'oxyde est dû à la création de défauts au sein de l'oxyde. Cette hypothèse a d'ailleurs été reprise dans certaines des approches de modélisation présentées dans le Chapitre I (cf. Chapitre I.3) [6–9].

3.2. Modes de conduction dans les états LRS et HRS

Avant d'analyser l'influence de la température sur les caractéristiques de commutation de résistance, il est apparu important d'appréhender les mécanismes de conduction des états LRS et HRS. Une attention particulière a été portée sur l'activation en température de la résistance de ces deux états. En effet, comme nous l'avons vu dans le Chapitre I (cf. Chapitre I.3.3.2), une grande variété de mécanismes de conduction est proposée dans la littérature. Une analyse de l'activation en température de la résistance des états LRS et HRS permet, selon les cas, de discriminer certains d'entre eux.

Dans un premier temps, une étude a été menée sur une gamme de températures supérieures à 300 K. 8 cellules mémoires 1T/1R ont été mesurées dans chacun des deux états. Les cellules placées dans l'état LRS ont subi une opération d'électroforming à 300 K, dans les conditions de programmation standard définies précédemment (cf. Chapitre III.3.4), *i.e.* $V_G = 1,5$ V et $I_C \approx 350$ μ A. Les cellules placées dans l'état HRS ont, quant à elles, subi successivement une opération d'électroforming (dans les mêmes conditions que celles qui viennent d'être rappelées) puis une opération de reset également à 300 K avec en tension d'arrêt $V_{ResetStop} = 1,5$ V. La variation de la résistance des états LRS et HRS a été mesurée par des opérations de lecture répétées effectuées à des températures variant de 300 à 525 K. Une tension de lecture faible de 100 mV (bien en deçà des tensions de commutation : $V_{Set} \approx 0,5$ V et $V_{Reset} \approx -0,4$ V), a été appliquée de manière à prévenir tout changement de résistance. Après retour à 300 K, une nouvelle série de mesures de résistance a été faite pour s'assurer de l'invariance de la résistance avant et après l'excursion en température. La résistance des cellules a été extraite des caractéristiques I-V des opérations de lectures aux bornes de l'élément résistif en utilisant la méthode présentée dans le paragraphe 2.2.1 permettant de s'affranchir de la modification des caractéristiques du transistor. La Figure IV.5a présente la valeur moyenne de la résistance des états LRS et HRS aux différentes températures de lecture. Quel que soit l'état, on ne note aucune activation en température.

Ces résultats ont ensuite été complétés par une série de mesure à basses températures (comprises entre 80 et 300 K). Un protocole expérimental similaire à celui de l'étude précédente a été utilisé : après 5 cycles appliqués à 300 K, les cellules ont été programmées dans les états LRS et HRS à cette même température. Deux courants de compliance ont été appliqués : 350 μ A (conditions de programmation standard) et 90 μ A. Pour chaque condition, une dizaine de cellules ont été mesurées. L'évolution thermique de la résistance des états LRS et HRS est présentée sur la Figure IV.5b. Une tendance semblable à celle présentée pour le régime hautes températures est observée : la conduction des états LRS et HRS n'est pas ou que très faiblement activée en température.

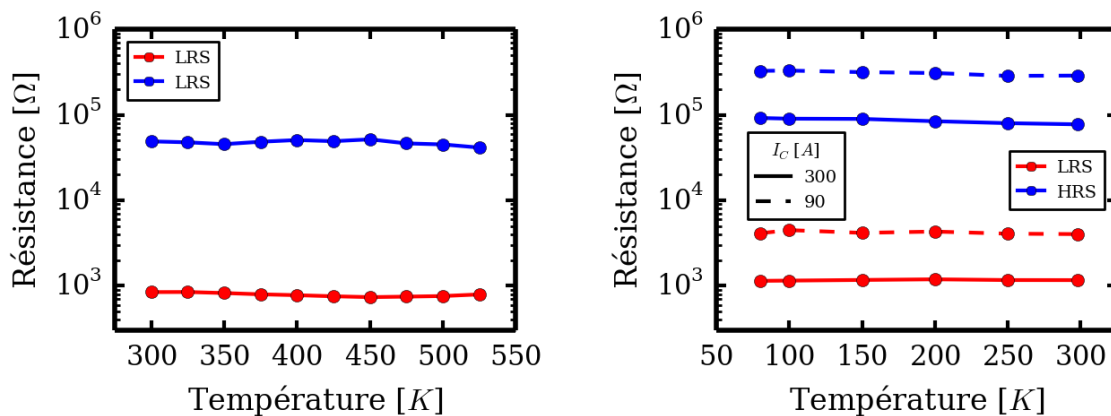


Figure IV.5. Evolution de la résistance moyenne des états LRS et HRS en fonction de la température a) entre 300 et 525 K pour des cellules programmées dans les conditions de programmation standard ($I_C = 350$ μ A et $V_{ResetStop} = 1,5$ V). La valeur moyenne a été calculée sur un ensemble de 8 cellules 1T/1R, b) entre 80 et 300 K pour des cellules programmées avec des limitations en courant de 350 et 90 μ A ont été utilisées. La valeur moyenne a été calculée sur une dizaine de cellules.

L'ensemble de ces observations tend à montrer que la conduction dans les états LRS et HRS n'est pas ou très peu activée en température, et ce quelle que soit la compliance en courant utilisée. Ces résultats sont en accord avec une étude précédente menée sur des cellules mémoires à base d'oxyde HfO_2 [10]. En revanche, d'autres études ont démontré des dépendances en température plus marquées avec notamment un comportement semiconducteur (*i.e.* diminution de la résistance avec la température) pour l'état HRS et un comportement métallique (*i.e.* augmentation de la résistance avec la température) pour l'état LRS [7,11,12]. Il convient néanmoins de préciser que ces études ont été menées sur des éléments résistifs simples 1R (avec une compliance en courant largement supérieure à 350 μA), contrairement à l'analyse présentée dans ce Chapitre qui s'appuie sur des éléments mémoires 1T/1R.

La faible activation en température observée sur les cellules 1T/1R est en accord avec les modèles de conduction présentés dans la littérature (*cf.* Chapitre I.3.3.2). Pour l'état HRS, les modes de conduction de type Fowler-Nordheim [13], tunnel assisté par pièges TAT ou QPC [10,14] sont souvent proposés [15–17] et leur faible activation en température est en accord avec les présentes observations. Pour l'état LRS, cette faible activation en température est également compatible avec un comportement métallique ou QPC. De plus, il est intéressant de noter que des simulations atomistiques *ab initio* sur l'oxyde HfO_2 ont permis de proposer, en présence d'une grande densité de défauts, la formation d'une phase sous-stœchiométrique en oxygène Hf_2O_3 au comportement semi-métallique [18]. Il est tout à fait envisageable que cette phase puisse constituer le filament conducteur.

Dans cette étude, seule la résistance des états LRS et HRS a été analysée. Une étude plus approfondie de l'activation en température de caractéristiques courant-tension obtenues sur ces états n'a pas pu être menée : pour effectuer une telle étude, il aurait été nécessaire de mesurer ces caractéristiques sur une gamme de tension plus étendue. Or, ici, les tensions de commutation de ces cellules mémoires étant très faibles (0,4 V), il n'est pas possible d'obtenir ces caractéristiques sans provoquer une commutation de la cellule mémoire.

De manière à discriminer l'activation en température des opérations de reset et de set, une étude a été menée, dans un premier temps, sur ces deux opérations prises séparément (*cf.* paragraphes 3.3 et 3.4, respectivement). Pour cela, l'opération considérée a été effectuée à différentes températures sur plusieurs cellules mémoires programmées dans un même état (*i.e.* avec les mêmes conditions de programmation et à la même température).

3.3. Opération de reset

3.3.1. Caractéristiques I-V

L'influence de la température sur l'opération de reset a été appréhendée à partir d'une série de mesures effectuées en mode quasi-statique et à température variable. Dans ce protocole, 18 cellules mémoires 1T/1R ont été étudiées. Les cellules ont été écrites à 300 K avec une limitation en courant de 315 μA puis effacées à une température comprise entre 300 et 525 K. Des opérations de lecture effectuées après l'opération de set à 300 K et avant l'opération de reset ont permis de s'assurer de l'invariance de la résistance pendant le changement de température.

L'évolution thermique des caractéristiques courant-tension des opérations de reset est présentée sur la Figure IV.6. La partie de droite de la Figure IV.6 présente les caractéristiques courant-tension des opérations de set effectuées à 300 K. L'utilisation d'une limitation en courant fixée et d'une température d'écriture déterminée permet d'atteindre un même état LRS. La partie de gauche de la Figure IV.6 présente les caractéristiques courant-tension des opérations de reset obtenues à différentes températures. Une activation en température de l'opération de reset est observée : la tension de reset est d'autant plus faible que la température de reset est élevée.

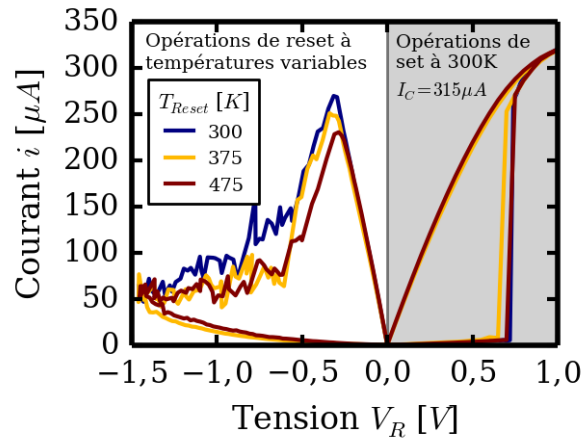


Figure IV.6. Comparaison des caractéristiques courant-tension de reset (partie de gauche) effectuées à des températures comprises entre 300 et 475 K sur des cellules placées dans un état LRS suite à des opérations de set effectuées à 300 K avec une compliance en courant de 315 μA (partie de droite).

Cette activation en température de l'opération de reset a été quantifiée à partir de l'évolution thermique des courant et tension de reset. L'influence de la température sur ces deux grandeurs est présentée sur la Figure IV.7a et la Figure IV.7b, respectivement. L'activation en température de l'opération de reset subodorée sur la Figure IV.6 est confortée par une diminution de la tension et du courant de reset lorsque la température augmente.

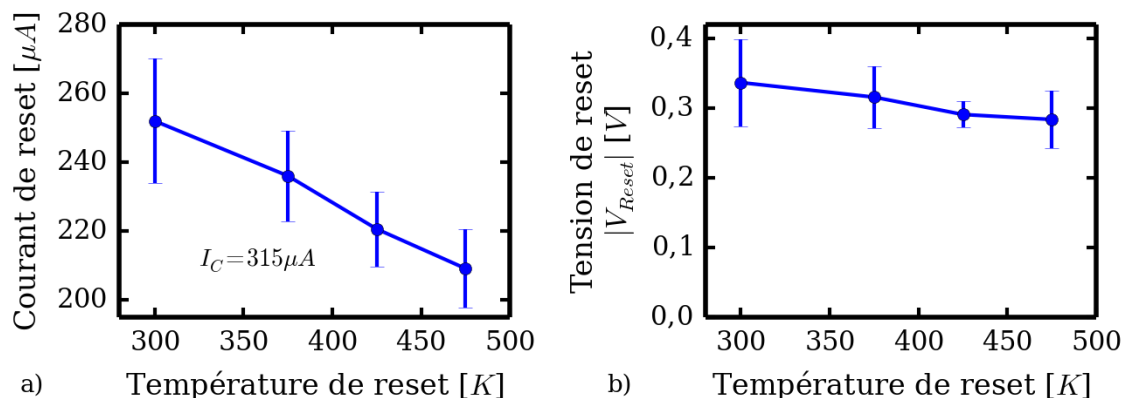


Figure IV.7. Evolution a) du courant de reset et b) de la valeur absolue de la tension de reset en fonction de la température de reset. Les opérations de reset ont été effectuées sur des cellules programmées dans l'état LRS à 300 K avec une limitation en courant de 315 μA .

Ces résultats tendent à montrer que l'opération de reset est bien activée en température. Les courant et tension nécessaires au déclenchement de la commutation sont d'autant plus faibles que la

température à laquelle l'opération de reset est effectuée est élevée. Il convient de noter que cette diminution du courant et de la tension de reset n'est pas liée à une modification de la résistance de l'état LRS. En effet, comme nous l'avons vu au paragraphe 3.2, la résistance de l'état LRS n'est pas activée en température. On note également que lorsque l'opération de reset est effectuée à la même température que l'opération de set, le rapport I_{Reset}/I_C vaut 0,8 conformément au résultat présenté dans le Chapitre III (cf. Chapitre III.3.1).

L'influence de la température sur l'opération de reset a également été investiguée à basse température. Un protocole expérimental similaire à celui présenté précédemment a été utilisé. Les cellules ont été écrites dans l'état LRS à 80 K avec une compliance en courant de $450 \mu A$ ²⁰ puis effacées à des températures comprises entre 80 et 300 K. Pour chaque température d'effacement, les caractéristiques I-V de 5 cellules ont été mesurées (Figure IV.8a). La variation en température du courant de reset extrait de ces caractéristiques est présentée sur la Figure IV.8b. A l'instar de la précédente série de mesures effectuées à haute température, le courant nécessaire au déclenchement de la commutation de résistance vers l'état HRS est d'autant plus faible que la température de reset est élevée.

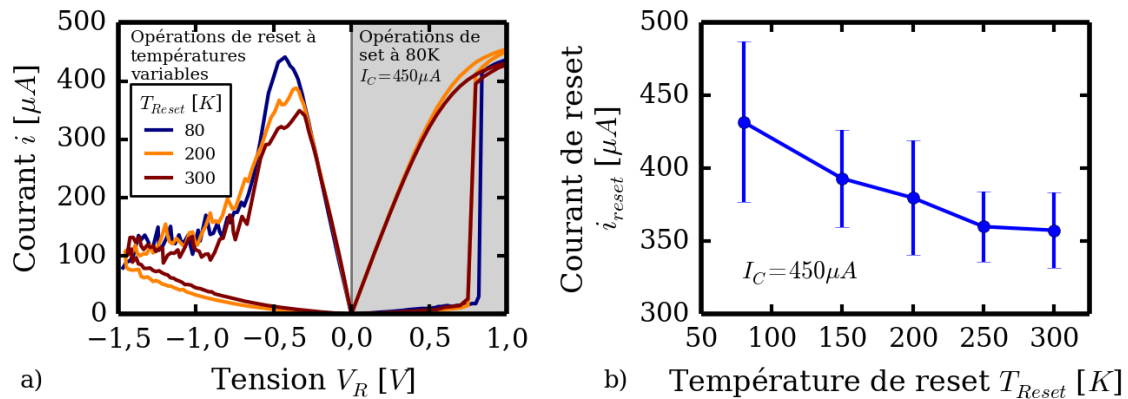


Figure IV.8. a) Evolution des caractéristiques courant-tension des opérations de reset (partie de gauche) effectuées à des températures comprises entre 80 et 300 K sur des cellules placées dans un état LRS suite à des opérations de set effectuées à 80 K avec une compliance en courant de $450 \mu A$ (partie de droite). b) Evolution du courant de reset en fonction de la température de reset.

En résumé, ces deux séries de mesures effectuées à hautes et basses températures ont montré que l'opération de reset est activée en température. Lorsque les cellules mémoires sont écrites dans un état LRS à une température et à un courant de compliance fixés, le courant et la tension nécessaires au déclenchement de l'opération de reset sont d'autant plus faibles que la température d'effacement est élevée. De plus, cette diminution du courant de reset en fonction de la température de reset est similaire quelle que soit la température de set. En effet, il est possible de comparer les deux séries de mesures à hautes et basses températures présentées précédemment en considérant la diminution relative du courant de reset par rapport au courant de reset obtenu lorsque les opérations de set et

²⁰ Cette augmentation de la compliance en courant s'explique par la modification du courant de saturation du transistor avec la température (cf. Chapitre IV.2.1). Pour la première série de mesures effectuée à 300 K, une tension de 1,5 V appliquée sur la grille du transistor correspond à une limitation en courant de 315 μA . En revanche, à 80 K, cette même tension est associée à une limitation en courant plus élevée de 450 μA .

de reset sont effectuées à la même température. Cette diminution relative, notée $I_{Reset}(T_{Reset})/I_{Reset}(T_{Set})$, est calculée en divisant le courant de reset obtenu à différentes températures de reset par le courant de reset obtenu lorsque l'opération de reset est effectuée à la même température que l'opération de set. Lorsque l'on représente cette diminution relative du courant de reset en fonction de la température de reset, les courbes, obtenues pour les deux températures de set 80 et 300 K étudiées précédemment, présentent une pente similaire les (cf. Figure IV.9). Le courant de reset diminue d'environ 10% pour une augmentation de 100 K de la température de reset.

On note également que pour cette gamme de température de 80 à 300 K, le rapport I_{Reset}/I_C de l'opération de reset est effectuée à la même température que l'opération de set vaut 0,95. Ce rapport change sensiblement par rapport à celui reporté dans le Chapitre III (cf. Chapitre III.3.1) et sur la Figure IV.7. Plusieurs explications peuvent être données : (i) les mesures présentées sur la Figure IV.8 ont été effectuées sur un lot de cellules différent et une variation des procédés de fabrication ne peut être écartée ; (ii) les mesures ont été effectuées sur un équipement différent dont les paramètres expérimentaux sont susceptibles de changer (*e.g.* Fantini *et al.* [19] ont montré que la vitesse de rampe utilisée pour les mesures en mode quasi-statique a une forte influence sur la tension V_C dont le rapport I_{Reset}/I_C dépend) ; (iii) il ne peut pas être exclus que le rapport I_{Reset}/I_C varie légèrement avec la température.

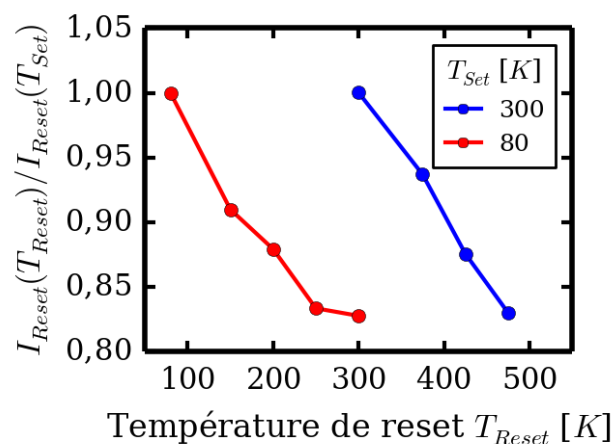


Figure IV.9. Diminution relative du courant de reset par rapport au courant de reset obtenu lorsque les opérations de set et de reset sont effectuées à la même température (notée $I_{Reset}(T_{Reset})/I_{Reset}(T_{Set})$) en fonction de la température de reset pour les séries de mesures présentées sur la Figure IV.7a et Figure IV.8b.

3.3.2. Influence de la température de reset sur l'état HRS

Les états HRS atteints à la suite des opérations de reset décrites précédemment ont ensuite été étudiés. Comme le montre la Figure IV.10, la température de reset n'a pas d'influence significative sur la résistance de l'état HRS.

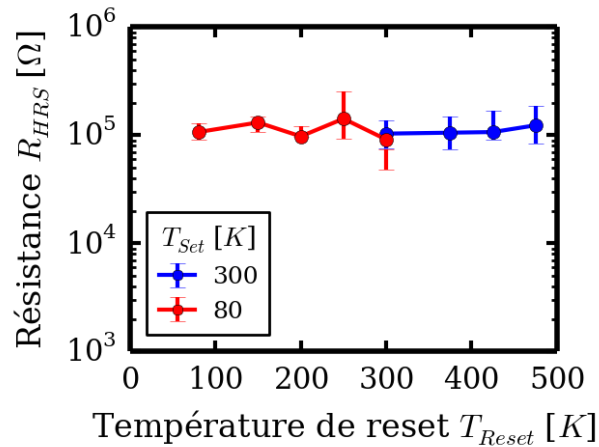


Figure IV.10. Évolution de la résistance des états HRS atteints après les opérations de reset effectuées à différentes températures. Chaque point représente une moyenne calculée sur 18 cellules mémoires.

Bien que le déclenchement de l'opération de reset soit thermiquement activé, la résistance de l'état HRS atteint n'est pas, quant à elle, influencée par la température à laquelle l'opération de reset a été effectuée. Ainsi, quelles que soient les températures de set (300 ou 80 K) ou de reset (variable entre 80 et 475 K), la résistance de l'état HRS obtenue avec une tension d'arrêt de reset de 1,5 V reste proche de $10^5 \Omega$.

3.3.3. Mécanisme de commutation vers l'état HRS

Comme nous l'avons vu dans le Chapitre I (cf. Chapitre I.3.3.1), les différents mécanismes physiques responsables de la commutation de résistance sont principalement contrôlés par deux grandeurs : le champ électrique et la température locale. Dans ce contexte, les résultats présentés dans cette partie permettent d'investiguer plus en détail le mécanisme de commutation vers l'état HRS.

Pendant l'opération de reset, le champ électrique et la température dans le filament conducteur sont directement contrôlés par la tension aux bornes de l'élément résistif placé dans un état LRS. En supposant un filament conducteur de forme cylindrique et en utilisant une approche à une dimension, le calcul du champ électrique et de la température locale est immédiat (Figure IV.11).

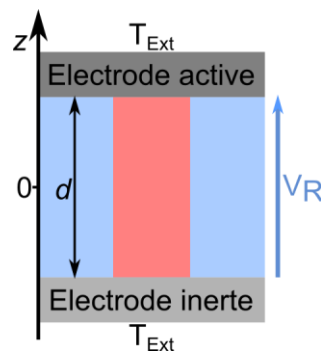


Figure IV.11. Description du système utilisé pour le calcul du champ électrique et de la température locale. Le filament conducteur est supposé cylindrique (représenté en rose sur la figure).

Le champ électrique uniforme dans le filament est exprimé par l'équation suivante :

$$(2) \quad E = \frac{V_R}{d}$$

Avec :

- E [V.m^{-1}] : champ électrique
- V_R [V] : tension aux bornes de l'élément résistif
- d [m] : épaisseur de la couche d'oxyde

La température locale dans le filament dépend de deux paramètres : la température extérieure et la chaleur dégagée par effet Joule lors du passage du courant. Cette température peut être calculée dans une première approche en résolvant l'équation de la chaleur à une dimension en régime stationnaire²¹ :

$$(3) \quad \frac{\partial^2 T}{\partial z^2} + \frac{P}{k_{th}} = 0$$

Avec :

- T [K] : température locale dans le filament
- z [m] : variable de l'espace allant de l'électrode inférieure à l'électrode supérieure (l'origine est prise au milieu de la couche d'oxyde comme cela est indiqué sur la Figure IV.11)
- k_{th} [$\text{W.K}^{-1}.\text{m}^{-1}$] : conductivité thermique du filament
- P [W.m^{-3}] : densité de puissance thermique locale apportée au système

La puissance générée par effet Joule et apportée au système est exprimée par :

$$(4) \quad P = \sigma \cdot E^2 = \sigma \cdot \frac{V_R^2}{d^2}$$

Avec :

- σ [$\Omega^{-1}.\text{m}^{-1}$] : conductivité électrique du filament
- E [V.m^{-1}] : champ électrique

La résolution des équations (3) et (4) permet de déterminer la température locale en tout point du filament (cf. équation 5) ainsi que la température maximale au cœur du filament (cf. équation 6).

$$(5) \quad T(z) = T_{Ext} + \frac{\sigma \cdot V_R^2}{2 \cdot d^2 \cdot k_{th}} \cdot \left(\left(\frac{d}{2} \right)^2 - z^2 \right)$$

$$(6) \quad T_{Max} = T_{Ext} + \frac{\sigma \cdot V_R^2}{8 \cdot k_{th}}$$

Avec :

- T_{Ext} [K] : température extérieure (thermalisation au niveau des électrodes, cf. Figure IV.11)

La température maximale et le champ électrique dépendent directement de la tension aux bornes de l'élément résistif. Grâce à ces informations, il est possible d'examiner, plus en détails, l'influence du champ électrique et la température locale sur la commutation vers l'état HRS.

²¹ Pour les phénomènes de diffusion thermique, la constante de temps du système dépend, à la fois, du coefficient de diffusion D et de la dimension L du système. Pour des métaux et des oxydes, le coefficient de diffusion D est de l'ordre de 10^{-4} à $10^{-5} \text{ m}^2.\text{s}^{-1}$ et le temps caractéristique τ est de l'ordre de $\frac{L^2}{D}$. En considérant un système de quelques dizaines de nanomètres d'épaisseur, le temps caractéristique τ est de l'ordre de 0,1 à 10 ps. Ce temps étant largement inférieur au temps typique utilisé expérimentalement (>10 ns), il est raisonnable de considérer l'équation de la chaleur en régime stationnaire.

Dans l'étude de l'influence de la limitation en courant sur la commutation de résistance présentée dans le Chapitre III (cf. Chapitre III.3.1), nous avons vu que le déclenchement de l'opération de reset est directement contrôlé par le courant et la tension présents aux bornes de l'élément résistif à la fin de l'opération de set. En effet, pendant l'opération de set, le mécanisme responsable de la diminution de la résistance est autolimité : lorsque la résistance de l'élément résistif commence à diminuer, la tension à ses bornes diminue et provoque un "ralentissement" spontané du mécanisme de commutation. Ainsi, la commutation vers l'état LRS s'arrête d'elle-même lorsque la tension aux bornes de l'élément résistif devient suffisamment faible. Lorsque l'opération de set est effectuée à température ambiante, nous avons vu que la tension V_C à laquelle la commutation de résistance s'arrête est toujours de l'ordre de 0,35 V, ce quelle que soit la compliance en courant utilisée. Ensuite, lors de l'étude de l'opération de reset, nous avons établi que l'opération de reset se déclenche dans la polarité opposée à celle de l'opération de set lorsque la différence de potentiel aux bornes de la cellule atteint, en valeur absolue, la tension V_C . Cette égalité des tensions aux bornes de l'élément résistif $V_{\text{Reset}} = V_C$ montre, d'après les équations (2) et (6), que l'opération de reset se déclenche lorsque le champ électrique (au signe près) et la température locale du filament atteignent des valeurs identiques à celles correspondant à la fin de l'opération de set. Par conséquent, il semble que la commutation de résistance vers l'état LRS ou vers l'état HRS s'arrête ou se déclenche respectivement dans les mêmes conditions de champ électrique et de température locale. Ainsi, cette observation tendrait à montrer que l'arrêt de la commutation de résistance vers l'état LRS et le déclenchement de la commutation de résistance vers l'état HRS soient associés à un même mécanisme physique contrôlé par la température et le champ électrique. Néanmoins, à ce stade, il n'est pas possible de dissocier l'influence de l'un ou l'autre de ces deux paramètres.

Par ailleurs, les résultats présentés dans cette section permettent d'apporter un nouvel éclairage. En effet, nous avons vu que lorsque l'opération de reset est effectuée à une température différente de celle de l'opération de set, la commutation vers l'état HRS est initiée pour une tension et un courant inférieurs à ceux présents aux bornes de l'élément résistif à la fin de l'opération de set. Ce changement de comportement permet d'appréhender plus en détail l'effet du champ électrique et de la température locale sur la commutation de résistance vers l'état HRS (au point de reset : $V_R = V_{\text{Reset}}$) :

- **Champ électrique** : D'après l'équation (2), la diminution de la tension de reset montre que le champ électrique nécessaire au déclenchement de la commutation vers l'état HRS est inférieur à celui atteint à la fin de l'opération de reset : $V_{\text{Reset}} < V_C \Rightarrow E_{\text{Reset}} < E_C$. Ainsi, le champ électrique dans l'élément résistif au déclenchement de l'opération de reset est d'autant plus faible que la température de reset est élevée.
- **Température maximale dans le filament** : D'après l'équation (6), deux facteurs influent sur cette température : la température extérieure et la tension de reset. Ces deux paramètres varient de manière antagoniste : la température maximale augmente avec la température extérieure et diminue avec la tension de reset. Il est par conséquent difficile d'appréhender la variation de la température maximale dans le filament en fonction de la température de reset. Néanmoins, il est tout de même possible de calculer cette température maximale en utilisant la loi de Wiedemann et Franz [20]. Selon cette loi, valable pour les métaux, le rapport de la conductivité électrique σ et de la conductivité thermique k_{th} est proportionnel à la température :

$$(7) \quad \frac{k_{th}}{\sigma} = L \cdot T$$

Avec :

- T [K] : température
- $L = 3,47 \times 10^{-8}$ [W.Ω.K⁻²] : constante de Lorentz dans l'hafnium [21]

Ainsi, en réinjectant l'équation (7) dans l'équation (6), il est possible de calculer la température maximale $T_{MaxReset}$ dans le filament au moment du déclenchement du reset, en s'affranchissant des conductivités électrique et thermique du filament :

$$(8) \quad T_{MaxReset} = T_{Ext} + \frac{V_{Reset}^2}{8.L.T_{MaxReset}} \Rightarrow T_{MaxReset} = \frac{T_{Ext} + \sqrt{T_{Ext}^2 + \frac{V_{Reset}^2}{2.L}}}{2}$$

L'équation (8), associée aux résultats expérimentaux, permet de calculer la température $T_{MaxReset}$. La Figure IV.12 présente l'évolution de cette température en fonction de la température de reset, calculée à partir des mesures de la Figure IV.7b. Ces résultats montrent que quelle que soit la température à laquelle est effectuée l'opération de reset, la température maximale dans le filament au moment du déclenchement de l'opération de reset est constante et vaut 813 K. Cette valeur de température locale est compatible avec des valeurs reportées dans la littérature sur des cellules à base de HfO₂ [8]. Cette indépendance de la température maximale pendant l'opération de reset avec la température extérieure semble donc montrer que le mécanisme physique responsable de la commutation de résistance vers l'état HRS est fortement dépend de cette température. En effet, pour toutes les températures de reset évaluées, l'opération de reset débute lorsqu'une température critique $T_{Critique}$ de 813 K est atteinte et ce quelle que soit la tension aux bornes de l'élément résistif.

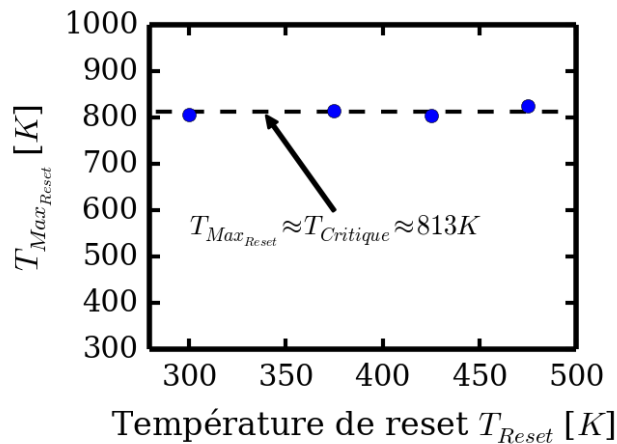


Figure IV.12. Evolution, en fonction de la température de reset, de la température maximale dans le filament au moment du déclenchement de l'opération de reset. Celle-ci est calculée à l'aide de l'équation (8) et des données présentées sur la Figure IV.7b.

Sur la base des résultats qui viennent d'être présentés, il semble que l'opération de reset soit principalement pilotée par la température locale au sein du filament : quelle que soit la température à laquelle l'opération de reset est effectuée, la commutation de résistance débute lorsque qu'une température critique dans le filament de l'ordre de 800 K est atteinte. En revanche, l'intensité du champ électrique ne semble pas jouer un rôle prépondérant.

Il est intéressant de remarquer que cette température critique $T_{Critique}$, à laquelle l'opération de reset débute, est également celle du filament à la fin de l'opération de set. En effet, lorsque les opérations de set et de reset sont effectuées à la même température extérieure, à la fin de l'opération de set

lorsque $V_R = V_C$ et au déclenchement de l'opération de reset lorsque $V_R = V_{Reset} = -V_C$, la température locale dans le filament est identique puisque la température extérieure et la tension aux bornes de l'élément résistif sont les mêmes. On peut ainsi exprimer la température critique $T_{Critique}$ en fonction des températures de set/reset et des tensions V_C et V_{Reset} :

$$(9) \quad T_{Critique} = \frac{T_{Set} + \sqrt{T_{Set}^2 + \frac{V_C^2}{2.L}}}{2} = \frac{T_{Reset} + \sqrt{T_{Reset}^2 + \frac{V_{Reset}^2}{2.L}}}{2}$$

On peut ainsi extraire la tension de reset en fonction de V_C , T_{Set} et T_{Reset} .

$$(10) \quad V_{Reset} = \sqrt{V_C^2 + \beta \cdot \Delta T}$$

Avec :

- $\beta [V^2.K^{-1}] = 4.L.T_{Set} \cdot \left(1 + \sqrt{1 + \frac{V_C^2}{2.L.T_{Set}}} \right)$
- $\Delta T [K] = T_{Set} - T_{Reset}$

Cette dernière équation montre que la tension de reset diminue comme la racine carrée de la différence des températures auxquelles sont effectuées les opérations de set et de reset.

En résumé, le mécanisme physique responsable de l'opération de reset est fortement dépendant de la température locale dans le filament. Cette dépendance se traduit par une diminution de la tension et du courant de reset avec l'augmentation de la température de reset : lorsque l'opération de reset est effectuée à une température supérieure à celle de l'opération de set, une tension plus faible est nécessaire pour atteindre la température critique à laquelle l'opération de reset est alors déclenchée. Cette situation est résumée sur la Figure IV.13 : plus la température de reset est élevée, plus la température dans le filament est grande. Ainsi, la température critique à laquelle l'opération de reset est déclenchée est atteinte pour des tensions plus faibles. De plus, le fait que cette température critique soit identique à celle du filament à la fin de l'opération de set, semble également montrer que ce mécanisme est analogue à celui responsable du changement de résistance pendant l'opération de set.

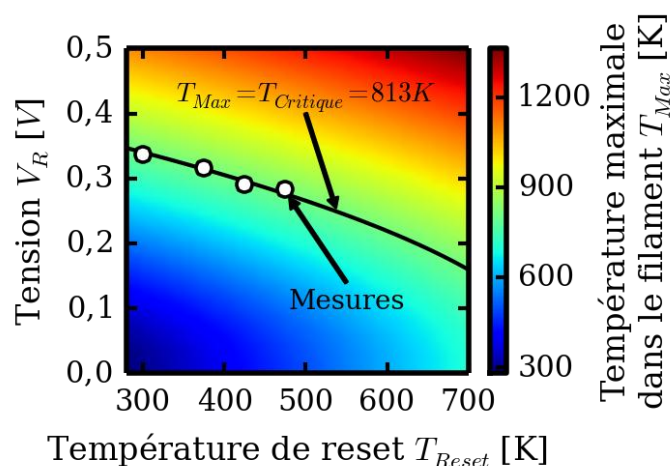


Figure IV.13. Estimation de la température maximale dans le filament T_{Max} (dégradé de couleurs) selon la température de reset et la tension appliquée aux bornes de l'élément résistif V_R . Cette température maximale est calculée à l'aide de l'équation (9). L'isotherme à la température critique de 813 K est représenté en noir. Lorsque la température de reset augmente, une tension plus faible est nécessaire pour atteindre la température critique. Les données expérimentales de la Figure IV.7b sont reportées sur la figure.

Cette température critique ne doit toutefois pas être considérée comme une constante absolue. Au contraire, elle peut être interprétée comme la température à laquelle le temps caractéristique du mécanisme de commutation de résistance est comparable à l'échelle de temps de la rampe de tension utilisée pour l'opération de reset. La plupart des mécanismes physiques qui ont été présentés dans le Chapitre I (cf. Chapitre I.3.3.1) sont activés en température : plus la température locale dans l'élément résistif est élevée, plus le mécanisme responsable de la commutation de résistance est rapide. Par voie de conséquence, dans le cas d'une opération de reset effectuée en mode quasi-statique, le déclenchement de la commutation de résistance est observé lorsque le temps caractéristique du mécanisme de commutation devient comparable à l'échelle de temps de la mesure. Dans le cas où la vitesse de rampe est plus rapide (mode impulsif), le temps de mesure en chaque point est de fait plus court et une élévation de la température critique est nécessaire pour abaisser le temps caractéristique du mécanisme de commutation et le rendre comparable à l'échelle de temps de la rampe de tension utilisée.

De plus, il est intéressant de remarquer que "l'universalité" de la loi $V_{Reset} = V_C$ reportée par Ielmini *et al.* [22] est compatible avec les hypothèses utilisées dans ce raisonnement. En effet, il n'est pas nécessaire de prendre en compte l'épaisseur et les caractéristiques physicochimiques propres de l'oxyde : la loi de Wiedemann et Franz permet de s'affranchir de ces grandeurs. De plus cette loi dédiée aux métaux et donc susceptible d'être valable sur tous les filaments conducteurs obtenus sur des cellules mémoires OxRRAM intégrant une couche isolante à base oxydes de métaux de transition. Néanmoins, ces hypothèses ne sont probablement pas toujours recevables dans la mesure où, pour de faibles courants de compliance, la géométrie du filament et son mode conduction sont susceptibles de changer (cf. Chapitre III.3.3). L'apparition d'une constriction au sein du filament, par exemple, peut remettre en question la loi de Wiedemann et Franz et le calcul du champ électrique et de la température.

3.4. Opération de set

A l'instar de l'analyse de l'opération de reset précédente, cette étude est séparée en deux parties. La première partie s'intéresse à l'évolution des caractéristiques courant-tension de l'opération de set avec la température. La seconde partie propose, quant à elle, une analyse approfondie des états LRS issus des opérations de set effectuées à différentes températures.

3.4.1. Dépendance en température des caractéristiques I-V

L'influence de la température sur l'opération de set a été appréhendée à partir d'une série de mesures effectuées en mode quasi-statique et à température variable. Trois températures comprises entre 300 et 475 K ont été utilisées et pour chacune d'entre elles une séquence de 5 cycles a été appliquée sur quelques cellules (de 5 à 10 selon les cas). Pour l'opération de set, une tension $V_G = 1,5 \text{ V}$ a été appliquée sur la grille du transistor. L'évolution des caractéristiques courant-tension normalisées est présentée sur la Figure IV.14a. Bien que la variation de la température modifie la compliance en courant inhérente au transistor (*cf.* paragraphe 2.2.2), une fois normalisées par le courant de compliance, les caractéristiques courant-tension sont très semblables quelle que soit la température.

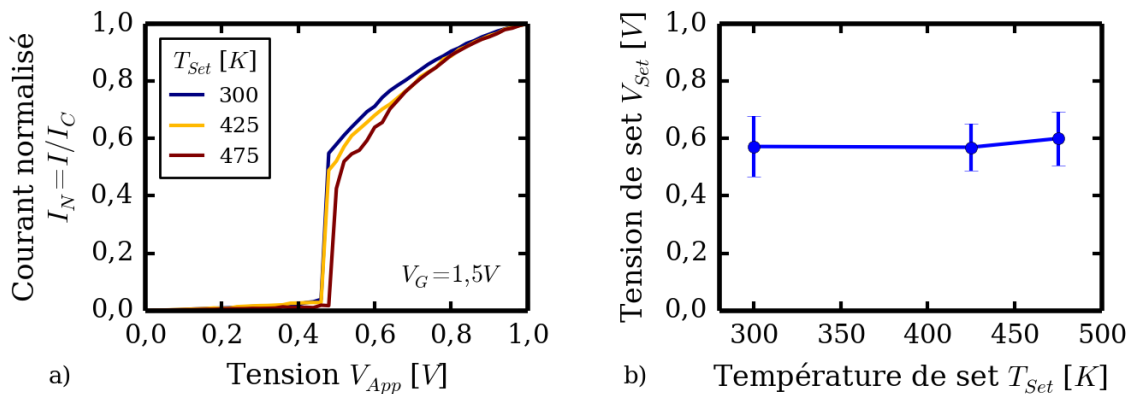


Figure IV.14. a) Evolution des caractéristiques courant-tension normalisées des opérations de set effectuées à des températures comprises entre 300 et 475 K (@ $V_G = 1,5 \text{ V}$). b) Evolution de la tension de set avec la température. Ces tensions de commutation ont été extraites des caractéristiques I-V mesurées lors d'une séquence de 5 cycles sur quelques cellules.

L'évolution de la tension de set avec la température présentée sur la Figure IV.14b confirme cette tendance : le déclenchement de l'opération de set n'est pas activé en température. Il semble donc que le mécanisme physique responsable du déclenchement de l'opération de set ne soit pas ou peu dépendant de la température extérieure. En revanche, le champ électrique semble jouer un rôle important : quelle que soit la température, l'opération de set se déclenche à une tension constante et donc un champ électrique constant.

Les résultats présentés dans le paragraphe Chapitre III.3.2.2 sont également compatibles avec cette hypothèse : en considérant l'hypothèse présentée dans le paragraphe Chapitre III.3.3 selon laquelle la résistance de l'état HRS est modulée par l'épaisseur du gap, l'augmentation de la tension de set avec la résistance de l'état HRS présentée sur la Figure III.20 est compatible avec un mécanisme de commutation contrôlé par un champ électrique. En effet, lorsque l'épaisseur du gap augmente, la

tension aux bornes de l'élément résistif doit être plus grande afin d'atteindre le champ nécessaire au déclenchement de la commutation de résistance vers l'état LRS.

3.4.2. Influence de la température de set sur l'état LRS

Les états LRS atteints à la suite des opérations de set effectuées à différentes températures ont été étudiés. Dans un premier temps, la résistance de ces états est analysée et comparée aux résultats présentés dans le Chapitre III (*cf.* Chapitre III.3.1.1). Ensuite, les caractéristiques microscopiques des filaments conducteurs de ces états sont appréhendées à l'aide de tests de rétention et des mesures de l'opération de reset. Ces mesures permettent d'analyser la destruction des filaments conducteurs et d'obtenir, de manière indirecte, des informations sur leurs caractéristiques microscopiques.

3.4.2.1. Influence de la température sur la résistance de l'état LRS

L'influence de la température de set sur la résistance des états LRS a été étudiée en utilisant le protocole de mesures présenté dans le Chapitre III (*cf.* Chapitre III.3.1). Les opérations de set ont été effectuées avec des courants de compliance compris entre 30 et 600 μA à trois températures comprises entre 300 et 475 K. Pour chaque température, 5 à 10 cellules ont été mesurées. Après chaque opération de set, la résistance de l'état LRS résultant a été calculée en supprimant l'effet du transistor par la méthode présentée dans le paragraphe 2.2.1.

L'évolution thermique de la résistance de l'état LRS avec la compliance en courant est présentée sur la Figure IV.15a. Une fois encore, aucune influence notable de la température n'est observée. Quelle que soit la température de set, la loi présentée dans le Chapitre III (*cf.* Chapitre III.3.1.1) est respectée : la résistance de l'état LRS est inversement proportionnelle au courant de compliance utilisée pendant l'opération de set ($R_{\text{LRS}} = V_c/I_c$ avec $V_c = 0,32 \text{ V}^{22}$). Ainsi, pour une compliance en courant fixée, la résistance de l'état LRS ne dépend pas de la température à laquelle l'opération de set a été effectuée.

²² Dans le cas présent, la tension V_c (0,32 V) est sensiblement différente de celle extraite précédemment (*i.e.* 0,35 V ; *cf.* Chapitre III.3.1.1). Deux raisons peuvent expliquer cette différence : les cellules mémoires utilisées dans les deux séries de mesures ne proviennent pas du même lot et une variation des procédés de fabrication ne peut être écartée ; par ailleurs, deux équipements de caractérisation électrique différents ont été utilisés pour ces campagnes de mesure : certains paramètres expérimentaux sont susceptibles de varier d'un équipement à l'autre et de modifier la valeur de V_c (d'après [19]).

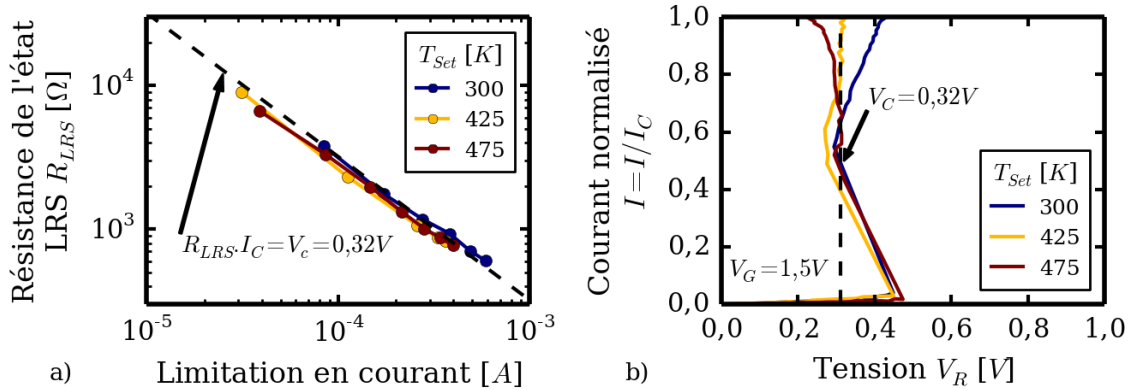


Figure IV.15. a) Evolution de la résistance de l'état LRS en fonction de la compliance en courant utilisée pendant l'opération de set effectuée à différentes températures. b) Caractéristiques courant-tension normalisées de l'élément résistif.

La Figure IV.15b présente les caractéristiques courant-tension normalisées extraites aux bornes de l'élément résistif à différentes températures. Conformément aux résultats présentés dans le Chapitre III (cf. Chapitre III.3.1), la tension V_c tirée de la Figure IV.15a correspond à la tension aux bornes de l'élément résistif lorsque que la commutation de résistance s'arrête d'elle-même.

Ces résultats permettent d'examiner plus en détail le mécanisme de commutation de résistance vers l'état LRS. Comme nous l'avons vu dans le Chapitre III (cf. Chapitre III.3.1.1), par l'utilisation d'une architecture 1T/1R, ce mécanisme est autolimité et s'arrête de lui-même lorsque la tension aux bornes de l'élément résistif devient suffisamment faible. Différentes études nous ont permis de démontrer que la tension V_c à laquelle la commutation de résistance s'arrête est indépendante du courant de compliance et de la température extérieure. De la même manière que pour l'étude de l'opération de reset, il est possible, à partir de ces résultats, d'examiner plus précisément l'influence du champ électrique et de la température locale dans le filament sur la commutation vers l'état LRS.

- **Champ électrique** : sur la base des mesures présentées dans cette étude et dans le paragraphe Chapitre III.3.2.2, il semble que le champ électrique soit l'élément déclencheur de l'opération de set. En effet, la tension de set est indépendante de la température de set. De plus, l'augmentation de la tension de set avec la résistance de l'état HRS peut également être attribuée à un déclenchement principalement contrôlé par champ électrique en considérant l'hypothèse selon laquelle la résistance de l'état HRS est modulée par l'épaisseur du gap. Ainsi, plus la résistance de l'état HRS est élevée, plus l'épaisseur du gap est grande et plus la tension de set doit être importante pour atteindre le champ électrique nécessaire au déclenchement de la commutation.

Concernant l'arrêt de la commutation de résistance pendant l'opération de set, il a été observé que le changement de résistance s'arrête lorsque la tension aux bornes de l'élément résistif atteint V_c . Ces résultats tendraient à montrer que le champ électrique a une grande influence sur la commutation puisque qu'elle s'arrête toujours pour une même valeur de champ électrique (V_c/d). Pour vérifier cette hypothèse, des mesures similaires ont été effectuées sur ces cellules mémoires 1T/1R identiques mais intégrant un oxyde HfO_2 de 10 nm d'épaisseur. La Figure IV.16 présente l'évolution de la résistance de l'état LRS en fonction de la compliance en courant utilisée. La même loi $R_{LRS} \cdot I_C = V_c$ est vérifiée avec une tension V_c de 0,4 V sensiblement différente de celle obtenue précédemment (cf. Figure IV.15). Cependant, la modification de la tension V_c avec l'épaisseur de l'oxyde HfO_2 n'est pas suffisante pour maintenir le champ électrique à la fin de l'opération de set constant : pour une couche de HfO_2 de 5 nm d'épaisseur,

le champ électrique vaut 64 MV/m contre 40 MV/m pour un oxyde de 10 nm d'épaisseur. Cette observation est en accord avec les résultats présentés par Ielmini *et al.* [8,22] dans lesquels la tension V_C est de l'ordre de 0,4 V quelle que soit l'épaisseur d'oxyde. Par conséquent, cette hypothèse de dépendance en champ électrique du mécanisme de commutation vers l'état LRS pourrait être en partie réfutée puisque cette tension V_C est pas ou faiblement dépendante de l'épaisseur de la couche d'oxyde : même si la tension V_C présente aux bornes de l'élément résistif à la fin de l'opération de set est toujours de l'ordre de 0,4 V, le champ électrique diffère en raison de l'épaisseur d'oxyde. Toutefois, cette hypothèse peut rester valable dans la mesure où le champ électrique dans l'élément résistif n'est pas forcément uniforme. En effet, comme nous l'avons vus au Chapitre III (*cf.* Chapitre III.3.3), le filament conducteur n'est pas nécessairement uniforme et peut présenter une constriction. Ainsi, en présence d'une constriction de forte résistivité, le champ électrique dans le filament n'est pas uniforme mais se retrouve principalement sur l'épaisseur de cette constriction. Par conséquent, le champ électrique dans la structure n'est plus dépendant de l'épaisseur de l'oxyde mais de l'épaisseur de cette constriction. Ainsi, il est possible que le champ électrique dans la structure à la fin de l'opération de set, lorsque la tension aux bornes de l'élément résistif vaut V_C , soit le même quelle que soit l'épaisseur de la couche d'oxyde (Figure IV.17).

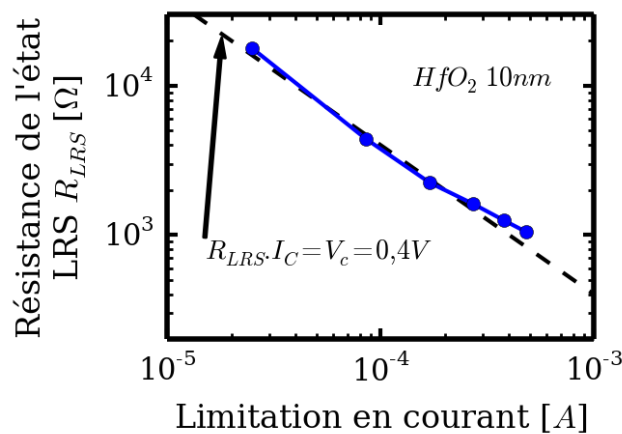


Figure IV.16. Evolution de la résistance de l'état LRS en fonction de la compliance en courant utilisée pendant l'opération de set (à 300 K) effectuée sur des cellules mémoires intégrant l'empilement TiN/HfO₂(10 nm)/Ti.

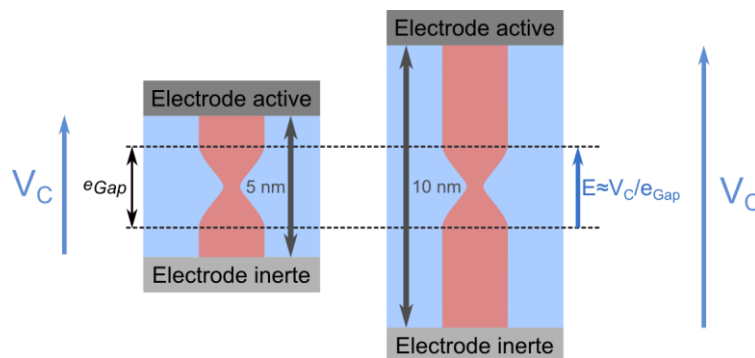


Figure IV.17. Représentation schématique de la situation à la fin de l'opération de LRS pour des cellules intégrant une couche d'oxyde de 5 et 10 nm et présentant des filaments conducteurs avec une constriction d'épaisseur similaire.

- **Température locale dans le filament** : la température locale dans le filament ne peut pas être calculée de manière aussi simple que précédemment (*cf.* paragraphe 3.3.3). En effet, l'équation (6) n'est pas pertinente dans le cas présent : la modification du courant de compliance entraîne

de manière concomitante une variation de la densité de défauts et leur occupation spatiale (cf. Chapitre III.3.3). Ainsi, la température maximale dans le filament est difficile à calculer puisque cela suppose de connaître le rayon, *i.e.* occupation spatiale des défauts, et les conductivités électrique et thermique du filament, *i.e.* densité des défauts.

En résumé, même si le comportement bipolaire des éléments résistifs implique un déclenchement du mécanisme de commutation de résistance en potentiel ou en champ, ces résultats ne permettent pas de préciser la grandeur physique qui le contrôle. Il est très délicat d'attribuer le caractère "universel" de l'arrêt de la commutation (lorsque la tension V_c est atteinte aux bornes de l'élément résistif) à un mécanisme contrôlé soit par le champ électrique, soit par la température locale dans le filament. Ces deux hypothèses, extrêmement dépendantes des caractéristiques du filament, ne peuvent pas être discriminées sans une connaissance plus précise de la morphologie et des conductivités thermique et électrique du filament. Dans la suite de ce chapitre, les caractéristiques des filaments sont analysées à la lumière de tests de rétention et de différentes opérations de reset.

3.4.2.2. Effacement des états LRS obtenus à différentes températures

Les méthodes d'analyse physicochimique ne permettant pas d'appréhender facilement les caractéristiques physicochimiques des filaments conducteurs, des tests de rétention accélérés en température ont été effectués de manière à suivre, de manière indirecte, la destruction des filaments. Comme nous l'avons vu dans les Chapitres II et III (cf. Chapitre II.2.3.3 et Chapitre III.4.2.1), en l'absence de champ électrique appliqué, le basculement spontané de l'état LRS vers l'état HRS est dû à une destruction du filament par diffusion (activée en température) des défauts le constituant. Par ailleurs, nous avons observé que la destruction du filament conducteur est d'autant plus facile que le courant de compliance est faible (pour la transition HRS \rightarrow LRS). Cette instabilité accrue des filaments a été attribuée à une diminution de leur section lorsque la compliance en courant est abaissée.

Tests de rétention

Des tests de rétention ont été menés pour étudier l'influence de la température de set sur les caractéristiques des filaments conducteurs. Ces tests ont été effectués à une température de 525 K sur des cellules 1T/1R programmées dans l'état LRS, à 300 ou 425 K, avec une compliance en courant de 350 μ A. Pour chaque température de programmation, 15 à 25 cellules ont été testées. L'évolution de la résistance des états LRS en fonction du temps de rétention est présentée sur la Figure IV.18 (Figure IV.18a et Figure IV.18b pour les cellules programmées, respectivement à 300 et à 425 K). En accord avec les résultats obtenus dans le paragraphe 3.4.2.1, à l'instant initial, les cellules programmées à 300 et 425 K ont la même résistance. Au cours du test de rétention, la résistance des cellules programmées à 425 K augmente plus rapidement que celle des cellules programmées à 300 K. Cela tend à montrer que la température à laquelle est effectuée l'opération de set modifie les caractéristiques des filaments conducteurs : ceux-ci sont d'autant moins stables que la température de set est élevée.

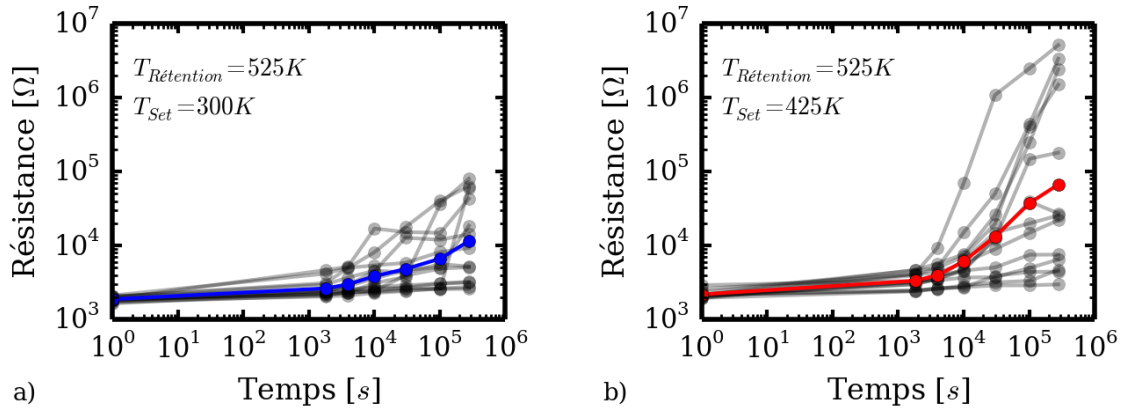


Figure IV.18. Tests de rétention à 525 K : évolution de résistance des états LRS en fonction du temps de rétention pour des cellules 1T/1R programmées avec une compliance en courant de $350 \mu A$ à a) 300 K ou b) 425 K. Les courbes noires représentent le comportement individuel des cellules, les courbes bleues et rouges représentant l'évolution moyenne.

Ces résultats ont été confirmés par une série de tests de rétention sur des cellules programmées avec différentes compliances en courant. Le même protocole expérimental a été utilisé, seul le courant de compliance étant modifié. Les résultats sont présentés sur la Figure IV.19 : à l'instar du test de rétention précédent, les états LRS programmés à plus haute température sont effacés plus rapidement.

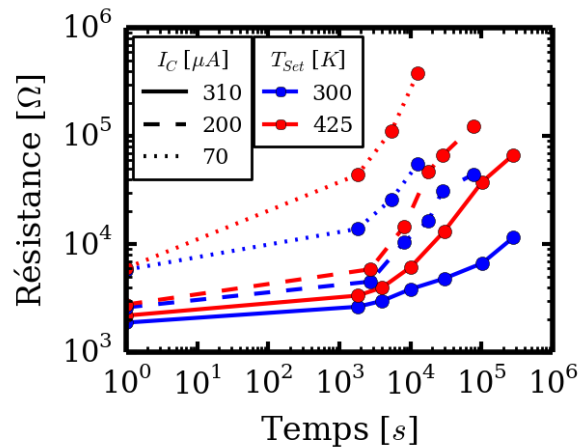


Figure IV.19. Test de rétention à 525 K : évolution de la résistance des états LRS en fonction du temps de rétention pour des cellules programmées dans l'état LRS à 300 K (courbes bleues) et à 425 K (courbes rouges) pour différentes compliances en courant (300, 200 ou $70 \mu A$). Chaque courbe correspond à une moyenne des comportements individuels d'une vingtaine de cellules.

Ces résultats tendent à montrer que la stabilité du filament conducteur dépend d'un mécanisme de diffusion activé en température, cette stabilité étant accrue lorsque la section du filament est plus grande (*i.e.* lorsque l'état LRS est programmé avec un courant de compliance plus élevé). Ces observations semblent indiquer que les filaments conducteurs ont bien des caractéristiques microscopiques différentes, bien qu'ayant initialement une résistance identique.

Opérations de reset

Pour compléter l'étude précédente, l'influence de la température de set sur l'opération de reset a été étudiée. Pour cela, des cellules mémoires 1T/1R ont été programmées dans l'état LRS à différentes températures comprises entre 300 et 475 K puis effacées à une température fixe de 375 K. De cette manière, toutes les opérations de reset effectuées à une même température sont facilement comparables. Pour chaque série de mesures, une dizaine de cellules ont été testées.

L'évolution des caractéristiques I-V normalisées des opérations de reset en fonction de la température de set est présentée sur la Figure IV.20a. Le quadrant de droite décrit les caractéristiques I-V normalisées des opérations de set effectuées à 300, 375 et 475 K. Le quadrant de gauche présente, quant à lui, les caractéristiques I-V normalisées²³ des opérations de reset effectuées à la température fixe de 375 K. Conformément aux résultats du paragraphe 3.4.1, les caractéristiques I-V normalisées des opérations de set ne sont pas influencées par la température. En revanche, les opérations de reset effectuées à 375 K dépendent de la température de set : plus elle est élevée, plus le courant de reset est grand.

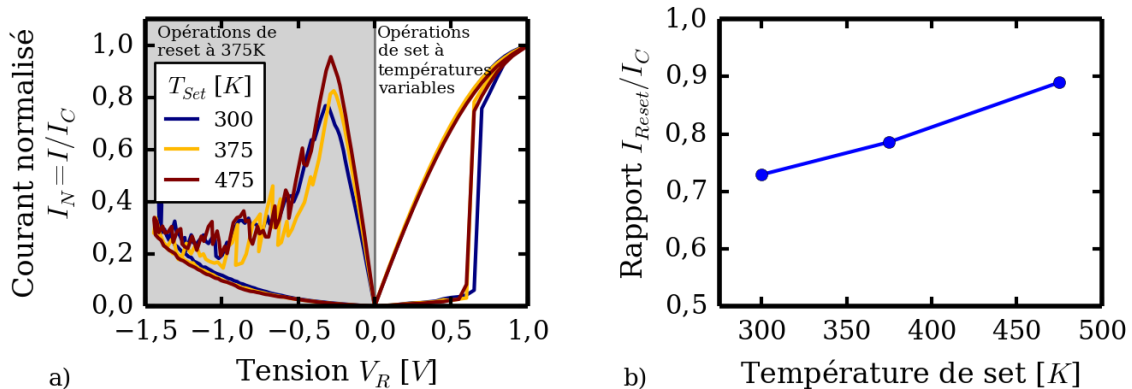


Figure IV.20. a) Evolution des caractéristiques courant-tension normalisées des opérations de reset (partie de gauche) effectuées à 375 K sur des cellules programmées dans l'état LRS par des opérations de set (partie de droite) à 300, 375 ou 475 K. b) Evolution du rapport I_{Reset}/I_C en fonction de la température de set pour des opérations de reset effectuées à 375 K.

La Figure IV.20b présente l'évolution du rapport I_{Reset}/I_C (pour rappel I_C étant le courant de compliance) en fonction de la température de set. Conformément aux observations précédentes, ce rapport augmente avec la température de set.

Ces résultats ont été consolidés en répétant le même protocole expérimental pour différentes températures de reset de 375, 425 et 475 K. Pour ces différentes températures, l'évolution du rapport I_{Reset}/I_C en fonction de la température de set est représentée sur la Figure IV.21a. Conformément à la Figure IV.20b, le rapport I_{Reset}/I_C est d'autant plus grand que l'opération de set est effectuée à une température élevée. De prime abord, ce rapport semble dépendre également de la température de reset. Pour confirmer ou infirmer cette tendance, la Figure IV.21b représente ce même rapport en fonction de la différence de température ($T_{Set} - T_{Reset}$). La superposition des différentes évolutions semble montrer que l'augmentation du rapport I_{Reset}/I_C est indépendante de la

²³ Les caractéristiques I-V normalisées sont présentées puisque les opérations de set ont été effectuées à des températures différentes et, par voie de conséquence, avec des compliances différentes (cf. Chapitre IV.2.2.2).

température de reset. En effet, au point $(T_{Set} - T_{Reset}) = 0$ K, le rapport vaut $0,8^{24}$ quelle que soit la température de reset.

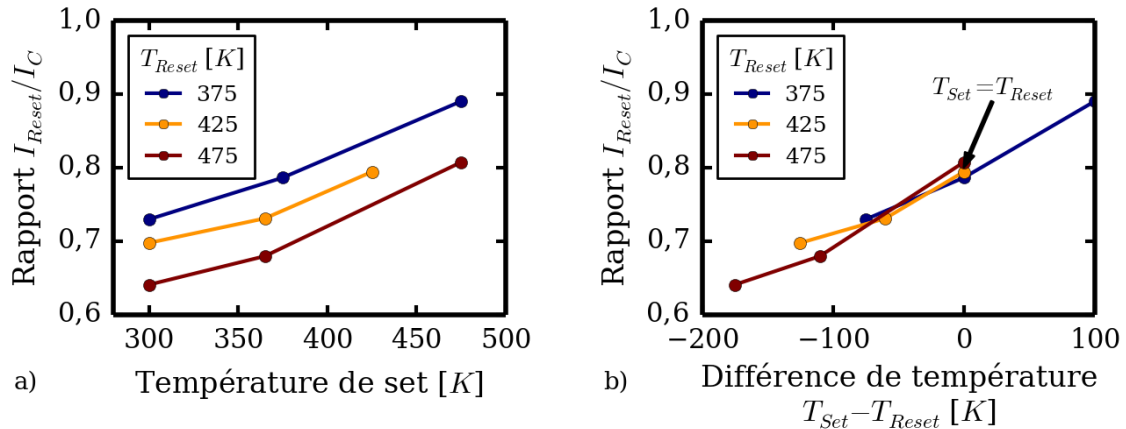


Figure IV.21. a) Evolution du rapport I_{Reset}/I_C en fonction de la température de set pour des opérations de reset effectuées à 375, 425 et 475 K. b) Evolution du rapport I_{Reset}/I_C en fonction de la différence de température ($T_{Set} - T_{Reset}$).

Ces résultats montrent que le courant de reset diffère selon la température de set (même si les états LRS ont la même résistance initiale) : plus la température de set est élevée, plus le courant de reset est grand. Cette observation est conforme à celle faite pour les tests de rétention : les caractéristiques microscopiques des filaments diffèrent selon les conditions dans lesquelles ils sont formés, avec une conséquence directe sur la stabilité thermique de l'état LRS auquel ils sont associés.

3.4.3. Mécanisme de commutation vers l'état LRS

Dans cette partie, une attention particulière est portée sur la modélisation du mécanisme d'effacement. Avant cela, résumons les éléments d'information dont nous disposons. Dans un premier temps, nous avons vu que la température de set n'a aucun effet sur le niveau de résistance de l'état LRS. Quelle que soit la température de set, la résistance de l'état LRS est inversement proportionnelle au courant de compliance utilisé ($R_{LRS} \cdot I_C = V_C$). Cette observation ne suffisant pas à discriminer les influences respectives de la température locale et du champ électrique sur la commutation de résistance vers l'état LRS, des études complémentaires ont été effectuées pour appréhender les caractéristiques microstructurales des filaments conducteurs. Deux protocoles expérimentaux ont été déployés : des tests de rétention à température fixe ; des opérations de reset à température variable. Deux résultats majeurs ont été obtenus :

- Les cellules mémoires programmées à plus haute température dans l'état LRS sont moins stables dans le temps. Malgré un niveau de résistance initiale équivalent, les filaments conducteurs associés à cet état LRS sont détruits plus rapidement par un mécanisme de diffusion activé en température.
- Le courant de reset est d'autant plus élevé que les cellules mémoires ont été programmées à haute température dans l'état LRS.

²⁴ Cette valeur correspond au rapport obtenu lors de l'étude de l'influence de la compliance en courant sur l'opération de reset (cf. Chapitre III.3.1.2).

Ces observations peuvent apparaître contradictoires : l'effacement de cellules écrites à haute température est plus aisé lorsqu'on active un mécanisme de destruction des filaments par diffusion, mais plus difficile lorsqu'on utilise une opération de reset "conventionnelle". Cela démontre bien l'importance des caractéristiques microscopiques des filaments et de leur influence sur l'effacement de l'état LRS.

Comme nous l'avons vu dans les Chapitres précédents, il est communément admis que le filament conducteur est constitué de défauts ponctuels et, en particulier, de lacunes d'oxygène. Les caractéristiques électriques du filament sont alors fortement déterminées par la répartition spatiale de ces lacunes. Cette distribution de lacunes d'oxygène modifie la conductivité électrique : plus la densité de défauts est grande, plus la conduction assistée par pièges est élevée ou plus la probabilité de formation d'un oxyde sous-stœchiométrique en oxygène au comportement métallique est forte. Ainsi, bien que cette répartition soit, dans l'absolu, déterminée par la position individuelle de chaque lacune d'oxygène, elle peut être restreinte, de manière simple, à un cylindre caractérisé par deux grandeurs : r_{FC} son rayon (*i.e.* rayon du filament) et n_{FC} la densité de lacunes présentes à l'intérieur du cylindre. La densité de défauts et la conductivité électrique du filament permettent d'exprimer la résistance du filament par l'équation (11) déjà présentée dans le Chapitre III (*cf.* Chapitre III.3.3) :

$$(11) R_{LRS} = \frac{d}{\sigma(n_{FC}) \cdot \pi \cdot r_{FC}^2}$$

Avec :

- d [m] : épaisseur de l'oxyde
- $\sigma(n_{FC})$ [$S \cdot m^{-1}$] : conductivité électrique du filament dépendante de la densité de défauts
- n_{FC} [m^{-3}] : densité de lacunes d'oxygène au sein d'un filament supposé cylindrique
- r_{FC} [m] : rayon du filament

Bien que cette approche soit relativement simple, elle permet d'appréhender l'influence des différentes caractéristiques microscopiques du filament conducteur. En maintenant le produit $\sigma(n_{FC}) \cdot r_{FC}^2$ constant, il est possible d'atteindre un même niveau de résistance de l'état LRS avec des filaments ayant pourtant des caractéristiques microscopiques différentes. Un filament large avec une faible densité de défauts (et donc une faible conductivité) peut avoir la même résistance qu'un filament plus fin présentant une grande densité de défauts (et donc une plus forte conductivité).

3.4.3.1. Modélisation de la destruction des filaments par diffusion de défauts

Le filament conducteur est supposé constitué de lacunes d'oxygène (entourées d'atomes d'oxygène en site interstitiel) susceptible de diffuser sous l'effet de la température et du temps ; mécanisme caractérisées par un coefficient de diffusion. Comme nous l'avons vu dans les Chapitres II et III (*cf.* Chapitre II.2.3.3 et Chapitre III.4.2.1), lors d'un test de rétention sans champ appliqué, le mécanisme physique microscopique responsable du basculement spontané LRS \rightarrow HRS est associé à des phénomènes de diffusion/recombinaison des lacunes d'oxygène (avec les atomes d'oxygène en interstitiels dans le réseau cristallin) au sein du filament. Le processus complet est difficile à modéliser. Aussi, en considérant que le mécanisme de diffusion est prépondérant sur le processus de recombinaison, il est possible de modéliser la destruction progressive du filament en utilisant une approche simplifiée. Au lieu de considérer une diffusion des atomes d'oxygène en sites interstitiels vers les lacunes puis leur recombinaison avec les lacunes d'oxygène, on suppose une diffusion de ces lacunes vers l'extérieur du filament, traduisant la destruction du filament. La densité de lacunes, très

grande dans le filament, présente un gradient de concentration décroissant en allant vers l'extérieur du filament.

Pour calculer l'évolution dans le temps de la densité de défauts, le mécanisme de diffusion a été considéré dans un système de coordonnées cylindriques avec une invariance selon l'axe de révolution θ (i.e. axe du cylindre, cf. Figure IV.22).

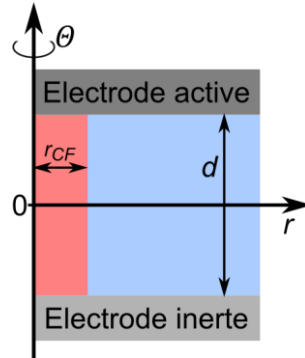


Figure IV.22. Description du système en coordonnées cylindriques utilisé pour le calcul de l'équation de la diffusion. Le filament conducteur initial est représenté en rose.

Dans ce système, l'équation de la diffusion (seconde loi de Fick) est exprimée par :

$$(12) \quad \frac{\partial n_{FC}}{\partial t} - D \cdot \frac{\partial^2 n_{FC}}{\partial r^2} = 0$$

Avec :

- n_{FC} [m^{-3}] : densité de lacunes d'oxygène
- D [$m^2 \cdot s^{-1}$] : coefficient de diffusion
- t [s] : temps
- r [m] : variable d'espace en coordonnées cylindriques

Cette équation différentielle peut être résolue en utilisant les fonctions de Green : l'équation est résolue pour une distribution initiale de Dirac puis la solution obtenue est convoluée à la distribution initiale du système.

La fonction de Green G est déterminée en résolvant l'équation suivante :

$$(13) \quad \left[\frac{\partial}{\partial t} - D \frac{\partial^2}{\partial r^2} \right] G(r, \theta) = \delta(r, \theta)$$

Avec :

- G : fonction de Green de l'équation différentielle initiale (12)
- δ : distribution de Dirac
- θ : angle du système en coordonnées cylindriques

On obtient donc :

$$(14) \quad G(r, \theta, t) = \frac{H(t)}{4 \cdot \pi \cdot D \cdot t} \cdot e^{-\frac{r^2}{4 \cdot D \cdot t}}$$

Avec :

- H : fonction de Heaviside

Ainsi, l'équation générale peut être résolue en convoluant la fonction de Green avec la distribution initiale du système n_{FC_0} :

$$(15) \quad n_{FC}(r, \theta, t) = n_{FC_0}(r, \theta) * G(r, \theta, t)$$

$$(16) \quad n_{FC}(r, \theta, t) = \frac{H(t)}{4 \cdot \pi \cdot D \cdot t} \cdot \int_{\theta=0}^{\theta=2 \cdot \pi} \int_{r_0=0}^{r_0=+\infty} r_0 \cdot n_{FC_0}(r_0, \theta) \cdot e^{-\frac{r_0^2}{4 \cdot D \cdot t}} \cdot dr_0 \cdot d\theta$$

Si le filament initial est considéré comme un cylindre de rayon r_{FC} et de densité n_0 , on obtient :

$$(17) \quad n_{FC}(r, t) = \frac{H(t)}{2 \cdot D \cdot t} \cdot \int_{r_0=0}^{r_0=r_{FC}} r_0 \cdot n_0 \cdot e^{-\frac{r_0^2}{4 \cdot D \cdot t}} \cdot dr_0$$

Il est intéressant de noter que l'équation (17) revient à modéliser le filament conducteur par un continuum de distributions de Dirac (Figure IV.23a) et à calculer la densité de défauts dans le filament en sommant, en tout point, les contributions de ces distributions au temps t (Figure IV.23b).

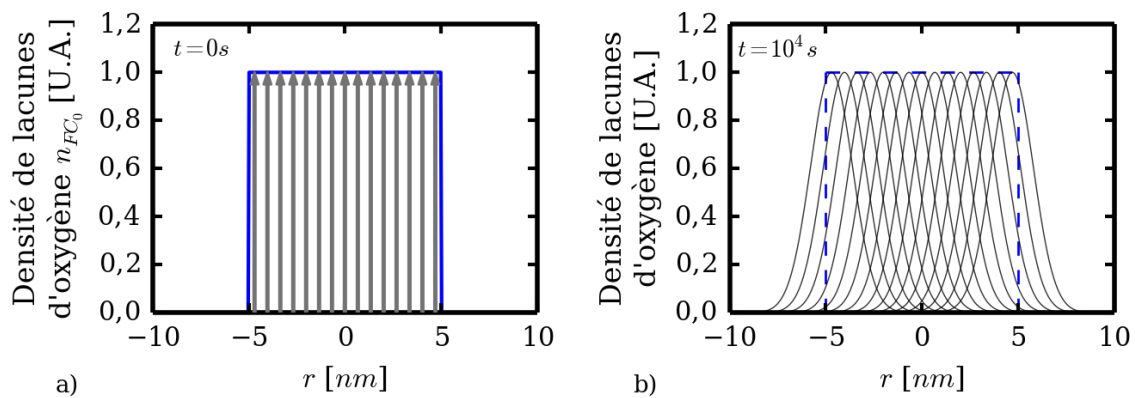


Figure IV.23. a) Modélisation du filament conducteur par un continuum de distributions de Dirac. b) Evolution de la densité de défauts de chacune de ces distributions en fonction du temps. Le calcul de la densité de défauts dans le filament revient à sommer en tout point la contribution de chacune de ces distributions (cf. équation (17)).

Ainsi, il est possible de calculer la densité de défauts en fonction de temps à partir de n'importe quelle distribution initiale. Pour illustration, la Figure IV.24 présente l'évolution temporelle de la densité de défauts d'un filament de 5 nm de rayon et ayant une densité de défauts initiale de 10^{27} m^{-3} . Comme cela est attendu dans un phénomène de diffusion, on constate que la distribution spatiale de lacunes d'oxygène s'élargit au cours du temps, avec concomitamment une diminution de la densité maximale au centre du filament.

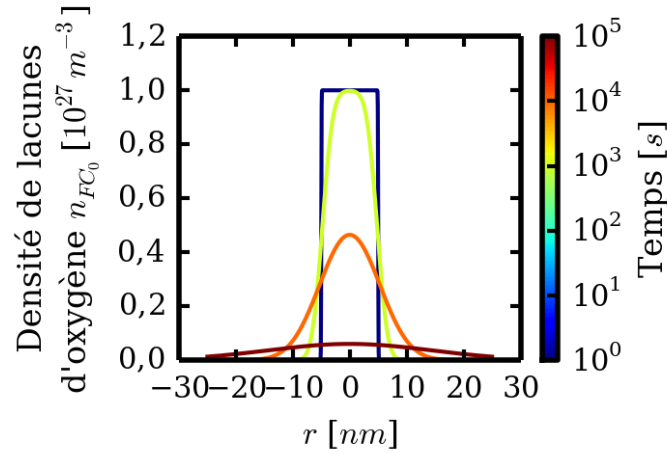


Figure IV.24. Evolution temporelle de la densité de défauts d'un filament de 5 nm de rayon et ayant une densité de défauts initiale de 10^{27} m^{-3} . Il s'agit ici d'un profil de distribution à deux dimensions invariants selon l'axe de révolution.

La distribution de lacunes d'oxygène étant modélisée à n'importe quel instant, il est nécessaire de la relier à la conductivité électrique afin de calculer la résistance du filament. Pour cela différentes approches ont été proposées dans la littérature. Chae *et al.* [23] calculent la conductivité d'une distribution donnée en considérant des chemins de percolation. Bien que cette hypothèse permette de prendre en compte l'augmentation de la résistance lorsque la densité de lacunes devient faible (*i.e.* rupture de chemin de conduction par diffusion des lacunes le constituant), elle nécessite une approche non continue inadaptée à notre formalisme. La modélisation de la conduction assistée par pièges présentée par Larcher *et al.* et Guan *et al.* [16,17] nécessitent également une distribution discrète de lacunes. En revanche, l'approche empirique, s'appuyant sur un formalisme continu et proposée par Larentis *et al.* [8], permet facilement de tenir compte de la diminution de la conductivité lorsque la densité de défauts diminue [24]. Selon cette approche, la conductivité locale est définie par :

$$(18) \quad \sigma(n_{\text{FC}}) = A \cdot n_{\text{FC}} e^{\frac{-E_A}{kT}}$$

Avec :

$$(19) \quad E_A = \begin{cases} 0, & n_{\text{FC}} \geq n_{\text{TAT}} \\ E_{A_0} - n_{\text{FC}} \frac{E_{A_0}}{n_{\text{TAT}}}, & n_{\text{FC}} < n_{\text{TAT}} \end{cases}$$

Cette loi, reliant la densité de défauts à la conductivité électrique, est définie par parties :

- Lorsque la densité de défauts est supérieure à une densité critique n_{TAT} , la conductivité est proportionnelle à cette densité ;
- Lorsque que la densité de défauts est inférieure à n_{TAT} , la conductivité électrique suit une loi d'Arrhenius activée en température. Ainsi, plus la densité de défauts est faible, plus l'activation en température est grande et plus la conductivité est faible.

Cette densité de défauts critique n_{TAT} correspond donc à la densité à partir de laquelle la conductivité électrique baisse fortement avec la diminution de la densité de défauts. Elle peut être associée à la densité de défauts provoquant la rupture des chemins de conduction avec subséquemment une diminution brutale de la conductivité électrique (Figure IV.25).

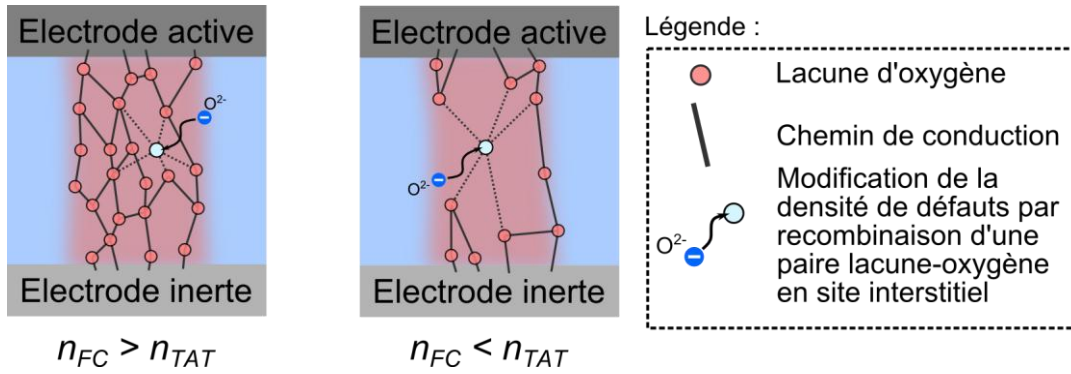


Figure IV.25. Schéma représentant les deux parties de la loi reliant la conduction à la densité de défauts n_{FC} dans le filament. Lorsque cette densité est supérieure à la densité critique n_{TAT} , une légère modification de la densité de défauts n_{FC} provoque une faible modification de la conductivité. Lorsque la densité de défauts n_{FC} est inférieure à n_{TAT} , une modification de la densité de défauts provoque un changement brutal de la conductivité (adapté de Ninomiya et al. [24]).

Ce modèle de conduction a été calibré sur les résultats des simulations atomistiques *ab initio* de Xue et al. [18]. Selon Xue et al., le filament conducteur est susceptible d'être constitué d'un oxyde d'hafnium sous-stœchiométrique en oxygène Hf_2O_3 au comportement semi-métallique. Dans cette hypothèse, l'oxyde d'hafnium HfO_2 , caractérisé par une densité d'atomes d'oxygène de $6 \times 10^{28} m^{-3}$, doit perdre 25% de ses atomes d'oxygène pour atteindre la stœchiométrie de l'oxyde Hf_2O_3 . S'appuyant sur cette hypothèse, une densité de défauts de $1,5 \times 10^{28} m^{-3}$ et une conductivité électrique semi-métallique de $2,8 \times 10^4 S.m^{-1}$ ont été considérées pour le filament. Dans ces conditions, le coefficient A de l'équation (18) vaut $2 \times 10^{-24} S.m^2$. L'énergie d'activation $E_{A_0} = 0,1 eV$ a été prise d'après [8] et la densité critique n_{TAT} a été utilisée comme variable d'ajustement. L'évolution de la conductivité électrique en fonction de la densité de lacunes d'oxygène calculée avec ce jeu de paramètres est présentée sur la Figure IV.26. Une diminution brutale de la conductivité électrique avec la diminution de la densité de défauts est bien observée pour les densités de lacunes d'oxygène inférieures à n_{TAT} .

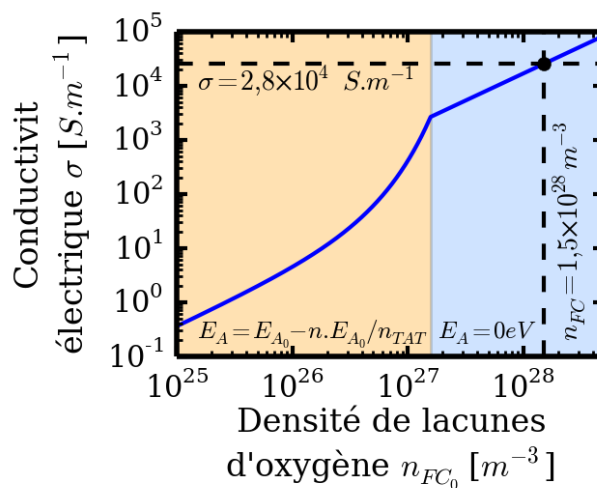


Figure IV.26. Evolution de la conductivité électrique en fonction de la densité de lacunes d'oxygène. Cette loi a été proposée par Larentis et al. [8] et calibrée sur les résultats de Xue et al. [18].

Cette modélisation permet donc de reproduire le changement de conductivité abrupt lorsque la densité de défauts devient suffisamment faible. Cette modification rapide de la conductivité a également été utilisée par Ninomiya *et al.* [24] pour justifier l'augmentation de la résistance pendant les tests de rétention. Cependant, cette transition d'un comportement fortement conducteur à un comportement faiblement conducteur est obtenue à partir d'une équation empirique. Plus précisément, l'énergie d'activation E_A considérée dans l'équation (18) n'a pas vraiment de sens physique mais sert à reproduire le comportement.

Il convient de noter que les approches basées sur la théorie de la percolation utilisée dans le claquage d'oxydes auraient également pu être employées. Des équations en puissance similaires à l'équation (18) ont été proposées [25–27].

La conductivité électrique étant connue en tout point de l'espace et à n'importe quel instant t , il est possible d'en déduire la densité de courant :

$$(20) \quad j(r, t) = \sigma(n_{FC}(r, t)) \cdot E = \sigma(n_{FC}(r, t)) \cdot \frac{V}{d}$$

Avec V la tension appliquée aux bornes de l'élément résistif pendant l'opération de lecture

Le courant I traversant l'élément résistif est alors calculé en intégrant cette densité de courant locale sur tout le plan transverse à l'axe z :

$$(21) \quad I(t) = \int_{\theta=0}^{\theta=2\pi} \int_{r=0}^{r=+\infty} \sigma(n_{FC}(r, t)) \cdot \frac{V}{d} \cdot r \cdot dr \cdot d\theta = \frac{2\pi \cdot V}{d} \int_{r=0}^{r=+\infty} \sigma(n_{FC}(r, t)) \cdot r \cdot dr$$

Enfin, la dépendance temporelle de la résistance du filament. Pour cela, l'équation suivante est utilisée :

$$(22) \quad R_{LRS}(t) = \frac{V}{I(t)}$$

$$(23) \quad R_{LRS}(t) = \frac{V}{\frac{2\pi \cdot V}{d} \int_{r=0}^{r=+\infty} \sigma(n_{FC}(r, t)) \cdot r \cdot dr} = \frac{d}{2\pi \int_{r=0}^{r=+\infty} r \cdot \sigma(n_{FC}(r, t)) \cdot dr}$$

A partir de là, il est possible de calculer les caractéristiques résistance-temps de rétention de différents filaments. De manière à appréhender l'influence de la température de set sur les caractéristiques d'effacement de l'état LRS, deux filaments de même résistance mais de caractéristiques microstructurales (rayon et densité de défauts) différentes ont été considérés :

- Un premier filament d'une résistance de 2,3 k Ω ayant un rayon de 5 nm et une densité de défauts initiale de $1,45 \times 10^{28} \text{ m}^{-3}$;
- Un second filament ayant également une résistance de 2,3 k Ω mais avec un rayon de 7 nm et une densité de défauts initiale de $7,5 \times 10^{27} \text{ m}^{-3}$.

Les cartes de distribution spatiale de lacunes d'oxygène dans ces deux filaments sont représentées sur la Figure IV.27.

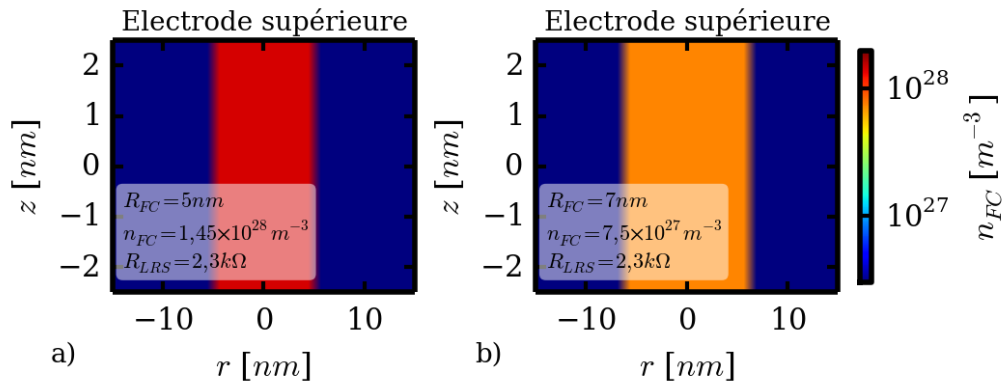


Figure IV.27. Cartes de distribution spatiale des lacunes d'oxygène dans deux filaments de même résistance ($2,3 \text{ k}\Omega$) mais ayant des caractéristiques microstructurales différentes : a) 5 nm de rayon et densité de défauts de $1,45 \times 10^{28} \text{ m}^{-3}$; b) 7 nm de rayon et densité de défauts de $7,5 \times 10^{27} \text{ m}^{-3}$.

L'évolution temporelle de la résistance de ces deux filaments a ensuite été calculée à l'aide de l'équation (23). Le coefficient de diffusion D et la densité n_{TAT} ont été ajustés pour reproduire au mieux les caractéristiques expérimentales présentées précédemment sur la Figure IV.18. Après ajustement, des valeurs $D = 6 \times 10^{-23} \text{ m}^2 \cdot \text{s}^{-1}$ et $n_{\text{TAT}} = 7,3 \times 10^{27} \text{ m}^{-3}$ ont été utilisées. La Figure IV.28 confronte les résultats expérimentaux aux simulations : un très bon accord est observé.

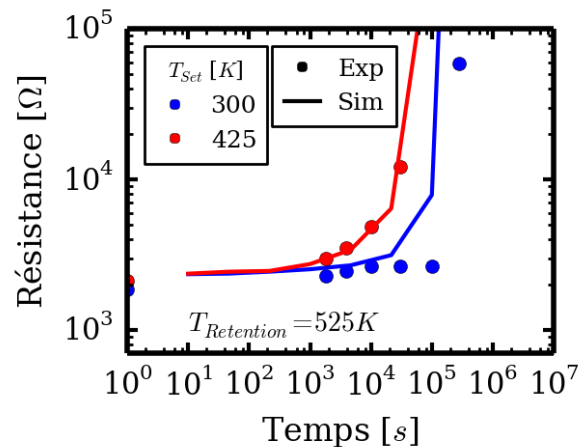


Figure IV.28. Test de rétention à 525 K : confrontation de l'évolution temporelle de la résistance de cellules mémoires programmées à 300 K (points bleus) et à 425 K (points rouges) avec les simulations. L'opération de set à 300 K est associée à un filament de 5 nm de rayon et une densité de lacunes d'oxygène de $1,45 \times 10^{28} \text{ m}^{-3}$ (ligne bleue en pointillés), l'opération de set à 425 K est associée à un filament de 7 nm de rayon et de densité de lacunes d'oxygène de $7,5 \times 10^{27} \text{ m}^{-3}$ (ligne rouge en pointillés).

Le filament le plus large (7 nm de rayon) et ayant la densité de défauts la plus faible (correspondant à une opération de set à 425 K) a une résistance qui dérive plus rapidement dans le temps que celle du filament plus fin et ayant une densité de défauts plus grande (correspondant à une opération de set à 300 K). Dans le filament le plus fin et ayant la densité de défauts initiale la plus grande, la densité n_{FC} diminue dans le temps par diffusion mais reste supérieure à la densité critique n_{TAT} au-delà de laquelle la conductivité chute rapidement (Figure IV.29a, Figure IV.29b et Figure IV.29c). Ainsi, la conductivité locale reste suffisamment élevée pour ne pas occasionner une augmentation

importante de la résistance du filament (Figure IV.30a, Figure IV.30b et Figure IV.30c). Après 10^5 s, la résistance du filament vaut 7,9 k Ω . En revanche, dans le filament plus large et ayant une densité de défauts initiale plus faible, la densité locale atteint très rapidement la densité critique n_{TAT} (Figure IV.29d, Figure IV.29e et Figure IV.29f). Sous ce seuil, la conductivité électrique chute brutalement et la résistance de la cellule augmente (Figure IV.30a, Figure IV.30b et Figure IV.30c). Après 10^5 s, la résistance du filament vaut 441 k Ω .

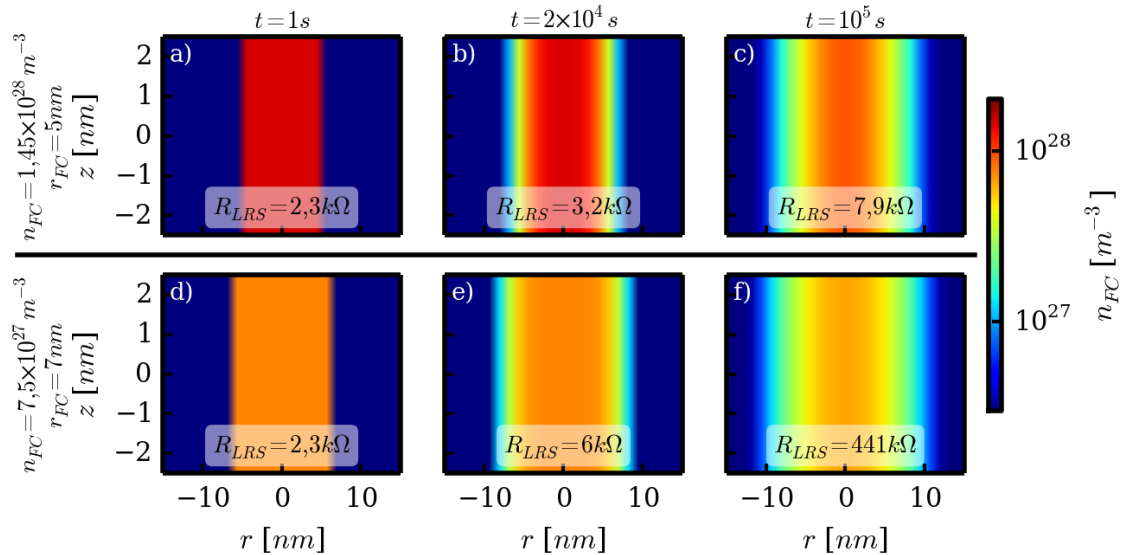


Figure IV.29. Evolution temporelle de la distribution spatiale des lacunes d'oxygène : a-c) filament fin et ayant une grande densité de défauts (i.e. $r_{FC} = 5$ nm et $n_{FC} = 1,45 \times 10^{28}$ m⁻³) ; d-f) filament large et ayant une faible densité de défauts (i.e. $r_{FC} = 7$ nm et $n_{FC} = 7,5 \times 10^{27}$ m⁻³). Les cartes a) et d) correspondent à la distribution des lacunes d'oxygène après 10^2 s ; b) et e) après 2×10^4 s ; c) et f) après 10^5 s.

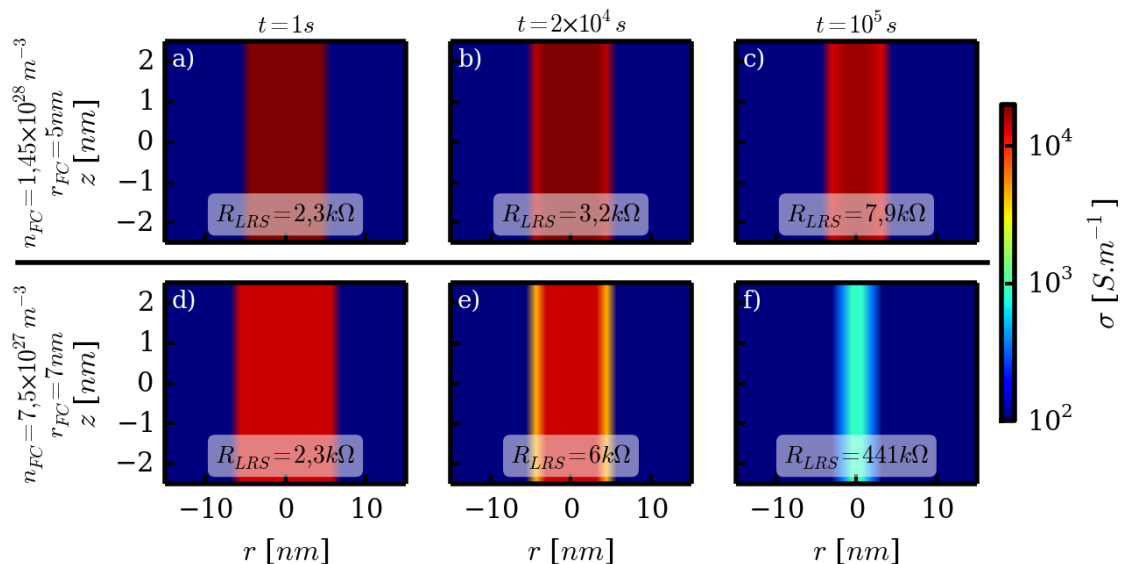


Figure IV.30. Evolution temporelle de la distribution spatiale de la conductivité électrique : a-c) filament fin et ayant une forte densité de défauts ; d-f) filament large et ayant une faible densité de défauts. Les cartes a) et d) correspondent à la distribution de la conductivité électrique après 10^2 s ; b) et e) après 2×10^4 s ; c) et f) après 10^5 s.

En s'appuyant sur cette approche de modélisation, il est possible d'associer la disparité de la stabilité temporelle des états LRS (programmés à différentes températures de set) à des caractéristiques microstructurales des filaments différentes (rayon et densité de défauts). Ces résultats tendent donc à montrer qu'une opération de set effectuée à plus haute température entraîne la formation d'un filament plus large et présentant une densité de défauts plus faible. Il présente alors une moindre aptitude à résister à une excursion en température, ceci dégradant *de facto* les performances en rétention de la cellule mémoire.

Il convient de noter que cette approche ne permet pas, en l'état, de prédire les performances en rétention à n'importe quelle température. En effet, le coefficient de diffusion D a été ajusté pour reproduire au mieux les données expérimentales mais son activation en température n'a pas été prise en compte. Cette dépendance en température du coefficient de diffusion pourrait toutefois être modélisée, assez classiquement par une loi d'Arrhenius :

$$(24) D(T) = D_0 \cdot e^{\frac{-E_{AD}}{k_B \cdot T}}$$

Avec :

- D [$\text{m}^2 \cdot \text{s}^{-1}$] : coefficient de diffusion
- D_0 [$\text{m}^2 \cdot \text{s}^{-1}$] : facteur pré-exponentiel
- E_{AD} [J] : énergie d'activation de la diffusion
- k_B [$\text{J} \cdot \text{K}^{-1}$] : constante de Boltzmann
- T [K] : température

Des tests de rétention à plusieurs températures permettraient d'appréhender l'influence de la température sur ce mécanisme de diffusion et d'extraire les paramètres D_0 et E_{AD} nécessaires à l'évaluation des performances des cellules à n'importe quelle température.

De plus, cette approche ne permet pas de prédire les performances en rétention de n'importe quel filament mais plutôt de comparer les comportements de deux filaments présentant des rayons et des densités de défauts différents. En effet, bien que le rayon et la densité de défauts du filament fin et dense en défauts ait été déterminée à partir des simulations atomistiques *ab initio* proposées par Xue *et al.* [18], l'augmentation du rayon et la diminution de la densité de défauts du second filament a été choisie de manière arbitraire. Ainsi, par cette approche, il est possible d'obtenir une évolution phénoménologique (non quantitative) des caractéristiques microscopiques du filament conducteur avec la température de set. L'analyse de la variabilité "cycle à cycle" de la résistance des états LRS proposée par Ninomiya *et al.* [24] permet également de comparer les rayons et les densités de défauts des filaments conducteurs sans toutefois donner accès à ces grandeurs d'un point de vue quantitatif. Bien qu'extrêmement délicates, des observations par microscopie électronique à transmission ou par microscopie à force atomique des filaments conducteurs seraient utiles pour obtenir des informations microstructurales, dont certaines pourraient être injectées dans les simulations.

3.4.3.2. Modélisation de l'effacement par une opération de reset

De l'étude précédente ressort le fait qu'une opération de set effectuée à haute température génère un état LRS caractérisé par un filament plus large et présentant une moindre densité de défauts. Par ailleurs, nous avons vu dans le paragraphe 3.4.2.2, et notamment sur la Figure IV.21, que la

température de set modifie également le courant nécessaire pour effacer la cellule : le courant de reset est d'autant plus grand que la température de set est élevée. Ainsi, de manière à confirmer ou infirmer l'hypothèse proposée précédemment, nous allons tenter de voir comment les caractéristiques microscopiques du filament (rayon et densité de lacunes d'oxygène) sont susceptibles de jouer sur l'opération de reset. Comme nous l'avons vu dans le paragraphe 3.3, l'opération de reset est activée en température. Ainsi, il est probable que les caractéristiques microscopiques du filament modifient la température locale dans le filament et impactent *de facto* l'opération de reset.

La température dans le filament conducteur a été calculée à l'aide d'une simulation par éléments finis disponible dans le logiciel Comsol. Les simulations ont été effectuées à trois dimensions dans un repère cylindrique avec une symétrie de révolution autour de l'axe z (Figure IV.31).

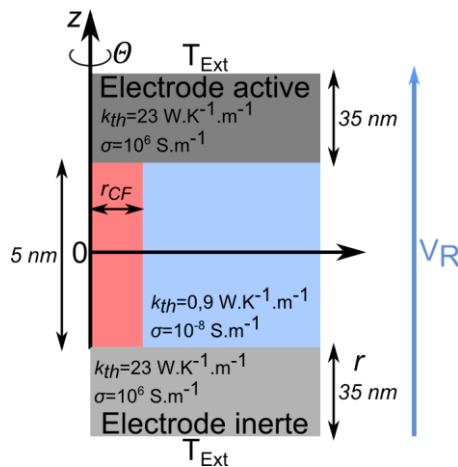


Figure IV.31. Représentation schématique de la structure simulée sous le logiciel Comsol (système de coordonnées cylindriques).

La température a été calculée en résolvant un système d'équations différentielles couplées incluant l'équation de la chaleur en régime stationnaire et les équations de la conduction électrique.

Equation de la chaleur :

$$(25) \operatorname{div}(k_{th} \cdot \overrightarrow{\operatorname{grad}}(T)) = Q$$

Equations de la conduction électrique :

$$(26) \vec{E} = -\overrightarrow{\operatorname{grad}}(V)$$

$$(27) \vec{j} = \sigma \cdot \vec{E}$$

$$(28) \operatorname{div}(\vec{j}) = 0$$

Avec :

- T [K] : température
- k_{th} [$\text{W.K}^{-1}.\text{m}^{-1}$] : conductivité thermique
- Q [W.m^{-3}] : puissance locale apportée au système
- E [V.m^{-1}] : champ électrique
- V [V] : potentiel
- \vec{j} [A.m^{-2}] : vecteur densité de courant

- σ [$S.m^{-1}$] : conductivité électrique

Les deux filaments représentés sur la Figure IV.27 ont été utilisés :

- Un filament de $2,3 k\Omega$ avec un rayon de $5 nm$ et une conductivité électrique de $29\ 000 S.m^{-1}$ (correspondant à une densité de lacunes d'oxygène de $1,45 \times 10^{28} m^{-3}$) ;
- Un filament de $2,3 k\Omega$ avec un rayon de $7 nm$ et une conductivité électrique de $15\ 000 S.m^{-1}$ (correspondant à une densité de lacunes d'oxygène de $7,5 \times 10^{27} m^{-3}$).

Pour ces deux filaments, une conductivité thermique de $1 W.K^{-1}.m^{-1}$ a été utilisée. Les conductivités électrique et thermique des électrodes et de l'oxyde employés (résumées sur la Figure IV.31) ont été tirées de la littérature [28]. Une tension de $0,4 V$ a été appliquée aux bornes de l'élément résistif pour ces simulations.

La Figure IV.32 présente les cartographies spatiales de la température pour ces deux filaments. Pour le filament fin et présentant une forte densité de défauts, une température maximale de $831 K$ est atteinte au cœur du filament. Cette température est assez proche de la température critique de $813 K$ déterminée dans le paragraphe 3.3.3. En revanche, pour le filament plus large et présentant une moindre densité de défauts, la température maximale est plus faible ($619 K$). Cette diminution de la température locale, avec une augmentation du rayon du filament et une diminution de la densité de défauts, peut être attribuée à une diminution de la génération de puissance par effet Joule. En effet, comme la résistance initiale des filaments est identique, pour une tension donnée, le même courant les traverse. Par conséquent, la densité de courant est plus faible pour le filament le plus large. De plus, comme la conductivité électrique de ce filament est plus faible, la génération de puissance ($P = \sigma.E$) l'est également.

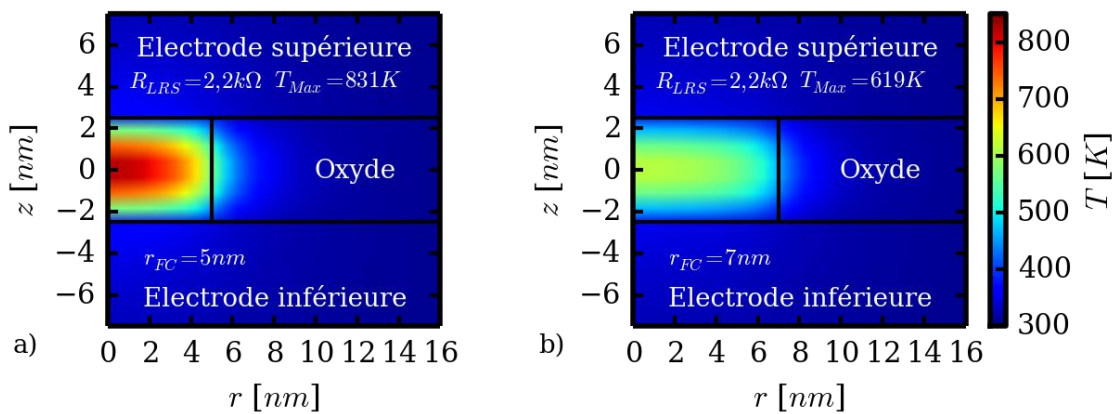


Figure IV.32. Cartographies spatiales de la température simulées pour deux filaments : a) filament fin et présentant une forte densité de défauts ($r_{FC} = 5 nm$ et $\sigma = 29\ 000 S.m^{-1}$) ; b) filament large et présentant une faible densité de défauts ($r_{FC} = 7 nm$ et $\sigma = 15\ 000 S.m^{-1}$). Ces deux filaments ont la même résistance et une tension de $0,4 V$ a été appliquée aux bornes de l'élément résistif initiale.

Ces simulations montrent donc que l'échauffement dépend intimement des caractéristiques des filaments considérés (même s'ils ont la même résistance initiale). Puisque l'opération de reset se produit à une température fixe (cf. paragraphe 3.3), il est logique que ces filaments mettent en jeu des courants de reset différents : le filament le plus large et présentant une moindre densité de défauts (dans lequel la température maximale est plus faible) nécessite un courant plus élevé pour atteindre la température critique. En s'appuyant sur les résultats expérimentaux présentés sur la

Figure IV.21, le filament le plus large et présentant une faible densité de défauts peut être associé à une opération de set effectuée à plus haute température. Par cette approche, il est donc possible d'expliquer, simultanément, la diminution de la stabilité en rétention et l'augmentation du courant de reset pour les états LRS obtenus à plus haute température.

Toutefois, afin de quantifier plus précisément l'influence des caractéristiques microstructurales des filaments sur le courant de reset, une modélisation inspirée de celle de Bocquet *et al.* [6] a été utilisée. Dans cette approche, l'opération de reset est modélisée par une réaction d'oxydoréduction (cf. Chapitre I.3.3.1.2) et l'évolution de la densité de lacunes d'oxygène peut être exprimée par l'équation (29). Ce mécanisme physicochimique activé en température, nécessite le calcul de la température dans le filament à partir de l'équation (30). Enfin, le courant est calculé par l'équation (31).

$$(29) \frac{dn_{FC}}{dt} = -\frac{n_{FC}}{\tau_{RedOx}} \cdot e^{-\frac{E_{AR} + q \cdot (1-\alpha) \cdot V_R}{k \cdot T_{FC}}}$$

$$(30) T_{FC} = T_{Ext} + \frac{V_R^2}{8 \cdot k_{th}} \cdot \sigma$$

$$(31) I = E \cdot \pi \cdot \sigma \cdot R_{FC}^2$$

Avec :

- τ_{RedOx} [s] : taux nominal de la réaction d'oxydoréduction
- E_{AR} [J] : énergie d'activation de la réaction d'oxydoréduction
- α : coefficient de transfert de charge

En s'appuyant sur les résultats précédents, une loi empirique permettant de calculer le rayon et la densité de défauts dans le filament en fonction de la température de set a été proposée (Figure IV.33) : l'augmentation de la température de set s'accompagne d'une augmentation du rayon du filament et donc une diminution de sa densité de lacunes d'oxygène.

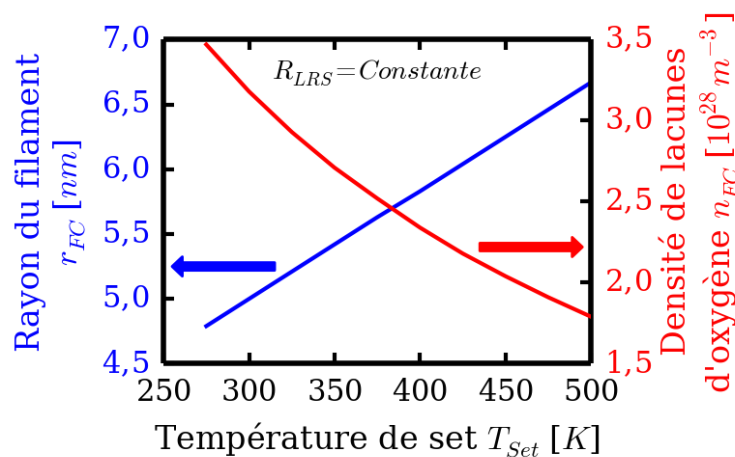


Figure IV.33. Evolution du rayon r_{FC} et de la densité de lacunes d'oxygène n_{FC} du filament en fonction de la température de set (loi empirique).

La caractéristique I-V de l'opération de reset a alors été simulée en utilisant ce modèle et le jeu de paramètres résumé dans la Table IV.1. Les caractéristiques I-V normalisées calculées pour différentes températures de set sont présentées sur la Figure IV.34a. Conformément aux observations

précédentes (cf. Figure IV.20), le courant de reset augmente avec la température de set. La Figure IV.34b présente l'évolution de la température dans le filament en fonction de la tension aux bornes de l'élément résistif, pour trois températures de set (et donc trois filaments différents). On observe que la température maximale dans le filament est d'autant plus élevée que celui-ci a été formé à basse température. Cette augmentation de la température maximale est en bonne adéquation avec la tendance démontrée dans les simulations par éléments finis (cf. Figure IV.32) : la température locale est plus élevée dans un filament fin et présentant une grande densité de défauts (*i.e.* filament formé lors d'une opération de set à plus basse température).

Paramètres	Valeurs
τ_{RedOx}	10^5 s
E_{AR}	0,8 eV
α	1-0,7
k_{th}	$1 \text{ W.K}^{-1}.\text{m}^{-1}$
n_{TAT}	$1,5 \times 10^{27} \text{ m}^{-3}$

Table IV.1. Jeu de paramètres utilisés pour la simulation des opérations de reset.

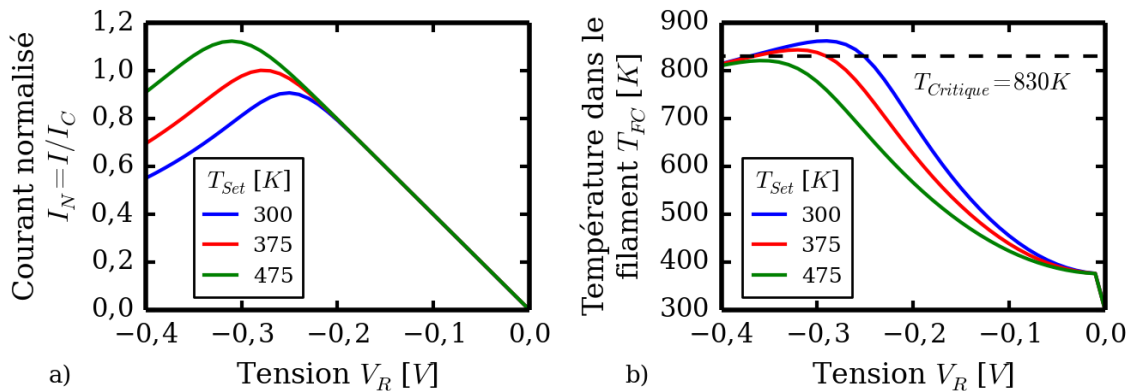


Figure IV.34. Simulation de l'opération de reset pour des filaments obtenus à différentes températures de set dont les caractéristiques microscopiques (rayon et densité de lacunes d'oxygène) sont définies sur la Figure IV.33. a) Caractéristiques courant-tension normalisées ; b) caractéristiques température-tension.

Cette situation est résumée sur la Figure IV.35 : lorsque la température de set augmente, le rayon du filament augmente et la densité de défauts diminue selon la loi empirique présentée dans la Figure IV.33. Ainsi, plus la température de set est élevée, plus la température dans le filament est faible.

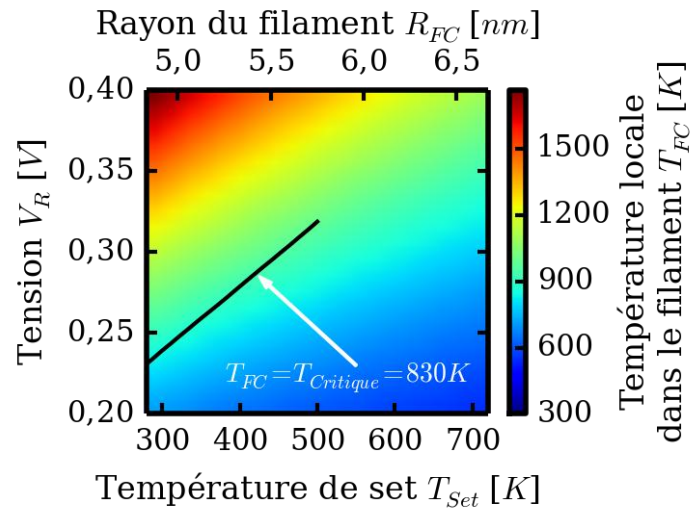


Figure IV.35. Evolution de la température dans le filament T (dégradé de couleurs) en fonction de la température de set (et donc du rayon et de la densité de défauts dans le filament) et du courant traversant l'élément résistif pour une température de reset de 375 K. Cette température est calculée à l'aide de l'équation (30). L'isotherme à la température critique de 830 K est représenté en noir.

Pour terminer, il est possible de confronter les résultats de simulation aux données expérimentales présentées sur la Figure IV.21a. La Figure IV.36 présente l'évolution du rapport I_{Reset}/I_C en fonction de la température de set : un excellent accord est obtenu entre la simulation et les résultats expérimentaux.

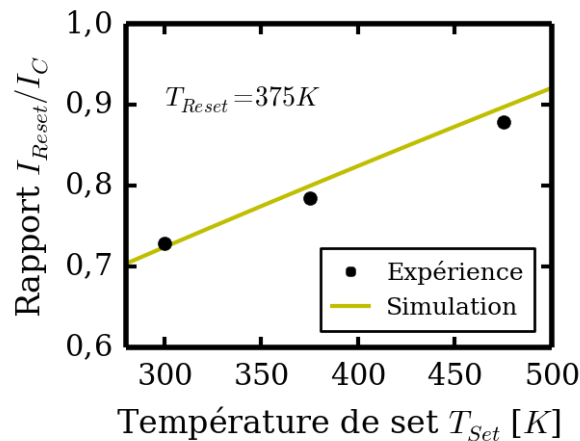


Figure IV.36. Confrontation des résultats de simulation avec l'évolution expérimentale du rapport I_{Reset}/I_C en fonction de la température de set (cf. Figure IV.21a).

3.4.3.3. Bilan

Dans toute cette étude, une attention particulière a été portée sur l'opération de set. Dans un premier temps, nous avons vu que le déclenchement de cette opération n'est pas activé en température sur la gamme explorée (de 300 à 475 K) : la tension de set reste constante, de l'ordre de 0,6 V, quelle que soit la température. Cette observation ainsi que la dépendance de la tension de set avec la résistance de l'état HRS présentée dans le Chapitre III (cf. Chapitre III.3.2.2) tendent à montrer que le déclenchement de l'opération de set est principalement contrôlé par le champ électrique.

Nous avons ensuite analysé plus en détail l'autolimitation du mécanisme responsable du changement de résistance dans des cellules mémoires 1T/1R. Quelles que soient la compliance en courant, la température et l'épaisseur de l'oxyde, la commutation s'arrête d'elle-même lorsque la tension aux bornes de l'élément résistif atteint la tension V_C . Ainsi, la résistance R_{LRS} de l'état LRS résultant dépend seulement du courant de compliance I_C par la loi $R_{LRS} \cdot I_C = V_C$. Après une discussion sur l'importance de la température locale et du champ électrique, il est apparu nécessaire d'avoir une meilleure connaissance de l'influence des caractéristiques micro voire nanostructurales des filaments conducteurs sur les paramètres électriques des cellules mémoires.

Les caractéristiques des filaments ont été appréhendées par une analyse de l'effacement d'états résistifs LRS programmés à différentes températures de set. Pour cela, deux types de protocoles ont été considérés : des tests de rétention en température (sans champ électrique appliqué) dans lesquels est mis en jeu un mécanisme de diffusion thermique des défauts constituant les filaments conducteurs ; un effacement par une opération de reset conventionnelle. Cette étude a permis de comprendre les raisons pour lesquelles la température de set ne modifie pas la résistance R_{LRS} , mais influence significativement la stabilité de l'état LRS en rétention et le courant nécessaire à son effacement. L'état LRS obtenu à une température de set élevée est moins stable dans le temps mais requiert un courant d'effacement plus élevé au regard de celui d'un état LRS programmé à plus basse température.

Ces observations, de prime abord contradictoires, ont été analysées sous l'angle de la modélisation des mécanismes d'effacement mis en jeu dans ces deux protocoles. Pour cela, un filament conducteur a été décrit par un cylindre caractérisé par deux grandeurs : r_{FC} son rayon et n_{FC} la densité de lacunes d'oxygène le constituant. Différents états LRS de même résistance mais de caractéristiques microscopiques différentes ont été considérés (tout en maintenant le produit $\sigma(n_{FC}) \cdot r_{FC}^2$ constant). Des simulations ont été effectuées sur le mécanisme de diffusion responsable de l'effacement des cellules en état LRS lors des tests de rétention et sur les réactions d'oxydoréduction responsables de l'effacement des cellules en état LRS lors des opérations de reset. Cette approche a permis d'associer les tendances expérimentales aux caractéristiques microscopiques (supposées) des filaments. La diminution de la stabilité lors des tests de rétention et du courant de reset avec la température de set a été attribuée à une augmentation du rayon et une diminution de la densité de défauts du filament conducteur. Les cellules écrites à haute température (formées de filaments conducteurs plus larges et ayant une faible densité de défauts) perdent plus rapidement l'information car la densité de défauts atteint très rapidement une densité critique au-delà de laquelle la conductivité électrique chute brutalement. Ces mêmes filaments nécessitent également un courant de reset supérieur à celui nécessaire pour effacer une cellule programmée à plus basse température, ceci en raison d'une plus faible augmentation de la température locale.

L'influence de la température de set sur le rayon du filament et sur sa densité de défauts permet d'appréhender une caractéristique du mécanisme de commutation de résistance. L'augmentation du rayon du filament, accompagnée d'une diminution de la densité de défauts avec la température, semble être en faveur d'un phénomène de diffusion. Ainsi, ces résultats tendent à montrer qu'un mécanisme de diffusion a lieu pendant la commutation de résistance et que l'augmentation de la température de set renforce ce mécanisme et crée des filaments plus larges et moins denses.

Bien que ces résultats montrent que la température a une influence sur le mécanisme responsable de la commutation de résistance, ils ne permettent pas de comprendre plus en détails le rôle du champ électrique et de la température locale sur son caractère autolimitant :

- **Champ électrique** : la modification du rayon et de la densité de défauts du filament avec la température de set se produit tout en laissant la résistance électrique inchangée. Ainsi, l'hypothèse selon laquelle l'arrêt de la commutation de résistance pendant l'opération de set est principalement contrôlé le champ électrique reste valable. En effet, nous avons également vu que l'indépendance de la tension V_C à laquelle s'arrête la commutation de résistance avec l'épaisseur de la couche d'oxyde peut être expliquée par la présence d'une constriction (aux extrémités de cette constriction, le champ électrique reste constant).
- **Température locale dans le filament** : les simulations par éléments finis (Figure IV.32) ont montré que la modification du rayon et de la densité de défauts a une influence notable sur la température locale : à tension fixée, la température locale est d'autant plus basse que le rayon du filament est grand et que la densité de défauts est faible. Cette modification de la température locale est due à une plus faible génération de chaleur par effet Joule. La température locale T_{FC} au sein du filament reste cependant difficile à appréhender puisqu'elle dépend de deux paramètres : la température extérieure T_{Ext} , à laquelle est porté l'élément résistif, et l'augmentation de la température par effet Joule ΔT :

$$(32) T_{FC} = T_{Ext} + \Delta T$$

Lorsque l'opération de set est effectuée à haute température, ces deux paramètres varient de manière opposée : la température dans le filament à la fin de l'opération de set augmente avec la température extérieure ; en revanche, l'augmentation du rayon du filament limite l'effet Joule et l'échauffement qui en résulte. Ainsi, même s'il est difficile d'appréhender la variation de la température dans le filament à la fin de l'opération de set en fonction de la température de set, il est tout à fait possible que cette température soit constante quelle que soit les conditions d'écriture. Dans ce cas, le mécanisme de commutation de résistance responsable de l'opération de set serait contrôlé par la température locale dans le filament. Par conséquent, l'hypothèse selon laquelle l'arrêt de la commutation de résistance pendant l'opération de set est principalement contrôlé par la température locale dans le filament ne peut pas, elle non plus, être écartée.

Ainsi, au vu des résultats obtenus dans cette étude de l'opération de set, il ne semble pas possible d'attribuer de manière définitive l'arrêt de la commutation de résistance, pendant l'opération de set, au champ électrique ou à la température locale dans le filament.

4. Synthèse du Chapitre IV

Ce Chapitre IV constitue une contribution supplémentaire à la compréhension des mécanismes de commutation de résistance, avec un intérêt particulier porté sur l'effet de la température sur les caractéristiques électriques de cellules mémoires 1T/1R intégrant un empilement résistif TiN\HfO₂(5 nm)\Ti.

Dans un premier temps, une étude a porté sur l'opération d'électroforming et sur les modes de conduction dans les états LRS et HRS. En accord avec les tendances généralement observées dans le claquage d'oxydes, une activation en température de la tension d'électroforming a été démontrée, avec une diminution de 0,4 V pour 100 K. Par ailleurs, il a été montré que la résistance des états LRS et HRS n'est pas ou très peu activée en température. Cette très faible activation en température est en faveur de modes de conduction de type métallique et QPC pour les états LRS, et Fowler-Nordheim, tunnel assisté par pièges ou QPC pour les états HRS.

Dans une seconde partie, l'effet de la température sur l'opération de reset a permis d'appréhender le mécanisme de commutation de résistance mis en jeu pendant l'opération de set. La dépendance de la tension et du courant de reset avec la température de reset a permis de montrer que le mécanisme physique de reset est fortement dépendant de la température à laquelle est effectuée cette opération. A partir de ces résultats, une analyse du champ électrique et de la température locale dans le filament au moment du déclenchement de l'opération de reset a été proposée. Il semble que l'opération de reset soit principalement influencée par la température locale au sein du filament : quelle que soit la température à laquelle l'opération de reset est effectuée, la commutation de résistance débute lorsque qu'une température critique dans le filament atteint 800 K environ. Ainsi, plus la température de reset est élevée, plus le courant et la tension nécessaires au déclenchement de l'opération de reset sont faibles.

L'étude de l'activation en température de l'opération de set a ensuite été menée. Une première analyse des caractéristiques I-V et de la résistance de l'état LRS résultant a permis de montrer que la température n'a pas d'influence sur la tension de set et la résistance de l'état LRS. Quelle que soit la température de set, la tension de set est de l'ordre de 0,6 V et la résistance de l'état LRS suit la loi $R_{LRS} \cdot I_C = V_C$ déjà mentionnée dans le Chapitre III (cf. Chapitre III.3.1). Cette étude de l'influence de la température sur l'opération de set a été approfondie pour appréhender les caractéristiques microscopiques des filaments conducteurs. L'analyse de l'effacement d'états résistifs LRS programmés à différentes températures de set a permis de montrer que les filaments obtenus à haute température sont moins stables en rétention mais nécessitent un courant de reset plus élevé au regard de celui d'un état LRS obtenu à plus basse température. Ces résultats ont ensuite été analysés en s'appuyant sur la modélisation des mécanismes d'effacement mis en jeu : ils ont été attribués à une augmentation du rayon du filament et à une diminution de la densité de défauts le constituant.

Aussi, ces résultats ne permettent pas d'attribuer l'arrêt de la commutation de résistance, pendant l'opération de set, au champ électrique ou à la température. En effet, l'indépendance de la tension d'arrêt V_C de l'opération de set par rapport à l'épaisseur de l'oxyde, le courant de compliance et la température peut aussi bien être expliquée par un mécanisme de commutation principalement contrôlé par la température locale que par un champ électrique. Cependant la modification de la

stabilité de l'état LRS et du courant nécessaire à son effacement avec la température de set montre que ce mécanisme est tout de même activé en température. L'augmentation du rayon du filament simultanément à une diminution de la densité de défauts semble être cohérente avec un mécanisme de diffusion.

5. Références du Chapitre IV

- [1] R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-based resistive switching memories - Nanoionic mechanisms, prospects, and challenges," *Advanced Materials*, vol. 21, no. 25-26, pp. 2632–2663, Jul. 2009.
- [2] H.-S. P. Wong, H.-Y. Lee, S. Yu, Y.-S. Chen, Y. Wu, P.-S. Chen, B. Lee, F. T. Chen, and M.-J. Tsai, "Metal–Oxide RRAM," *Proceedings of the IEEE*, vol. 100, no. 6, p. 1951, 1970, 2012.
- [3] F. Pan, S. Gao, C. Chen, C. Song, and F. Zeng, "Recent progress in resistive random access memories: Materials, switching mechanisms, and performance," *Materials Science and Engineering: R: Reports*, vol. 83, pp. 1–59, Sep. 2014.
- [4] J. McPherson, a. Shanware, H. Mogul, and J. Rodriguez, "Trends in the ultimate breakdown strength of high dielectric-constant materials," *IEEE Transactions on Electron Devices*, vol. 50, no. 8, pp. 1771–1778, Aug. 2003.
- [5] L. Vandelli, A. Padovani, L. Larcher, G. Bersuker, J. Yum, and P. Pavan, "A physics-based model of the dielectric breakdown in HfO₂ for statistical reliability prediction," *Reliability Physics Symposium (IRPS), 2011 IEEE International*, 2011.
- [6] M. Bocquet, D. Deleruyelle, H. Aziza, C. Muller, J.-M. Portal, T. Cabout, and E. Jalaguier, "Robust compact model for bipolar oxide-based resistive switching memories," *IEEE Transactions on Electron Devices*, vol. 61, no. 3, pp. 674–681, Mar. 2014.
- [7] C. Cagli, J. Buckley, V. Jousseau, T. Cabout, A. Salaun, H. Grampeix, J.-F. Nodin, H. Feldis, A. Persico, J. Cluzel, P. Lorenzi, L. Massari, R. Rao, F. Irrera, F. Aussenac, C. Carabasse, M. Coue, P. Calka, E. Martinez, L. Perniola, P. Blaise, Z. Fang, Y. H. Yu, G. Ghibaudo, D. Deleruyelle, M. Bocquet, C. Muller, A. Padovani, O. Pirrotta, L. Vandelli, L. Larcher, G. Reibold, and B. De Salvo, "Experimental and theoretical study of electrode effects in HfO₂ based RRAM," *IEEE International Electron Devices Meeting Technical Digest*, p. 28.7.1, 28.7.4, 2011.
- [8] S. Larentis, F. Nardi, S. Balatti, D. C. Gilmer, and D. Ielmini, "Resistive switching by voltage-driven ion migration in bipolar RRAM — Part II : modeling," *IEEE Transactions on Electron Devices*, vol. 59, no. 9, pp. 2468–2475, 2012.
- [9] R. Degraeve, A. Fantini, S. Clima, B. Govoreanu, L. Goux, Y. Y. Chen, D. Wouters, P. Roussel, G. Kar, G. Pourtois, S. Cosemans, J. Kittl, G. Groeseneken, M. Jurczak, and L. Altimime, "Dynamic 'hour glass' model for SET and RESET in HfO₂ RRAM," *IEEE Symposium on VLSI Technology*, pp. 75–76, Jun. 2012.
- [10] C. Walczyk, D. Walczyk, T. Schroeder, T. Bertaud, M. Sowinska, M. Lukosius, M. Fraschke, D. Wolansky, B. Tillack, E. Miranda, and C. Wenger, "Impact of Temperature on the Resistive Switching Behavior of Embedded HfO₂-Based RRAM Devices," *Electron Devices, IEEE Transactions on*, vol. 58, no. 9, pp. 3124–3131, 2011.
- [11] D. Ielmini, F. Nardi, and C. Cagli, "Physical models of size-dependent nanofilament formation and rupture in NiO resistive switching memories." *Nanotechnology*, vol. 22, no. 25, p. 254022, Jun. 2011.
- [12] B. Traoré, K. Xue, E. Vianello, G. Molas, P. Blaise, B. De Salvo, A. Padovani, O. Pirrotta, L. Larcher, L. Fonseca, and Y. Nishi, "Investigation of the role of electrodes on the retention performance of HfO_x based RRAM cells by experiments, atomistic simulations and device physical modeling," *IEEE International Reliability Physics Symposium*, pp. 1–6, 2013.
- [13] A. Benoist, S. Blonkowski, S. Jeannot, S. Denorme, J. Damiens, J. Berger, P. Candelier, E. Vianello, H. Grampeix, J. Nodin, E. Jalaguier, L. Perniola, and B. Allard, "28nm advanced CMOS resistive RAM solution as embedded non-volatile memory," *IEEE International Reliability Physics Symposium*, 2014.
- [14] R. Degraeve, P. Roussel, L. Goux, D. Wouters, J. Kittl, L. Altimime, M. Jurczak, and G. Groeseneken, "Generic learning of TDDB applied to RRAM for improved understanding of conduction and switching mechanism through multiple filaments," *IEEE International Electron Devices Meeting Technical Digest*, p. 28.4.1, 28.4.4, 2010.

- [15] B. Gao, B. Sun, H. Zhang, L. Liu, X. Liu, R. Han, J. Kang, and B. Yu, "Unified physical model of bipolar oxide-based resistive switching memory," *IEEE Electron Device Letters*, vol. 30, no. 12, pp. 1326–1328, Dec. 2009.
- [16] L. Larcher, A. Padovani, O. Pirrotta, L. Vandelli, and G. Bersuker, "Microscopic understanding and modeling of HfO₂ RRAM device physics," *IEEE International Electron Devices Meeting Technical Digest*, p. 20.1.1, 20.1.4, 2012.
- [17] X. Guan, Y. Shimeng, and H.-S. Philip Wong, "On the switching parameter variation of metal-oxide RRAM—Part I: physical modeling and simulation methodology," *IEEE Transactions on Electron Devices*, vol. 59, no. 4, pp. 1172–1182, 2012.
- [18] K.-H. Xue, P. Blaise, L. R. C. Fonseca, and Y. Nishi, "Prediction of Semimetallic Tetragonal Hf₂O₃ and Zr₂O₃ from First Principles," *Physical Review Letters*, vol. 110, no. 6, p. 065502, Feb. 2013.
- [19] A. Fantini, L. Goux, R. Degraeve, D. Wouters, N. Raghavan, G. Kar, A. Belmonte, Y.-Y. Chen, B. Govoreanu, and M. Jurczak, "Intrinsic switching variability in HfO₂ RRAM," *IEEE International Memory Workshop*, pp. 30–33, May 2013.
- [20] K. C., "Introduction to Solid State Physics." 2004.
- [21] G. Kumar, G. Prasad, and R. Pohl, "Review Experimental determinations of the Lorenz number," *Journal of Materials Science*, vol. 28, no. 16, pp. 4261–4272, 1993.
- [22] D. Ielmini, F. Nardi, and C. Cagli, "Universal reset characteristics of unipolar and bipolar metal-oxide RRAM," *IEEE Transactions on Electron Devices*, vol. 58, no. 10, pp. 3246–3253, 2011.
- [23] S. C. Chae, J. S. Lee, S. Kim, S. B. Lee, S. H. Chang, C. Liu, B. Kahng, H. Shin, D.-W. Kim, C. U. Jung, S. Seo, M.-J. Lee, and T. W. Noh, "Random circuit breaker network model for unipolar resistance switching," *Advanced Materials*, vol. 20, no. 6, pp. 1154–1159, Mar. 2008.
- [24] T. Ninomiya, Z. Wei, S. Muraoka, R. Yasuhara, K. Katayama, and T. Takagi, "Conductive filament scaling of TaO_x bipolar ReRAM for improving data retention under low operation current," *IEEE Transactions on Electron Devices*, vol. 60, no. 4, pp. 1384–1389, 2013.
- [25] Y. Strelniker, S. Havlin, R. Berkovits, and A. Frydman, "Resistance distribution in the hopping percolation model," *Physical Review E*, vol. 72, no. 1, p. 016121, Jul. 2005.
- [26] S. Kirkpatrick, "Percolation and Conduction," *Reviews of Modern Physics*, vol. 45, no. 4, pp. 574–588, 1973.
- [27] S. M., B. Hughes, L. E. Scriven, and H. Ted Davis, "Real-space renormalization and effective-medium approximation to the percolation conduction problem," *Phys. Rev. B*, vol. 28, no. 1, pp. 307–311, 1983.
- [28] B. Govoreanu, S. Clima, I. Radu, Y.-Y. Chen, D. Wouters, and M. Jurczak, "Complementary role of field and temperature in triggering ON/OFF switching mechanisms in Hf/HfO₂ resistive RAM cells," *IEEE Transactions on Electron Devices*, vol. 60, no. 8, pp. 2471–2478, 2013.

Chapitre V. Synthèse et perspectives

Aujourd'hui la démocratisation de l'électronique grand public entraîne une explosion de la quantité de données stockées et les mémoires non-volatiles deviennent, de fait, un composant primordial des systèmes électroniques modernes. Dans ces systèmes, pour la plupart nomades, les mémoires Flash NAND (stockage de données) ou NOR (exécution de code) sont largement utilisées. Cependant cette technologie, basée sur le stockage de charges dans une grille en silicium polycristallin, peine à suivre les exigences croissantes de miniaturisation et de réduction des coûts de fabrication. De plus, la réduction de la taille des cellules mémoires Flash conduit inévitablement à une dégradation de ses performances et de sa fiabilité. Ainsi, depuis une vingtaine d'année, des concepts alternatifs et innovants, exploitant divers mécanismes physiques, sont étudiés pour remplacer cette technologie. Contrairement au stockage de charge mis à profit dans les mémoires Flash, ces nouvelles solutions émergentes exploitent une variation de résistance liée à une réorganisation structurale, à l'échelle micro voire nanométrique, d'un matériau dit "actif". Celles-ci exploitent, par exemple, des mécanismes (i) de transition de phase amorphe/cristallin dans les mémoires PCRAM, (ii) de réorientation d'aimantation magnétique dans les mémoires MRAM ou encore (iii) de création/destruction de chemins conducteurs par réaction électrochimique ou par claquage diélectrique réversible dans les mémoires CBRAM et OxRRAM, respectivement. Cependant, bien que chacune de ces technologies présente des caractéristiques intéressantes, aucune d'entre elles n'a atteint aujourd'hui la maturité et les performances requises pour une industrialisation de masse. En effet, de manière générale, les spécifications de l'ITRS, requises pour concurrencer la mémoire Flash, imposent une commutation à très faible énergie (inférieure à 1 pJ/bit), une forte endurance (supérieure à $10^7 - 10^8$ cycles programmation/effacement/lecture) et une rétention d'au moins 10 ans à des températures de fonctionnement élevées (85 voire 125°C).

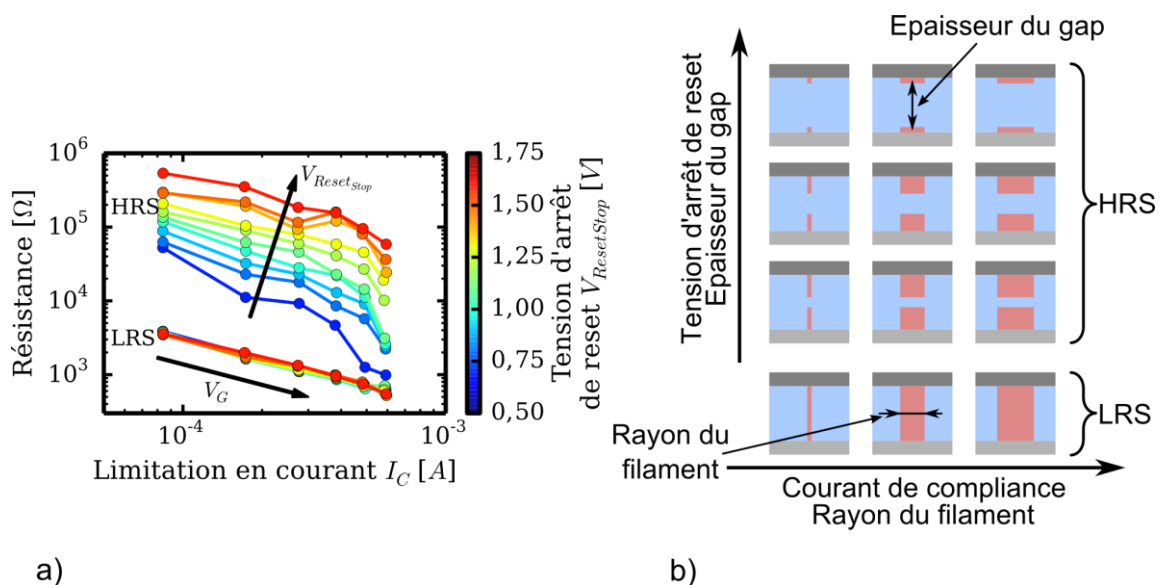
Dans ce contexte, ce travail de thèse était destiné à apporter une contribution supplémentaire à l'étude des mémoires résistives OxRRAM intégrant un oxyde comme matériau "actif". L'analyse des différents empilements mémoires (Chapitre II) a permis de comparer les deux modes de fonctionnement unipolaire et bipolaire et de considérer le mode bipolaire comme le plus prometteur au regard des faibles tensions de programmation et du comportement progressif de la commutation. Le fonctionnement et les performances de cellules mémoires 1T/1R intégrant l'empilement résistif $\text{TiN}/\text{HfO}_2/\text{Ti}$ ont ensuite été évaluées précisément à partir de protocoles de caractérisation électrique dédiés (Chapitre III). Enfin, une étude de l'activation thermique de la commutation de résistance a permis d'apporter un éclairage nouveau et des éléments de compréhension supplémentaires sur les mécanismes de commutation (Chapitre IV).

Pour clore ce manuscrit et synthétiser le travail de thèse, cette dernière partie propose une vision transverse sur deux aspects particulièrement importants dans les mémoires OxRRAM :

- La corrélation entre le caractère filamentaire de la commutation et les performances de la mémoire ;
- La compréhension physique des mécanismes de commutation de résistance.

Relation entre le caractère filamentaire de la commutation et les performances des mémoires OxRRAM

Les différentes études présentées dans ce travail de thèse ont permis d'appréhender, plus précisément, certaines caractéristiques de la technologie OxRRAM. La principale caractéristique est, sans aucun doute, la commutation de résistance de type filamentaire. En effet, comme cela a été montré dans le Chapitre III, les paramètres de programmation (*e.g.* courant de compliance, tension d'arrêt de reset) permettent de moduler la résistance des états LRS et HRS, cette modulation pouvant être attribuée à une modification des caractéristiques micro/nanostructurales d'un filament conducteur formé à partir d'une accumulation spatiale de défauts ponctuels (lacunes, interstitiels, etc.). Une vision synthétique de l'ensemble des résultats est proposée sur la Figure V.1 : (i) la diminution de la résistance des états LRS et HRS avec l'augmentation du courant de compliance I_C (pilotée par la tension de grille du transistor V_G) est attribuée à une dilatation latérale du filament conducteur ; (ii) de manière complémentaire, pendant l'opération de reset, l'augmentation de la résistance de l'état HRS avec l'augmentation de la tension d'arrêt de reset $V_{ResetStop}$ peut être expliquée soit par une constriction accrue du filament, soit par l'ouverture d'un gap de plus en plus grand entre les deux brins du filament restants.



La nature filamentaire de la commutation de résistance mise en jeu dans ces mémoires permet d'expliquer plusieurs de leurs particularités :

- Les dimensions propres à l'élément résistif (1R) sont susceptibles d'être réduites jusqu'à atteindre celles d'un filament unique, c'est-à-dire quelques nanomètres probablement. Même si ce travail de thèse ne s'est pas directement intéressé à la réduction des dimensions de

l'empilement résistif, les simulations par éléments finis présentées dans le Chapitre IV ont été réalisées en considérant un filament cylindrique d'un rayon de quelques nanomètres. Les dimensions de l'élément mémoire semblent donc pouvoir être réduites jusqu'à l'échelle nanométrique sans altérer pour autant son fonctionnement. Cette prédiction est d'ailleurs en accord avec l'état de l'art proposé dans le Chapitre I, des empilements résistifs fonctionnels de $10 \times 10 \text{ nm}^2$ ayant été démontrés par IMEC [1].

- L'énergie nécessaire aux processus de création/destruction du filament conducteur est relativement faible comparativement à celle mise en jeu dans d'autres types de mémoires. Dans le Chapitre III, il a été démontré une commutation de résistance avec une énergie de 20 pJ, celle-ci pouvant être très certainement encore réduite jusqu'au pJ. Cette énergie est notablement plus faible que celle nécessaire au fonctionnement des mémoires PCRAM dans lesquelles le changement de résistance requiert une modification volumique du matériau actif. Dans le cas des mémoires OxRRAM, la nature filamentaire, et de fait très confinée, du changement de résistance autorise des opérations à plus faible énergie.
- La variabilité "cycle à cycle" reste un frein important au développement de la technologie OxRRAM. Les résultats du Chapitre III ont montré une augmentation significative de la variabilité "cycle à cycle" lorsque le courant de compliance diminue. Cette dégradation de la reproductibilité de la commutation de résistance a été corrélée à une diminution des dimensions caractéristiques du filament, celui-ci étant *de facto* plus sensible à toute variation locale de la densité de défauts le constituant (Figure V.2). En comparaison, des variabilités plus faibles sont couramment observées sur les technologies PCRAM et MRAM, dans lesquelles la commutation de résistance est davantage volumique et peu sensible à une variation locale de concentration de défauts.
- Les performances en endurance des cellules mémoires OxRRAM sont d'ores et déjà largement supérieures à celles des mémoires Flash. Les résultats présentés au Chapitre III ont démontré une endurance de 10^8 cycles sans fermeture notable de la fenêtre de programmation. Dans la littérature, une endurance de 10^{10} cycles a même été démontrée par Chen *et al.* sur des cellules 1T/1R [2]. Toutefois, ces performances encourageantes sont fortement influencées par les conditions de programmation. En effet, une fermeture de la fenêtre de programmation a été observée lorsque les conditions de programmation standard sont employées (*i.e.* courant de compliance de 350 μA obtenue en appliquant 1,5 V sur la grille du transistor série et tension d'arrêt de l'opération de reset de 1,5 V). Dans ce cas précis, la redistribution des lacunes d'oxygène (*i.e.* mouvement de matière à l'échelle atomique) constituant le filament peut être une origine intrinsèque de la dégradation des performances au cours des cycles de renversement de tension. En comparaison, les mémoires MRAM, dans lesquelles le mécanisme de commutation n'implique qu'une réorientation d'aimantation sans mouvement d'atomes, sont capables, quant à elles, d'atteindre des durées largement supérieures.

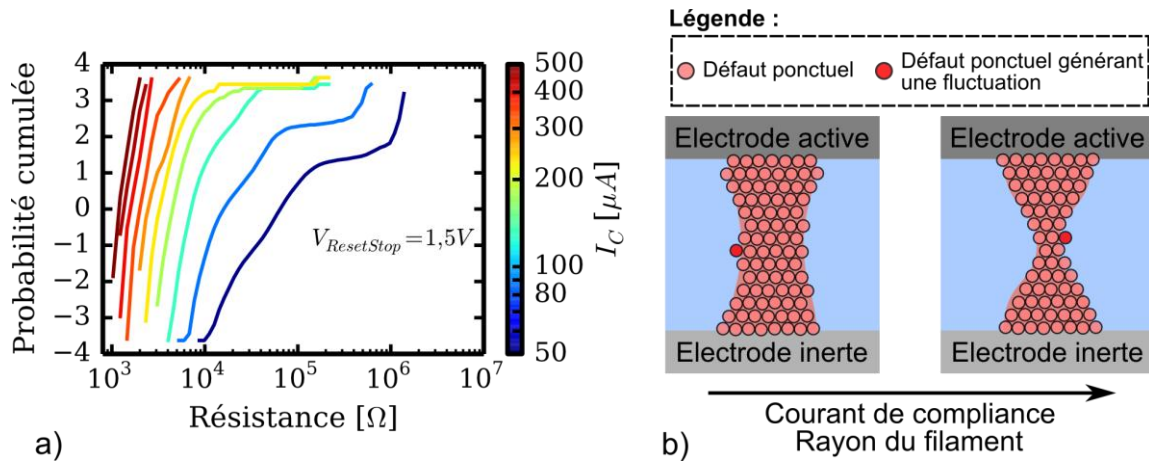


Figure V.2. a) Évolution des distributions cumulées (en échelle de déviation standard σ) de la résistance des états LRS en fonction du courant de compliance imposé pendant l'opération de set. b) Schéma illustrant l'influence de la fluctuation du nombre de défauts constituant le filament sur la section de la zone de constriction (filaments caractéristiques de l'état LRS et dont le rayon dépend du courant de compliance utilisé).

En résumé, la mémoire résistive OxRRAM offre des performances encourageantes qui renforce son positionnement compétitif au regard de la technologie Flash. Le caractère filamentaire de la commutation de résistance mis en jeu dans cette mémoire semble être à l'origine d'un bon nombre de ses avantages. En effet, la nature très confinée de la zone responsable du changement de résistance permet d'obtenir une commutation à faible énergie, fortement influencée par l'augmentation de la température locale, et ouvre *de facto* des perspectives de miniaturisation prometteuses. Toutefois la commutation filamentaire semble être également à l'origine d'une grande variabilité "cycle à cycle". En effet, les faibles dimensions du filament conducteur le rendent sensible à toute variation locale de la concentration de défauts le constituant, dont le comportement quantique pourrait devenir prédominant aux très faibles échelles (*e.g.* modèle de conduction par point quantique). La Figure V.3 propose un diagramme radar permettant de comparer (qualitativement) les caractéristiques principales des technologies mémoires Flash, OxRRAM, PCRAM et MRAM.

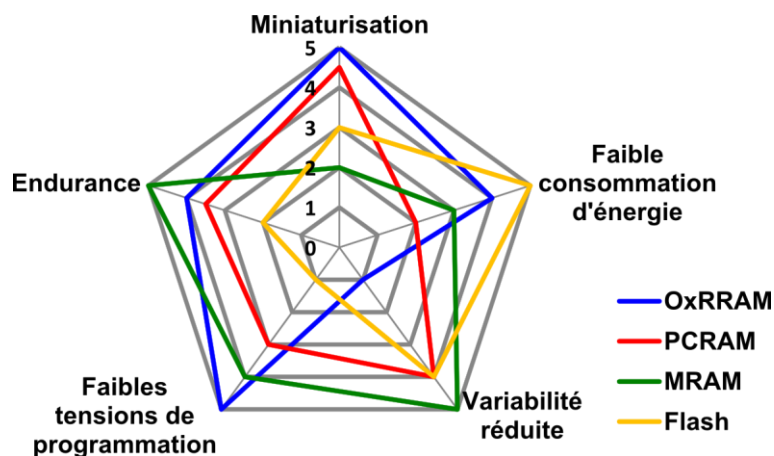


Figure V.3. Diagramme radar permettant de comparer les principales caractéristiques et performances des mémoires Flash, OxRRAM, PCRAM et MRAM.

Les mémoires résistives RRAM (CBRAM comme OxRRAM) constituent donc une alternative prometteuse aux mémoires Flash pour des nœuds technologiques agressifs, ceci à la condition impérative d'un contrôle plus précis des caractéristiques nanostructurales du filament conducteur, de manière à limiter la variabilité intrinsèque. Cela ouvre une voie d'exploration, tant technologique que scientifique, vers la miniaturisation extrême des dispositifs mémoires RRAM mettant en jeu un mécanisme de conduction filamentaire. Pour cela, plusieurs voies d'amélioration, potentiellement complémentaires, peuvent être envisagées :

- *Dopage de la couche d'oxyde* : l'ajout maîtrisé d'éléments chimiques "étrangers" (*i.e.* impuretés) au sein d'une couche d'oxyde permet de contrôler certaines de ses caractéristiques. Par ce dopage, il est possible de jouer, par exemple, sur la cristallinité et sur la stabilité de la couche d'oxyde. En effet, l'introduction d'impuretés modifie localement les environnements des atomes d'oxygène dans l'oxyde, avec une influence possible sur les processus de génération/recombinaison de paires lacune d'oxygène/anion d'oxygène ou de diffusion. En ce sens, le dopage pourrait permettre d'ajuster certaines caractéristiques structurales (à l'échelle micro voire nanométrique) de l'oxyde et améliorer la variabilité intrinsèque par un meilleur contrôle de la formation des filaments conducteurs.
- *Matériau actif multicouche* : d'une manière similaire au dopage, une ingénierie de multicouches (en remplacement de la simple couche d'oxyde) pourrait permettre un meilleur contrôle des caractéristiques nanostructurales du filament conducteur. Par exemple, une couche jouant le rôle de barrière de diffusion permettrait de concentrer localement la densité de défauts et favoriserait *de facto* le confinement de la commutation de résistance.
- *Contrôle de la stœchiométrie en oxygène d'une couche d'interface* : comme cela a été décrit à plusieurs reprises dans ce travail de thèse, la commutation de résistance bipolaire est fortement conditionnée par la présence d'une couche sous-stœchiométrique en oxygène formée à partir de l'oxydation d'une électrode dite "active" (*i.e.* ayant une forte enthalpie libre de formation d'un oxyde). Bien que cette méthode semble suffisante pour obtenir les résultats prometteurs, il n'en demeure pas moins que les caractéristiques nanostructurales de cette couche sous-stœchiométrique ne sont absolument pas maîtrisées dans la mesure où l'oxydation à l'interface oxyde/électrode se produit de manière spontanée. Il serait donc intéressant (voire nécessaire) de développer une ingénierie de dépôt spécifique (par voie physique ou chimique) permettant maîtriser la stœchiométrie en oxygène de la couche d'interface.

Compréhension physique des mécanismes de commutation

Dans ce travail de thèse des éléments de compréhension des mécanismes de commutation ont également été proposés. En effet, comme cela a été rappelé dans le Chapitre I, la commutation de résistance exploitée dans les mémoires résistives RRAM n'est pas encore totalement comprise et reste soumise à débat. Dans la littérature, de nombreux mécanismes physiques, physicochimiques voire électrochimiques sont susceptibles d'expliquer la commutation de résistance et la discrimination (ou la prédominance) de l'un ou l'autre de ces mécanismes reste sujette à discussion. Ainsi, dans le but d'apporter des éléments de compréhension complémentaires sur le mécanisme de commutation, une étude approfondie de l'influence de la température sur les caractéristiques électriques de l'empilement résistif TiN/HfO₂/Ti a été proposée. Ces résultats ont permis d'amener un éclairage nouveau sur plusieurs particularités du mécanisme de commutation de résistance :

- La conduction dans les états LRS et HRS n'est pas ou très peu activée en température. Cette spécificité est en faveur de modes de conduction de type métallique et QPC pour les états LRS, et Fowler-Nordheim, tunnel assisté par pièges ou QPC pour les états HRS. L'étude de la distribution de la résistance dans l'état HRS (cf. Chapitre III) tend à montrer que le filament conducteur présente soit une ouverture (gap) d'épaisseur variable, soit une constriction locale.
- L'opération de set est déclenchée par le champ électrique. La dépendance de la tension de set avec la résistance de l'état HRS et son indépendance par rapport à la température sont en faveur d'un mécanisme de commutation piloté par le champ électrique. Plus la résistance de l'état HRS est grande, plus le gap est large, plus le champ électrique nécessaire au déclenchement de l'opération de set est élevé. En revanche, l'origine de l'arrêt de la commutation pendant l'opération de set n'a pas été, quant à elle, élucidée. La présence d'une tension "universelle" V_c aux bornes de l'élément résistif à la fin de la commutation (quels que soient l'épaisseur de la couche d'oxyde, le courant de compliance et la température de set) peut être attribuée à un mécanisme de commutation piloté soit par la température locale dans le filament, soit par le champ électrique. Toutefois, les résultats présentés dans le Chapitre IV ont permis de montrer que la température joue un rôle majeur sur l'opération de set : plus la température de set est élevée, plus le filament conducteur est large et peu dense en défauts. Cette augmentation du rayon du filament concomitante à la diminution de la densité de défauts tend à montrer qu'un mécanisme de diffusion a lieu pendant cette opération.
- L'opération de reset est déclenchée par la température locale dans le filament. La température locale, pouvant atteindre plusieurs centaines de Kelvin, dépend fortement du courant traversant l'empilement résistif. En effet, les simulations par éléments finis présentées dans le Chapitre IV ont permis de montrer que, pendant les opérations de set et de reset, la température locale dans le filament atteint environ 800 K. Cette augmentation de la température locale dans le filament est principalement pilotée par la tension appliquée aux bornes de l'élément résistif et peu par la température "extérieure" à laquelle est porté l'élément résistif. Par conséquent, bien que le champ électrique joue un rôle majeur dans le comportement bipolaire, la commutation de résistance est fortement influencée par la température locale dans le filament.
- Enfin, la commutation de résistance ne semble pas dépendre de l'épaisseur de la couche d'oxyde (exception faite de l'opération d'électroforming). Ces résultats tendent à montrer que la commutation de résistance n'est pas due à une création/destruction totale d'un filament conducteur mais plutôt une modification locale du filament conducteur (*i.e.* ouverture d'un gap entre les deux brins restants ou constriction) préalablement formé pendant l'opération d'électroforming.

A partir de ces différentes observations et des modélisations recensées dans la littérature, il est possible de proposer un séquençement d'opérations complètement conditionnées par la cinétique de création/destruction du filament :

- *Élément résistif dans l'état vierge* : dans cet état, l'élément résistif présente une résistance très grande. La présence d'une électrode active (oxydable) permet de créer, spontanément, une couche d'oxyde interfaciale sous-stœchiométrique en oxygène (*i.e.* riche en lacunes d'oxygène).
- *Opération d'électroforming* : cette opération, obtenue en appliquant une tension positive sur l'électrode active, entraîne la formation d'un filament conducteur constitué de défauts ponctuels (lacunes d'oxygène en particulier). Sous l'effet de la tension, le passage du courant à travers la couche d'oxyde provoque la création de paires lacune d'oxygène/anion oxygène [3]. Ce phénomène est auto-accélééré : dès lors qu'une lacune d'oxygène est créée, elle constitue le nucléus d'un chemin de conduction privilégié et augmente localement la probabilité de génération d'une nouvelle paire lacune/anion. Dès qu'un filament conducteur est formé par une forte densité de lacunes d'oxygène, l'opération d'électroforming a lieu et le courant augmente brutalement (opération similaire à un claquage diélectrique). Pendant cette opération, les anions oxygène générés dérivent sous l'effet du champ électrique vers l'électrode active où ils sont piégés. Il est fortement probable que le filament conducteur soit préférentiellement créé aux joints de grains déjà riches en défauts ponctuels [3].
- *Etat de faible résistance LRS* : suite à l'opération d'électroforming (ou de set), l'élément résistif se trouve dans un état de faible résistance LRS associé à la présence d'un filament conducteur constitué de lacunes d'oxygène connectant les deux électrodes. Comme cela a été rappelé dans la partie précédente, la résistance de cet état est modulée par le rayon du filament, lui-même contrôlé par le courant de compliance.
- *Opération de reset* : lors de l'application d'une tension négative sur l'électrode active, le passage du courant dans le filament provoque une augmentation de sa température locale. L'échauffement localisé par effet Joule favorise le dépiégeage des anions oxygène qui migrent vers la contre-électrode sous l'effet du champ électrique. Lorsque ces anions se trouvent à proximité des lacunes d'oxygène constituant le filament, il y a recombinaison des paires anion/lacune avec, subséquemment une destruction partielle du filament et une augmentation de la résistance de l'élément résistif.
- *Etat HRS* : à la fin de l'opération de reset, la région du filament où ont eu lieu les recombinaisons de paires lacune/anion présente soit l'ouverture d'un gap, soit une constriction locale. Cela explique que la résistance de l'état HRS soit bien supérieure à celle de l'état LRS. Comme nous l'avons vu précédemment, plus la tension d'arrêt de l'opération de reset est élevée, plus la résistance est grande. Cela s'interprète par une ouverture plus grande du gap ou une constriction plus importante.
- *Opération de set* : cette opération obtenue en appliquant une tension positive sur l'électrode active provoque la reconstitution d'un filament. Cette opération, similaire dans le principe à celle d'électroforming, est effectuée sur un filament conducteur partiellement formé, ceci expliquant l'application d'une tension de set plus faible que la tension d'électroforming. Une fois le filament reconstitué, le courant augmente rapidement mais reste limité par le courant de compliance (imposé par exemple par le transistor dans le cas d'une cellule mémoire 1T/1R). Pendant cette phase un fort courant traverse tout l'empilement et la température locale dans le filament est élevée, ceci favorisant le phénomène de diffusion. Ainsi, conformément aux résultats présentés dans le Chapitre IV, plus la température de set est élevée, plus ce phénomène de diffusion est important et plus le filament conducteur est large et peu dense.

- *Rétention des états LRS* : lorsque un élément résistif placé dans l'état LRS est soumis à une sollicitation thermique (isotherme haute température), les anions oxygène présents dans l'oxyde et ceux piégés à l'interface avec l'électrode diffusent, avec, par voie de conséquence, une augmentation de la probabilité de recombinaison avec les lacunes d'oxygène constituant le filament. Ainsi, au cours du temps, le rayon du filament conducteur tend à réduire et l'élément résistif, initialement dans l'état LRS, dérive jusqu'à se retrouver dans l'état HRS (*i.e.* perte totale de l'information).

Bien que ce séquençement des opérations soit compatible avec bon nombre d'observations présentées dans ce travail de thèse et dans la littérature, certains de ces mécanismes restent encore sujets à débat. Cela permet de proposer plusieurs prolongements naturels de ce travail de thèse permettant de compléter la compréhension des mécanismes à l'origine de la commutation de résistance exploitée dans les mémoires OxRRAM.

- Comme cela a déjà été discuté, l'arrêt de la commutation de résistance lorsque que la tension $V_c \approx 0,4$ V est atteinte reste encore partiellement compris.
- Jusqu'ici, la génération et la recombinaison des paires lacune d'oxygène/anion d'oxygène pendant les opérations de set et de reset ne sont pas avérées expérimentalement. Les techniques de caractérisation physique à l'échelle nanométrique, aussi pointues soient-elles, ne permettent pas encore de révéler la présence de défauts ponctuels dont la signature électrique est pourtant avérée.
- L'équation de la chaleur utilisée généralement pour calculer la température locale dans un filament conducteur de quelques nanomètres de diamètre n'est probablement pas toujours adaptée. En effet, cette approche basée sur une description macroscopique atteint ses limites lorsque l'on considère des systèmes mésoscopiques de très faibles volumes traversés par une grande quantité de courant [4].

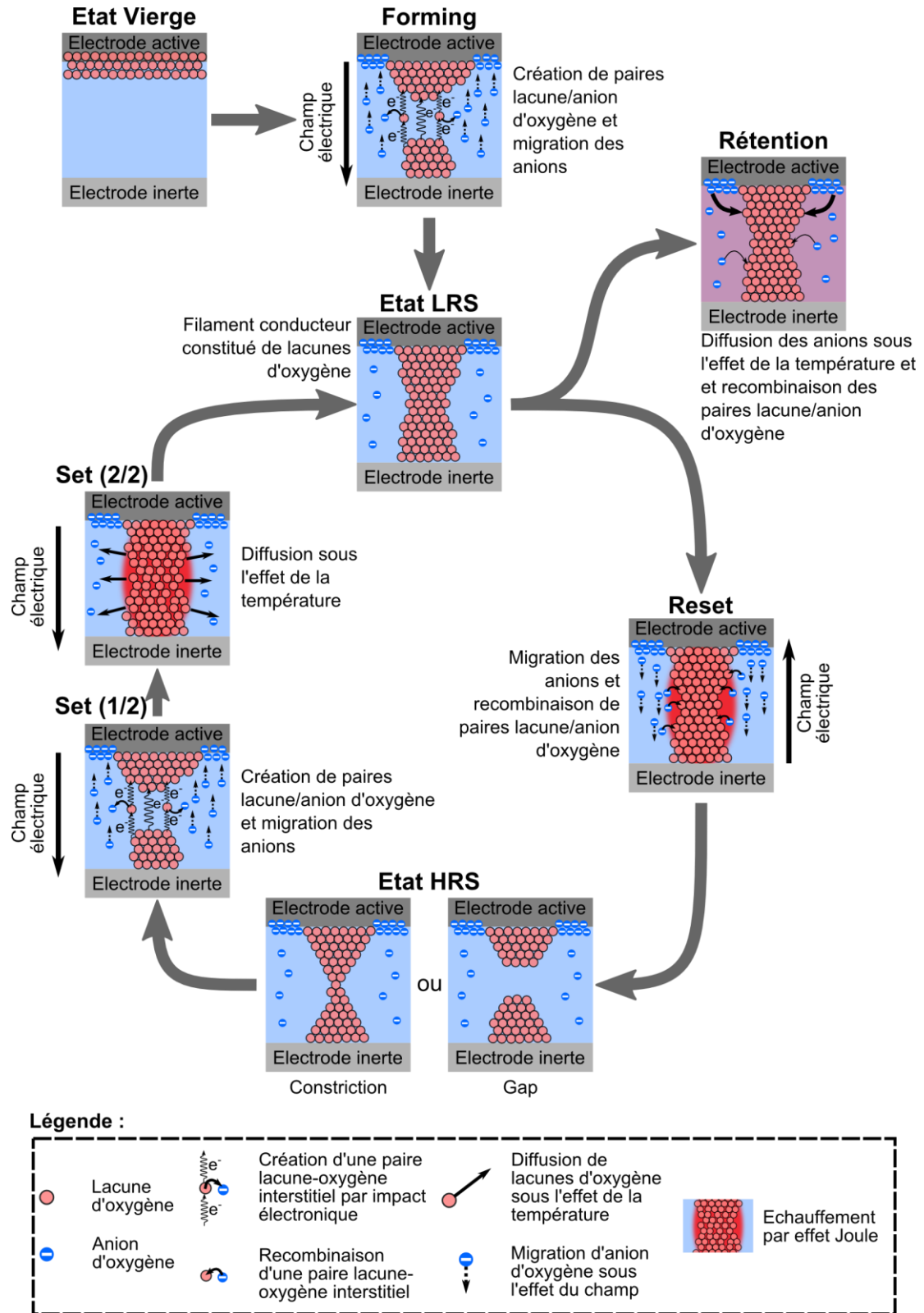


Figure V.4. Schéma illustrant les mécanismes de commutation et les états de résistance associés.

Références de la synthèse

- [1] B. Govoreanu, G. Kar, Y. Chen, V. Paraschiv, S. Kubicek, A. Fantini, I. P. Radu, L. Goux, S. Clima, R. Degraeve, N. Jossart, O. Richard, T. Vandeweyer, K. Seo, P. Hendrickx, G. Pourtois, H. Bender, L. Altimime, D. Wouters, J. Kittl, and M. Jurczak, “ $10 \times 10 \text{ nm}^2$ Hf/HfO_x crossbar resistive RAM with excellent performance, reliability and low-energy operation,” *IEEE International Electron Devices Meeting Technical Digest*, pp. 729–732, 2011.
- [2] Y. Y. Chen, B. Govoreanu, L. Goux, R. Degraeve, A. Fantini, G. S. Kar, D. J. Wouters, G. Groeseneken, J. A. Kittl, M. Jurczak, and L. Altimime, “Balancing SET/RESET Pulse for $> 10^{10}$ Endurance in HfO₂/Hf 1T1R Bipolar RRAM,” *IEEE Transactions on Electron Devices*, vol. 59, no. 12, pp. 3243–3249, 2012.
- [3] L. Larcher, A. Padovani, O. Pirrotta, L. Vandelli, and G. Bersuker, “Microscopic understanding and modeling of HfO₂ RRAM device physics,” *IEEE International Electron Devices Meeting Technical Digest*, p. 20.1.1, 20.1.4, 2012.
- [4] Z. Chen, R.S. Sorbello, “Local heating in mesoscopic systems”, *Physical Review B*, vol. 47, no. 20, 1993

Publications de l'auteur

Conférences internationales

T. Cabout, J. Buckley, C. Cagli, V. Jousseau, B. De Salvo, M. Bocquet, C. Muller, "Resistance switching variability of HfO₂-based OxRRAM cells with different electrodes", European Materials Research Society Spring Meeting, 2012, Présentation orale.

T. Cabout, L. Perniola, V. Jousseau, H. Grampeix, J.F. Nodin, A. Toffoli, M. Guillermet, E. Jalaguier, E. Vianello, G. Molas, G. Reibold, B. De Salvo, T. Diokh, P. Candelier, O. Pirrotta, A. Padovani, L. Larcher, M. Bocquet, C. Muller, "Temperature impact (up to 200 °C) on performance and reliability of HfO₂-based RRAMs", IEEE International Memory Workshop (IMW), 2013, pp.116,119.

T. Cabout, E. Vianello, E. Jalaguier, H. Grampeix, G. Molas, P. Blaise, O. Cueto, M. Guillermet, J.F. Nodin, L. Perniola, S. Blonkowski, S. Jeannot, S. Denorme, P. Candelier, M. Bocquet, C. Muller, "Effect of SET temperature on data retention performances of HfO₂-based RRAM cells", IEEE International Memory Workshop (IMW), 2014, pp.1,4.

E. Vianello, O. Thomas, M. Harrant, S. Onkaraiah, **T. Cabout**, B. Traore, T. Diokh, H. Oucheikh, L. Perniola, G. Molas, P. Blaise, J.F. Nodin, E. Jalaguier, B. De Salvo, "Back-end 3D integration of HfO₂-based RRAMs for low-voltage advanced IC digital design", International Conference on IC Design & Technology (ICICDT), 2013, pp.235,238.

J.F. Nodin, E. Vianello, L. Perniola, **T. Cabout**, B. Traore, T. Diokh, H. Grampeix, G. Molas, E. Jalaguier, B. De Salvo, "HfO₂-based RRAMS for integration on advanced CMOS technology nodes", IEEE Conference on Faible Tension Faible Consommation (FTFC), 2013 pp.1,1.

J. Guy, G. Molas, E. Vianello, F. Longnos, S. Blanc, C. Carabasse, M. Bernard, J.F. Nodin, A. Toffoli, J. Cluzel, P. Blaise, P. Dorion, O. Cueto, H. Grampeix, E. Souchier, **T. Cabout**, P. Brianceau, V. Balan, A. Roule, S. Maitrejean, L. Perniola, B. De Salvo, "Investigation of the physical mechanisms governing data-retention in down to 10nm nano-trench Al₂O₃/CuTeGe conductive bridge RAM (CBRAM)," IEEE International Electron Devices Meeting (IEDM), 2013, pp.30.2.1,30.2.4.

T. Diokh, E. Le-Roux, S. Jeannot, M. Gros-Jean, P. Candelier, J.F. Nodin, V. Jousseau, L. Perniola, H. Grampeix, **T. Cabout**, E. Jalaguier, M. Guillermet, B. De Salvo, "Investigation of the impact of the oxide thickness and RESET conditions on disturb in HfO₂-RRAM integrated in a 65nm CMOS technology," IEEE International Reliability Physics Symposium (IRPS), 2013, pp.5E.4.1,5E.4.4.

T. Diokh, E. Le-Roux, S. Jeannot, P. Candelier, L. Perniola, J.F. Nodin, V. Jousseau, **T. Cabout**, H. Grampeix, E. Jalaguier, B. De Salvo, "On the impact of the oxide thickness and reset conditions on activation energy of HfO₂ based ReRAM extracted through disturb measurements," IEEE International Integrated Reliability Workshop (IIRW), 2013, pp.106,109.

C. Cagli, J. Buckley, V. Jousseau, **T. Cabout**, A. Salaun, H. Grampeix, J.F. Nodin, H. Feldis, A. Persico, J. Cluzel, P. Lorenzi, L. Massari, R. Rao, F. Irrera, F. Aussenac, C. Carabasse, M. Coue, P. Calka, E. Martinez, L. Perniola, P. Blaise, Z. Fang, Y.H. Yu, G. Ghibaudo, D. Deleruyelle, M. Bocquet, C. Muller,

A. Padovani, O. Pirrotta, L. Vandelli, L. Larcher, G. Reibold, B. De Salvo, "Experimental and theoretical study of electrode effects in HfO₂ based RRAM," IEEE International Electron Devices Meeting (IEDM), 2011, pp.28.7.1,28.7.4.

Publications

T. Cabout, J. Buckley, C. Cagli, V. Jousseume, J.F. Nodin, B. De Salvo, M. Bocquet, C. Muller, "Role of Ti and Pt electrodes on resistance switching variability of HfO₂-based Resistive Random Access Memory", Thin Solid Films, Volume 533, 30 April 2013, Pages 19-23.

M. Bocquet, D. Deleruyelle, H. Aziza, C. Muller, J.M. Portal, **T. Cabout**, E. Jalaguier, "Robust Compact Model for Bipolar Oxide-Based Resistive Switching Memories," IEEE Transactions on Electron Devices, vol.61, no.3, pp.674,681.

Colloques

T. Cabout, E. Vianello, E. Jalaguier, H. Grampeix, G. Molas, P. Blaise, O. Cueto, M. Guillermet, J.F. Nodin, L. Pemiola, S. Blonkowski, S. Jeannot, S. Denorme, P. Candelier, M. Bocquet, C. Muller, "Effect of SET temperature on data retention performances of HfO₂-based RRAM cells", LETI Memory Workshop, 2014.

T. Cabout, L. Perniola, V. Jousseume, H. Grampeix, J.F. Nodin, A. Toffoli, M. Guillermet, E. Jalaguier, E. Vianello, G. Molas, G. Reibold, B. De Salvo, T. Diokh, P. Candelier, O. Pirrotta, A. Padovani, L. Larcher, M. Bocquet, C. Muller, "Temperature impact on switching behavior and retention of HfO₂-based RRAMs", Oxydes fonctionnels pour l'intégration en micro- et nano-électronique, 2013.

Brevets

T. Cabout et E. Jalaguier, "Procédé de programmation d'une cellule mémoire", n°14 55263

T. Cabout et E. Vianello, "Procédé de programmation d'une mémoire vive résistive", n°14 54346