

TESIS DE LA UNIVERSIDAD
DE ZARAGOZA

2021

93

Raúl Gracia Sáez

Linealización de amplificadores de radiofrecuencia con redes neuronales

Director/es
Medrano Marqués, Nicolás

<http://zaguan.unizar.es/collection/Tesis>

ISSN 2254-7606



Prensas de la Universidad
Universidad Zaragoza



Universidad
Zaragoza

Tesis Doctoral

LINEALIZACIÓN DE AMPLIFICADORES DE
RADIOFRECUENCIA CON REDES NEURONALES

Autor

Raúl Gracia Sáez

Director/es

Medrano Marqués, Nicolás

UNIVERSIDAD DE ZARAGOZA
Escuela de Doctorado

Programa de Doctorado en Ingeniería Electrónica

2020



Linealización de Amplificadores de Radiofrecuencia con Redes Neuronales

Raúl Gracia Sáez

Tesis Doctoral



Universidad
Zaragoza

**TESIS DOCTORAL:
LINEALIZACIÓN DE AMPLIFICADORES
DE RADIOFRECUENCIA CON REDES
NEURONALES**

AUTOR: RAÚL GRACIA SÁEZ

DIRECTOR: NICOLÁS MEDRANO MARQUÉS

Programa de Doctorado de Ingeniería Electrónica
Departamento de Ingeniería Electrónica y Comunicaciones

2020

A Belén, Belencita y Danielete.

AGRADECIMIENTOS

Cuando comencé esta tesis doctoral hace ya bastantes años, tuve claro que se trataba de una carrera de fondo, muchos kilómetros por delante y muchas horas de dedicación que habría que sacar de otras tareas sin duda tan o más importantes. Por eso mi principal agradecimiento, no puede ser otro que para mi mujer Belén, principal “sufridora” de mis carencias de tiempo y de mi dedicación a mis tareas de investigación, y también principal motivadora de mi trabajo. Sin tu ayuda y sin tu amor incondicional hubiera sido totalmente imposible acometer este Doctorado, ya que eres el auténtico centro de mi universo. Tampoco hubiera sido capaz de terminar esta carrera de fondo sin mis dos “fieras” Belencita y Danielete, sin duda sus miradas de orgullo cuando hablan del trabajo y de las investigaciones de su padre con otras personas, han supuesto una motivación adicional. Nunca he ignorado esa frase de que los niños son esponjas y acaban haciendo lo que ven hacer a sus padres, lo cual me ha forzado siempre a dar lo mejor de mí para poder predicar con el ejemplo. Gracias a mis tres amores por su apoyo y motivación ante cualquier actividad que emprendo. Saber que estáis siempre a mi lado con vuestra alegría y vuestro amor es el principal bastón en el que un investigador puede apoyarse para avanzar en su camino. Por ser como sois y quererme como soy: ¡Gracias!

Antes de esta carrera de fondo que ha sido el Doctorado, hubo que superar muchas carreras de velocidad como por ejemplo la carrera de Ingeniería de Telecomunicaciones. No fue nada sencillo, y allí estuvieron siempre aquellos de los que aprendí a ser persona y a los que le debo la vida, mis padres Emiliano y María del Carmen y también mi hermano Luis que siempre está ahí cuando lo necesito. Sin vosotros mi infancia no hubiese sido la maravilla que fue, y sin duda no hubiese tenido aliento ni arrestos suficientes para llevar a cabo todas esas carreras de velocidad que me puso la vida delante. Habéis sido y seguís siendo el mejor ejemplo y espejo en el que nadie puede mirarse para ser buena persona y para ser alguien que se viste por los pies y se esfuerza a cada paso por superarse. Vuestro ejemplo, vuestro amor y vuestra forma de educarme no tienen parangón y su valor es incalculable. ¡Gracias!

Y en estos agradecimientos no puedo olvidarme del excelente director de esta tesis, Nicolás. Tu ayuda en los momentos de dificultad, durante la investigación, durante las publicaciones y durante la elaboración de esta tesis, no tiene precio. No puedo sino agradecer de corazón tu ayuda inestimable y desinteresada en todo momento. Siempre que te he necesitado para una consulta, allí has estado, animándome con humildad, paciencia, buen criterio y positivismo. Eres sin duda un gran ejemplo a seguir para cualquier investigador. Por todo ello: ¡Gracias!

Por supuesto este trabajo de investigación tampoco hubiera sido posible sin la colaboración de la empresa Teltronic SAU, en la cual llevo trabajando más de 20 años y a la cual le debo gran parte de mis conocimientos y toda mi experiencia, ya que entré a trabajar en ella siendo un “niño” y en ella me he convertido en “hombre”. Además, todos los terminales HTT-500 y el instrumental de medida empleados para la elaboración de este trabajo han sido prestados amablemente por la

empresa Teltronic. Agradecimiento tremendo también para todos aquellos compañeros que en algún momento me han ayudado con sus excelentes consejos, amplios conocimientos y vasta experiencia. ¡Gracias!

Por último, quiero agradecer la colaboración del Servicio General de Apoyo a la Investigación-SAI, Universidad de Zaragoza, así como la financiación de esta tesis doctoral por el Ministerio de Economía y Competitividad y el Fondo Europeo de Desarrollo Regional (MINECO-FEDER) a través de los proyectos TEC2015-65750-R y PID2019-106570RB-I00.

INDICE

| | |
|---------------------------------------------------------------------------------------------------------------|----|
| AGRADECIMIENTOS | 7 |
| LISTADO DE ACRÓNIMOS | 17 |
| 1. INTRODUCCIÓN | 21 |
| 1.1. El amplificador de potencia y su no linealidad | 21 |
| 1.2. La red neuronal como aproximador universal de funciones | 26 |
| 1.3. Objeto de esta tesis | 29 |
| 2. SISTEMAS DE LINEALIZACIÓN | 31 |
| 2.1. Técnicas de <i>Crest Factor Reduction</i> (CFR) | 31 |
| 2.2. Sistemas de linealización que reducen la distorsión | 33 |
| 2.2.1. Sistema de linealización <i>Feedback</i> | 34 |
| 2.2.2. Sistema de linealización <i>Feedforward</i> | 36 |
| 2.2.3. Predistorsión..... | 37 |
| 2.3. Sistemas de linealización que evitan que el amplificador introduzca distorsión | 39 |
| 2.3.1. Eliminación y restauración de la envolvente (<i>Envelope Elimination and Restoration</i> , EER) | 39 |
| 2.3.2. LINC y CALLUM | 40 |
| 2.4. Selección del sistema de linealización | 41 |
| 3. MODULACIÓN TETRA | 43 |
| 3.1. Descripción del estándar TETRA | 43 |
| 3.2. Elementos integrantes de una red TETRA | 47 |
| 3.3. Receptor TETRA..... | 49 |
| 3.4. Transmisor TETRA | 50 |
| 4. SELECCIÓN DEL AMPLIFICADOR DE POTENCIA BASADA EN LA COMPLEJIDAD PARA LINEALIZAR SU SALIDA..... | 53 |
| 4.1. Técnica de predistorsión..... | 54 |
| 4.2. Amplificadores de potencia LDMOS vs GaN | 56 |
| 4.3. Análisis de la complejidad del ajuste polinómico de modelado de los transistores LDMOS y GaN | 58 |
| 4.4. Comparación del modelo neuronal para la linealización de los amplificadores LDMOS y GaN | 60 |
| 4.5. Amplificadores GaAs | 63 |
| 4.6. Selección del amplificador de potencia | 64 |
| 5. LINEALIZACIÓN DEL AMPLIFICADOR DE POTENCIA MEDIANTE REDES NEURONALES | 67 |
| 5.1. Caracterización del amplificador | 67 |

| | | |
|----------|----------------------------------------------------------------------------------------------------------------|-----|
| 5.1.1. | Punto de compresión y ganancia..... | 67 |
| 5.1.2. | ACP..... | 70 |
| 5.1.3. | Error Vector Magnitude (EVM)..... | 71 |
| 5.2. | Implementación de la red neuronal | 73 |
| 5.2.1. | Especificaciones de partida | 75 |
| 5.2.2. | Consideraciones para la implementación de la red neuronal | 75 |
| 5.2.2.1. | <i>Captura de datos</i> | 76 |
| 5.2.2.2. | <i>Configuración de la red neuronal</i> | 77 |
| 5.2.2.3. | <i>Entrenamiento y su objetivo</i> | 78 |
| 5.2.2.4. | <i>Verificación de la capacidad de generalización</i> | 79 |
| 5.2.3. | Desarrollo de la red neural bajo condiciones de trabajo nominales | 79 |
| 5.2.4. | Técnicas de compensación frente a cambios en las condiciones de trabajo | 84 |
| 5.2.4.1. | <i>Compensación del efecto de la frecuencia</i> | 87 |
| 5.2.4.2. | <i>Compensación del efecto de la tensión de alimentación</i> | 88 |
| 5.2.4.3. | <i>Compensación del efecto de la temperatura</i> | 90 |
| 5.2.4.4. | <i>Compensación del efecto de la potencia de salida</i> | 90 |
| 6. | IMPLEMENTACIÓN FÍSICA | 93 |
| 6.1. | Programación del modelo neuronal en el DSP del terminal portátil | 93 |
| 6.1.1. | Tiempo de cálculo del modelo neuronal | 94 |
| 6.1.2. | Técnicas para reducir el tiempo de cálculo de la red neuronal..... | 96 |
| 6.2. | Integración del amplificador RF5110G en el terminal portátil | 98 |
| 6.2.1. | Interconexión entre la placa auxiliar y el terminal | 100 |
| 6.2.2. | Compensación software de las condiciones externas..... | 101 |
| 6.3. | Adaptaciones en la señal banda base del terminal..... | 103 |
| 6.4. | Resultados obtenidos..... | 105 |
| 6.4.1. | Medidas de ACP | 105 |
| 6.4.1.1. | <i>Compensación en frecuencia</i> | 105 |
| 6.4.1.2. | <i>Compensación en tensión de alimentación</i> | 106 |
| 6.4.1.3. | <i>Compensación con la temperatura</i> | 108 |
| 6.4.1.4. | <i>Compensación en la potencia de salida</i> | 109 |
| 6.4.2. | Medidas de EVM..... | 109 |
| 6.4.3. | Comparativa con el método de lazo cartesiano | 112 |
| 7. | LINEALIZACIÓN DE AMPLIFICADORES DE POTENCIA EN OTROS SISTEMAS DE COMUNICACIONES MEDIANTE REDES NEURONALES..... | 115 |
| 7.1. | Linealización de una Infraestructura TETRA | 115 |
| 7.2. | Linealización de una Infraestructura LTE | 117 |

| | | |
|----|---------------------------------------------------------------|-----|
| 8. | CONCLUSIONES Y TRABAJO FUTURO | 121 |
| 9. | PUBLICACIONES DERIVADAS DE ESTE TRABAJO | 125 |
| | ANEXO 1: PESOS Y BIAS DE LAS REDES NEURONALES CALCULADAS..... | 127 |
| | BIBLIOGRAFÍA | 131 |

INDICE DE FIGURAS

| | |
|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| Figura 1.1: Medida de ACP. | 21 |
| Figura 1.2: Oscilador de frecuencia. | 22 |
| Figura 1.3: Punto de compresión..... | 23 |
| Figura 1.4: Amplificador de potencia..... | 23 |
| Figura 1.5: No linealidades a la salida del PA..... | 24 |
| Figura 1.6: Disminución de la interferencia en los canales adyacentes obtenida mediante linealización..... | 26 |
| Figura 1.7: Linealización de un amplificador de potencia empleando predistorsión con redes neuronales. | 26 |
| Figura 1.8: Modelo de una neurona artificial. | 27 |
| Figura 1.9: Estructura de una red neuronal artificial con una capa oculta..... | 28 |
| Figura 2.1: Crest Factor Reduction (CFR)..... | 32 |
| Figura 2.2: Mejora introducida por el CFR..... | 32 |
| Figura 2.3: Técnicas Peak Windowing (rojo) y Clipping and filtering (azul) sobre una señal de entrada (negro) .. | 33 |
| Figura 2.4: Técnica Peak Cancellation..... | 33 |
| Figura 2.5: Sistema de linealización feedback. | 34 |
| Figura 2.6: Realimentación mediante lazo cartesiano..... | 35 |
| Figura 2.7: Sistema de linealización feedforward..... | 36 |
| Figura 2.8: Sistema de linealización con predistorsión..... | 37 |
| Figura 2.9: Diagramas de bloque de transmisores empleando sistemas de predistorsión (a) digitales y (b) analógicos..... | 38 |
| Figura 2.10: Sistema de eliminación y restauración de la envolvente (EER). | 39 |
| Figura 2.11: Fundamento de la técnica de Envelope Tracking (ET)..... | 40 |
| Figura 2.12: Sistema de linealización LINC. | 40 |
| Figura 2.13: Sistema de linealización CALLUM. | 41 |
| Figura 2.14: Sistema de linealización con Redes Neuronales..... | 42 |
| Figura 3.1: Radioenlace de telecomunicaciones. | 44 |
| Figura 3.2: Técnicas de acceso FDMA y TDMA. | 44 |
| Figura 3.3: Retardo existente en el enlace descendente. | 44 |
| Figura 3.4: Estructura de tramas del sistema TETRA. | 45 |
| Figura 3.5: Modulación en fase y cuadratura. | 45 |
| Figura 3.6: (a) Componentes en fase y cuadratura; (b) Constelación TETRA. | 46 |
| Figura 3.10: Topología de una red TETRA..... | 48 |
| Figura 3.11: Redes celulares. | 49 |
| Figura 3.12: Diagrama de bloques de un terminal TETRA. | 49 |
| Figura 3.13: Diagrama de bloques de un receptor superheterodino. | 50 |
| Figura 3.14: Diagrama de bloques de un transmisor superheterodino..... | 50 |
| Figura 4.1: Fundamentos de la técnica de predistorsión. | 54 |
| Figura 4.2: Características medidas de un PA LDMOS modelo PD57006S-E y sus aproximaciones polinómicas (líneas de puntos)..... | 54 |
| Figura 4.3: Esquema genérico de la técnica de predistorsión..... | 55 |
| Figura 4.4: Estructura de los transistores LDMOS y GaN..... | 56 |
| Figura 4.5: Bandgap para LDMOS y GaN. | 57 |
| Figura 4.6: Características medidas de un PA GaN modelo NPTB00004A y sus aproximaciones polinómicas (líneas de puntos). | 58 |
| Figura 4.7: Potencia de salida frente a potencia de entrada para un amplificador LDMOS PD57006S-E (línea continua) y su aproximación polinómica (línea discontinua) al variar el orden del polinomio de aproximación (arriba: orden 2; centro: orden 3; abajo: orden 4)..... | 59 |
| Figura 4.8: Potencia de salida frente a potencia de entrada para un amplificador GaN NPTB00004A (línea continua) y su aproximación polinómica (línea discontinua) al variar el orden del polinomio de aproximación (arriba: orden 2; abajo: orden 3)..... | 60 |
| Figura 4.9: Configuración de la red neuronal. | 61 |
| Figura 4.10: Amplificador RF5110G..... | 65 |
| Figura 4.11: Curvas características del transistor RF5110G..... | 65 |
| Figura 5.1: Readaptaciones de la placa de evaluación. | 68 |

| | |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| Figura 5.2: Curvas AM-AM de la placa de evaluación adaptada en los límites (arriba) y centro (abajo) de la banda de frecuencias de trabajo..... | 68 |
| Figura 5.3: Transferencia S21 de la placa de evaluación..... | 69 |
| Figura 5.4: ACP del amplificador sin linealizar..... | 70 |
| Figura 5.5: Curva AM-PM del amplificador..... | 71 |
| Figura 5.6: Representación gráfica del EVM..... | 72 |
| Figura 5.7: EVM del amplificador..... | 73 |
| Figura 5.8: Métodos para linealizar amplificadores de RF en infraestructuras y terminales..... | 74 |
| Figura 5.10: Sistema de captura de datos..... | 76 |
| Figura 5.11: Objetivo del entrenamiento de la red neuronal..... | 78 |
| Figura 5.12: Funciones de transferencia..... | 81 |
| Figura 5.13: Configuración de la red neuronal seleccionada..... | 82 |
| Figura 5.14: Evolución en el tiempo del gradiente y de μ para una configuración ANN 1-20-1..... | 83 |
| Figura 5.15: Rendimiento en el tiempo para una ANN 1-20-1. El mejor valor de MSE se obtiene después de 200 iteraciones..... | 83 |
| Figura 5.16: Gráfico de regresión después de la convergencia de la red (una vez se ha alcanzado el MSE máximo permitido)..... | 84 |
| Figura 5.17: Variación de condiciones externas del amplificador de potencia..... | 85 |
| Figura 5.18: Variación de la curva de ganancia del amplificador RF5110G al variar (a) la potencia de salida; (b) la frecuencia; (c) la tensión de alimentación; (d) la temperatura..... | 85 |
| Figura 5.19: Rangos de frecuencia..... | 87 |
| Figura 5.20: ACP después de linealizar con la red neuronal; antes (línea de trazos) y después (línea continua) de la compensación de frecuencia..... | 88 |
| Figura 5.21: Diagrama de bloques de la solución de linealización. Las variaciones asociadas a la frecuencia se compensan mediante las tres redes neuronales de idéntica arquitectura implementadas sobre el DSP (NN1, NN2 y NN3); las variaciones en la tensión e alimentación se ajustan mediante la tensión V_g ; finalmente, la temperatura es compensada mediante V_g y $V_{control}$ | 89 |
| Figura 5.22: ACP después de linealizar con la red neuronal; antes (línea de trazos) y después (línea continua) de la compensación de tensión de alimentación..... | 89 |
| Figura 5.23: ACP después de linealizar con la red neuronal; antes (línea de trazos) y después (línea continua) de la compensación de temperatura..... | 90 |
| Figura 5.24: Diagrama de la solución global para la linealización de un amplificador de potencia empleando redes neuronales..... | 91 |
| Figura 6.1: Funciones del DSP en el terminal..... | 94 |
| Figura 6.2: Integración de la placa de evaluación con el terminal..... | 99 |
| Figura 6.3: Esquema eléctrico (a) y serigrafía (b) de la placa auxiliar fabricada (c) para su inclusión en el terminal portátil. Las unidades son mm..... | 99 |
| Figura 6.4: Integración de la placa auxiliar en el terminal..... | 100 |
| Figura 6.5: Amplificador de ganancia variable en el terminal..... | 102 |
| Figura 6.6: Característica del amplificador de ganancia variable..... | 102 |
| Figura 6.7: Diagrama de bloques del CMC981 de CML..... | 104 |
| Figura 6.8: Integración de la red neuronal en el terminal..... | 104 |
| Figura 6.9: ACP obtenido en las bandas (a) 806-827 MHz; (b) 827-848 MHz; (c) 848-870 MHz..... | 106 |
| Figura 6.10: Comportamiento del ACP y potencia de salida RF del terminal con compensación y tras aplicar la red neuronal, para tensiones de alimentación de (a) 5.4 V; (b) 6 V; (c) 6.6 V; (d) 7.2 V; (e) 7.8 V; (f) 8.4 V..... | 107 |
| Figura 6.11: Comportamiento del ACP y potencia de salida RF del terminal con compensación y tras aplicar la red neuronal, para temperaturas de (a) -30 °C; (b) 25 °C; (c) 60 °C..... | 109 |
| Figura 6.12: ACP obtenido tras la compensación con la red neuronal para una potencia de transmisión de 1 W en la frecuencia (a) 806 MHz; (b) 838 MHz; (c) 870 MHz..... | 110 |
| Figura 6.13: ACP obtenido tras la compensación con la red neuronal para una potencia de transmisión de 15 dBm en la frecuencia (a) 806 MHz; (b) 838 MHz; (c) 870 MHz..... | 111 |
| Figura 6.14: EVM obtenido tras la compensación con la red neuronal en la frecuencia (a) 806 MHz; (b) 838 MHz; (c) 870 MHz..... | 112 |
| Figura 6.15: Entrada y salida del amplificador de potencia con y sin linealización ANN..... | 112 |
| Figura 7.1: Señal de entrada del amplificador de potencia de la infraestructura TETRA..... | 115 |
| Figura 7.2: Señal de salida del amplificador de potencia de la infraestructura TETRA..... | 116 |

| | |
|----------------------------------------------------------------------------------------------------------------------------------------------|-----|
| Figura 7.3: Señal de salida del amplificador de potencia de la infraestructura TETRA antes y después de linealizar con la red neuronal. | 116 |
| Figura 7.4: Señal de salida del amplificador de potencia de la infraestructura LTE antes de linealizar. | 117 |
| Figura 7.5: Red neuronal aplicada con profundidad de memoria 2. | 118 |
| Figura 7.6: Señal de salida del amplificador de potencia de la infraestructura LTE después de linealizar con la red neuronal. | 119 |
| Figura 7.7: EVM a la salida del amplificador de potencia de la infraestructura LTE después de linealizar con la red neuronal. | 119 |
| Figura 8.1: Transmisor original incluyendo lazo cartesiano de realimentación. | 122 |
| Figura 8.2: Nuevo sistema de transmisión incluyendo un predistorsionador con redes neuronales. | 122 |
| Figura A1.1: Red neuronal aplicada. | 127 |

INDICE DE TABLAS

| | |
|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| Tabla 1.1: Tasa de datos para cada tipo de modulación. | 25 |
| Tabla 1.2: PAPR según el estándar de telecomunicaciones. | 25 |
| Tabla 2.1: Características de los distintos sistemas de linealización. | 41 |
| Tabla 2.2: Características del sistema de linealización empleado en este trabajo. | 42 |
| Tabla 4.1: Comparación entre las tecnologías LDMOS y GaN. | 57 |
| Tabla 4.2: Ecuaciones aproximadas para los transistores LDMOS y GaN seleccionados. | 58 |
| Tabla 4.3: Mejora de ACP usando una NN de 20 neuronas. | 62 |
| Tabla 4.4: Mejora de ACP variando el número de neuronas para linealizar el PA LDMOS seleccionado. | 62 |
| Tabla 4.5: Estructuras de red neuronal necesarias para obtener la misma mejora en ACP para los amplificadores LDMOS y GaN seleccionados. | 62 |
| Tabla 4.6: Recursos necesarios para linealizar el PA empleando una red neuronal. | 62 |
| Tabla 4.7: Comparación de la tecnología GaAs frente a LDMOS y GaN. | 63 |
| Tabla 4.8: Comparativa entre LDMOS y GaAs. | 64 |
| Tabla 4.9: Comparativa entre el amplificador PD84006L-E y el RF5110G. | 66 |
| Tabla 5.1: Punto de compresión y ganancia de la placa de evaluación a diferentes frecuencias. | 67 |
| Tabla 5.2: Punto de compresión medido tras las modificaciones de la placa. | 69 |
| Tabla 5.3: Ganancia experimental del amplificador en los extremos y centro de la banda de frecuencia. | 69 |
| Tabla 5.4: Punto de compresión (dBm) al variar la tensión de alimentación. | 69 |
| Tabla 5.5: Ganancia para diferentes tensiones de alimentación (frecuencia = 838 MHz). | 70 |
| Tabla 5.6: Ganancia y punto de compresión a diferentes temperaturas (frecuencia = 838 MHz, $V_{cc} = 3.3$ V). | 70 |
| Tabla 5.7: Valores de ACP en función de la frecuencia ($V_{cc} = 3.3$ V). | 71 |
| Tabla 5.8: Valores de ACP en función de la tensión de alimentación. | 71 |
| Tabla 5.9: Valores de ACP en función de la temperatura. | 71 |
| Tabla 5.10: Comparativa entre un transistor clásico de 7.4v y el amplificador RF5110GDS seleccionado. | 75 |
| Tabla 5.11: ACP al variar la función de entrenamiento. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; $V_{control} = 2.65$ V. | 79 |
| Tabla 5.12: ACP al variar la función de rendimiento. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; $V_{control} = 2.65$ V. | 80 |
| Tabla 5.13: ACP al variar la función de transferencia. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; $V_{control} = 2.65$ V. | 80 |
| Tabla 5.14: ACP al variar el número de capas y de neuronas. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; $V_{control} = 2.65$ V. | 81 |
| Tabla 5.15: ACP y EVM obtenidos para diferentes patrones. | 84 |
| Tabla 5.16: ACP vs Frecuencia. Condiciones experimentales: Temperatura = 25 °C; $V_{supply} = 3.3$ v; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V. | 86 |
| Tabla 5.17: ACP vs Tensión de alimentación. Condiciones experimentales: Temperatura = 25 °C; Frecuencia = 838 MHz; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V. | 86 |
| Tabla 5.18: ACP vs Temperatura. Condiciones experimentales: Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V. | 86 |
| Tabla 5.19: ACP vs Potencia de salida. Condiciones experimentales: Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; Temperatura = 25 °C; $V_{control} = 2.65$ V. | 86 |
| Tabla 5.20: Comparación del coste computacional si se incorpora al procesamiento de la red las compensaciones de frecuencia, tensión de alimentación y temperatura. | 87 |
| Tabla 5.21: ACP después de compensar el efecto de la Frecuencia. Condiciones experimentales: Temperatura = 25 °C; $V_{supply} = 3.3$ V; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V. | 87 |
| Tabla 5.22: ACP después de compensar el efecto de la tensión de alimentación. Condiciones experimentales: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{control} = 2.65$ V. | 89 |
| Tabla 5.23: ACP después de compensar el efecto de la Temperatura. Condiciones experimentales: $V_{supply} = 3.3$ V; Frecuencia = 838 MHz. | 90 |
| Tabla 5.24: ACP con $V_{control} = 2.65$ V. Condiciones experimentales: $V_{supply} = 3.3$ V; Frecuencia = 838 MHz; Temperatura = 25 °C. | 91 |
| Tabla 6.1: Tiempos de cálculo de la red neuronal para distintos DSP. | 97 |
| Tabla 6.2: Parámetros de la serie de Taylor. | 97 |

| | |
|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| Tabla 6.3: Tiempos de cálculo de la red neuronal empleando serie de Taylor. | 97 |
| Tabla 6.4: LUT de compensación de la ganancia con la tensión de alimentación del terminal. | 103 |
| Tabla 6.5: LUT de compensación de la ganancia con la temperatura del terminal. X es la tensión V_g que hay que aplicar en función de la tensión de alimentación del terminal a 25 °C..... | 103 |
| Tabla 6.6: LUT de compensación de la tensión V_{apc} con la temperatura del terminal. | 103 |
| Tabla 6.7: Comparación entre el método de Lazo Cartesiano y el método propuesto con Red Neuronal..... | 113 |
| Tabla 8.1: Comparación entre el método de lazo cartesiano y el método propuesto con Red neuronal..... | 122 |
| Tabla A1.1: Pesos de la red neuronal de 806-827 MHz. | 128 |
| Tabla A1.2: Pesos de la red neuronal de 827-848 MHz. | 129 |
| Tabla A1.3: Pesos de la red neuronal de 848-870 MHz. | 130 |

LISTADO DE ACRÓNIMOS

RN: Red Neuronal

RF: Radio Frecuencia

DSP: Digital Signal Processor

FM: Frecuencia Modulada

TETRA: TERrestrial Tunked Radio

LTE: Long Term Evolution

GSM: Global System for Mobile communications

EDGE: Enhanced Data rates for GSM Evolution

UMTS: Universal Mobile Telecommunications System

FDMA: Frequency Division Multiple Access

TDMA: Time Division Multiple Access

GMSK: Gaussian Minimum Shift Keying

PSK: Phase Shift Keying

QPSK: Quadrature Phase Shift Keying

DQPSK: Differential Quadrature Phase Shift Keying

QAM: Quadrature Amplitude Modulation

WCDMA: Wideband Code Division Multiple Access

OFDMA: Orthogonal Frequency-Division Multiple Access

ACP: Adjacent Channel Power

P1dB: Punto de compresión a 1 dB

PAPR: Peak Average Power Ratio

OBO: Output Back Off

PA: Power Amplifier

DPD: Digital Pre-Distortion

CFR: Crest Factor Reduction

CF: Crest Factor

DC: Direct Current

LUT: LookUp Table

ADC: Analogue to Digital Conversor

DAC: Digital to Analogue Conversor

EER: Envelope Elimination Restoration

ET: Envelope Tracking

LINC: Llinear amplification using Non linear Components

CALLUM: Combined Analog Locked Loop Universal Modulator

FI: Frecuencia Intermedia

OL: Oscilador Local

LDMOS: Laterally-Diffused Metal-Oxide Semiconductor

GaAs: Gallium Arsenide

GaN: Gallium Nitride

PAE: Power Added Efficiency

EVM: Error Vector Magnitude

LM: Levenberg-Marquardt backpropagation

BR: Bayesian Regulation backpropagation

CGB: Conjugate Gradient Backpropagation with Powell-Beale restarts

SCG: Scaled Conjugate Gradient backpropagation

GDX: Gradient Descent with momentum and adaptive learning rate backpropagation

MSE: Mean Squared normalized Error performance function

SSE: Sum Squared Error performance function

MAE: Mean Absolute Error performance function

PN9: 9 bits Pseudorandom Number sequence

PN11: 11 bits Pseudorandom Number sequence

PN15: 15 bits Pseudorandom Number sequence

PN20: 20 bits Pseudorandom Number sequence

PN23: 23 bits Pseudorandom Number sequence

SCH: Synchronization CHannel sequence

TCH: Traffic CHannel sequence

ISI: Inter Symbol Interference

FIR: Finite Impulse Response

PCB: Printed Circuit Board

GND: GrouND

SMD: Surface Mount Device

HW: HardWare

SW: SoftWare

OMAP: Open Multimedia Applications Platform

RRC: Root Raised Cosine

1. INTRODUCCIÓN

1.1. El amplificador de potencia y su no linealidad

A lo largo de los años, numerosas generaciones de Ingenieros se han enfrentado a uno de los problemas más interesantes de la Radiofrecuencia. Este problema está íntegramente ligado con el uso adecuado y eficiente del espectro radioeléctrico, que trata de minimizar cualquier interferencia de un usuario con sus vecinos. En concreto, uno de los parámetros más exigentes que cualquier equipo radioeléctrico debe cumplir en transmisión es el denominado Potencia en el Canal Adyacente (*Adjacent Channel Power, ACP*) [1] (Figura 1.1).

EL ACP mide la relación entre la cantidad de potencia que un transmisor emite en sus canales adyacentes respecto a la cantidad de potencia que emite en su propio canal:

$$ACP(dB) = 10 * \log \left(\frac{\text{Potencia en el canal adyacente}}{\text{Potencia en el canal principal}} \right) \quad (1.1)$$

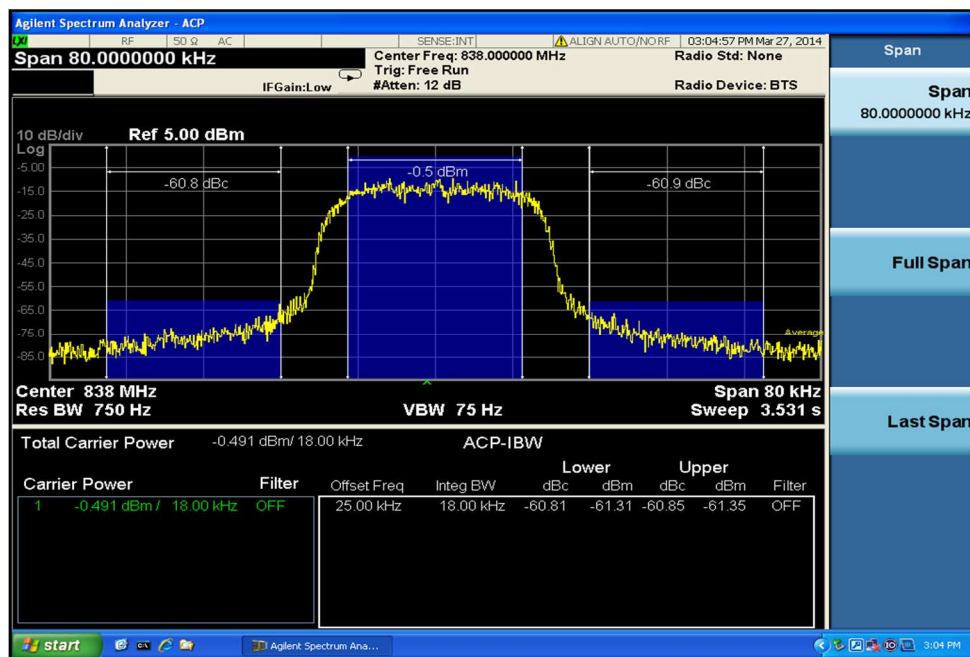


Figura 0.1: Medida de ACP.

La existencia de potencia residual en los canales adyacentes al canal útil de transmisión se debe, básicamente, a la no idealidad de las distintas etapas. Dicha potencia residual puede suponer un grave inconveniente, ya que si su nivel es elevado puede llegar a desensibilizar los propios receptores existentes en esos canales adyacentes, disminuyendo drásticamente la distancia del enlace radioeléctrico.

En la práctica, la potencia existente en los canales adyacentes al canal útil se debe a dos efectos simultáneos:

- Osciladores no ideales.
- Transmisores no ideales.

La no idealidad de los osciladores consiste en que la salida del oscilador que genera la señal portadora no proporciona una frecuencia perfectamente pura, sino que presenta un porcentaje de potencia residual en las frecuencias correspondientes a los canales adyacentes. La Figura 1.2 muestra un ejemplo donde la señal de oscilador generada tiene una frecuencia ideal de 810 MHz, y unos niveles de potencia residual en los canales adyacentes (809.975 y 810.025 MHz).

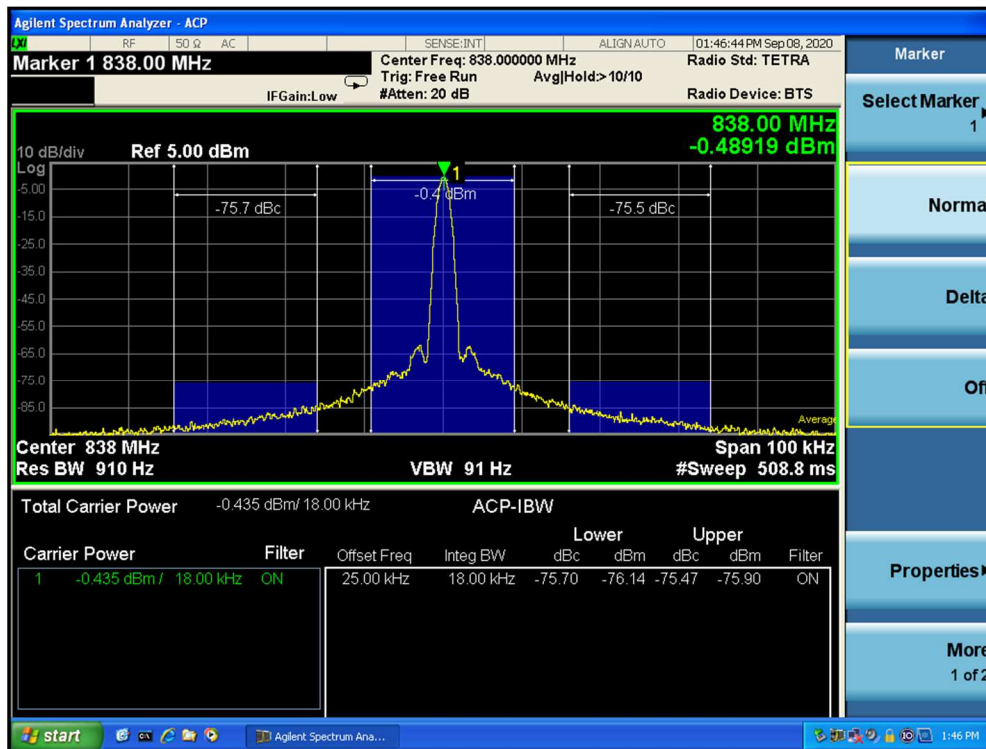


Figura 0.2: Oscilador de frecuencia.

Respecto a la no idealidad de los transmisores, responsables del procesamiento de la señal que se pretende transmitir, podemos centrarnos en su etapa más crítica (si bien todas las etapas contribuyen en la existencia de interferencia en los canales adyacentes), el amplificador de potencia (*Power Amplifier*, PA), ya que se trata de la etapa que mayor nivel de señal genera y la que en mayor medida contribuye a la generación de potencia interferente en los canales adyacentes (ACP).

Todo amplificador de radiofrecuencia tiene un parámetro característico que influye directamente en el ACP, el Punto de Compresión a su salida (P1dB), que se define como el nivel de potencia de salida para el cual la ganancia es 1dB menor que la ganancia de baja señal. Este parámetro nos da una orientación del punto a partir del cual el amplificador deja de ser lineal (Figura 1.3). Podemos afirmar que, cuanto más cercana se encuentre la potencia de salida a su punto de compresión (P1dB), mayor no linealidad existirá en el comportamiento del PA, y por tanto mayor potencia se generará en los canales adyacentes, provocando que dichos canales queden ensordecidos, inhabilitando su empleo por parte de otros usuarios.

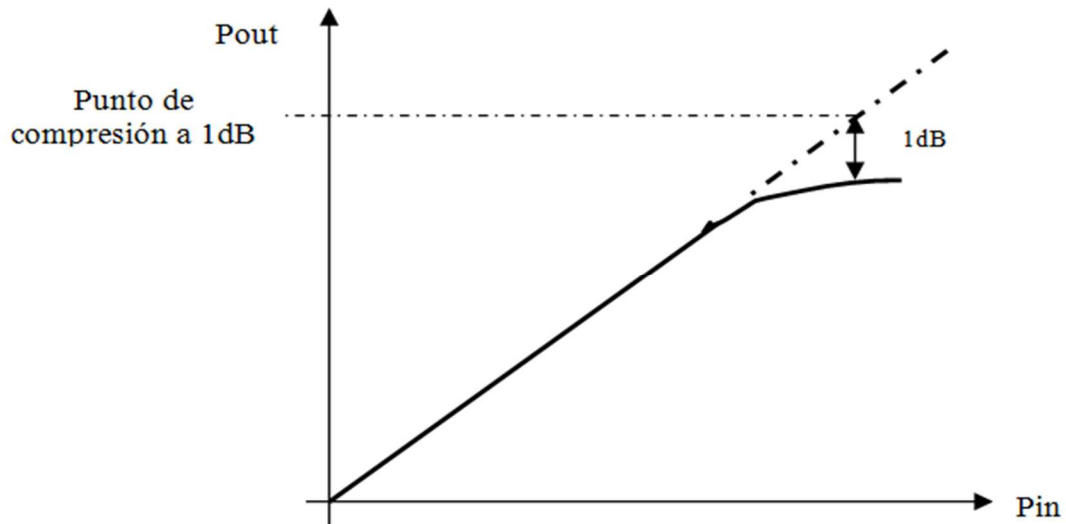


Figura 0.3: Punto de compresión.

Dado un amplificador como el de la Figura 1.4, podemos expresar su comportamiento no lineal de forma polinómica de la siguiente forma:

$$y(t) = f(x(t)) = a_1x(t) + a_2x^2(t) + \dots + a_nx^n(t) = \sum_{i=1}^n a_i x^i(t) \quad (1.2)$$

donde a_i son los coeficientes de la función.

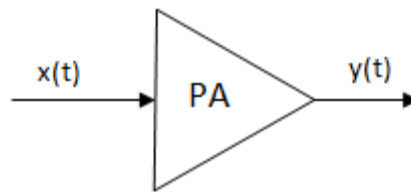


Figura 0.4: Amplificador de potencia.

Si suponemos que la señal de entrada del amplificador es un tono:

$$x(t) = A \cos(\omega_c t + \phi) \quad (1.3)$$

La señal de salida del amplificador será:

$$y(t) = a_1 A \cos(\omega_c t + \phi) + a_2 A^2 \cos^2(\omega_c t + \phi) + \dots + a_n A^n \cos^n(\omega_c t + \phi) \quad (1.4)$$

Que una vez descompuesta queda:

$$y(t) = a_1 A \cos(\omega_c t + \phi) + a_2 \frac{A^2}{2} - a_2 \frac{A^2}{2} \cos(2\omega_c t + 2\phi) + a_3 \frac{A^3}{4} \cos(3\omega_c t + 3\phi) + a_3 \frac{3A^3}{4} \cos(\omega_c t + \phi) + \dots \quad (1.5)$$

con:

- $a_1 A \cos(\omega_c t + \phi)$ → Parte lineal.
- $a_2 \frac{A^2}{2}$ → DC offset.

- $a_2 \frac{A^2}{2} \cos(2\omega_c t + 2\phi) \rightarrow$ Distorsión armónica de segundo orden.
- $a_3 \frac{A^3}{4} \cos(3\omega_c t + 3\phi) \rightarrow$ Distorsión armónica de tercer orden.
- $a_3 \frac{3A^3}{4} \cos(\omega_c t + \phi) \rightarrow$ Distorsión AM-AM y AM-PM.

Este comportamiento no lineal del PA puede verse en la Figura 1.5.

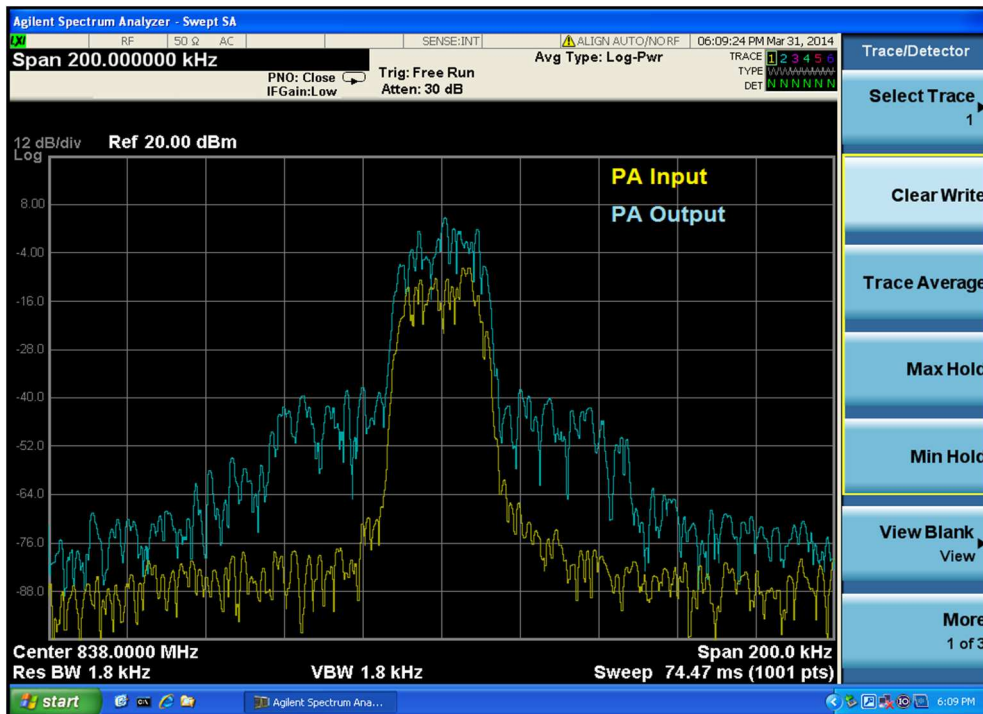


Figura 0.5: No linealidades a la salida del PA.

En los últimos años se ha experimentado un fuerte progreso en las telecomunicaciones, impulsado fundamentalmente por el avance de las comunicaciones móviles e Internet, demandando mayor velocidad de transmisión de datos, mayor ancho de banda, así como nuevas técnicas de modulación cada vez más eficientes espectralmente. La modulación consiste en transportar la información sobre una frecuencia portadora. La señal moduladora es la que contiene la información a transmitir y modifica adecuadamente la señal portadora dando lugar a una señal modulada. Las técnicas de modulación más empleadas en telecomunicaciones, son las mostradas en la Tabla 1.1 [2-3].

Este aumento del ancho de banda requerido ha producido un aumento significativo de un parámetro básico de cada estándar de telecomunicación, el *Peak Average Power Ratio* (PAPR):

$$PAPR = \frac{\text{Potencia de Pico}}{\text{Potencia Media}} \quad (1.6)$$

El PAPR nos informa sobre la diferencia existente entre el valor de pico de la señal modulada y el valor medio de dicha señal, de forma que, a mayor velocidad de transmisión, mayor es el PAPR. La Tabla 1.2 nos muestra valores de PAPR típicos para las distintas modulaciones de la Tabla 1.1.

Tabla 0.1: Tasa de datos para cada tipo de modulación.

| Estándar | Esquema de modulación | Tasa de datos @ BW |
|------------------|-----------------------|-----------------------|
| FM | FM | 12.5 KHz y 25 KHz |
| GSM | TDMA GMSK | 270.83 Kbps @ 200 KHz |
| TETRA | TDMA $\Pi/4$ DQPSK | 36Kbps @ 25 KHz |
| EDGE | TDMA 8-PSK | 812.5 Kbps @ 200 KHz |
| TEDS (TETRA II) | TDMA 64-QAM | 691 Kbps @ 150 KHz |
| UMTS (Down Link) | WCDMA | 7.68 Mbps @ 5 MHz |
| LTE (Down Link) | OFDMA | 100 Mbps @ 20 MHz |

Tabla 0.2: PAPR según el estándar de telecomunicaciones.

| Estándar | PAPR (dB) |
|------------------|-----------|
| FM | 0.01 |
| GSM | 0.03 |
| TETRA | 3.2 |
| EDGE | 3.52 |
| TEDS (TETRA II) | 8 |
| UMTS (Down Link) | 10 |
| LTE (Down Link) | 8 |

Cuanto mayor es el PAPR, menor es la potencia que se puede transmitir de forma lineal. Esto es lo que se conoce como *Output Back Off* (OBO) que, al igual que el PAPR, es un parámetro característico de cada esquema de modulación. El OBO nos indica los dB de potencia de salida que hemos de emitir por debajo del punto de compresión (P1dB) para no generar no linealidades y por tanto no empeorar el ACP. Cuanto mayor es el PAPR de una modulación, mayor es el OBO que tenemos que dejar para no empeorar el ACP.

En conclusión, podemos afirmar que el aumento de la velocidad de transmisión y de la eficiencia espectral de las nuevas modulaciones, cada vez exige mayores OBO para poder cumplir los distintos ACPs fijados por cada estándar de comunicaciones. Esto hace que cada vez los amplificadores tengan que trabajar más alejados de su zona no lineal (P1dB), y por tanto su rendimiento sea cada vez menor, con el consiguiente aumento de la temperatura de trabajo y del consumo. El rendimiento de un amplificador se puede definir como:

$$\eta(\%) = \left(\frac{\text{Potencia de RF entregada a la carga}}{\text{Potencia consumida por el amplificador}} \right) * 100 \quad (1.7)$$

Así pues, para mejorar el rendimiento del amplificador de potencia del transmisor, cumpliendo los valores de ACP de cada estándar de comunicaciones, será necesario idear un mecanismo capaz de

permitir que el PA trabaje lo más cerca posible del punto de compresión (P1dB), pero minimizando la no linealidad existente en esa zona de trabajo. De esta forma, seremos capaces de obtener mayores potencias de salida aumentando su rendimiento, ya que cuanto más cerca estamos de la zona no lineal, mayor es la eficiencia del amplificador. Este mecanismo se denomina linealización y, como puede verse en la Figura 1.6, uno de sus principales objetivos es minimizar la potencia introducida por el amplificador en los canales adyacentes al canal útil.

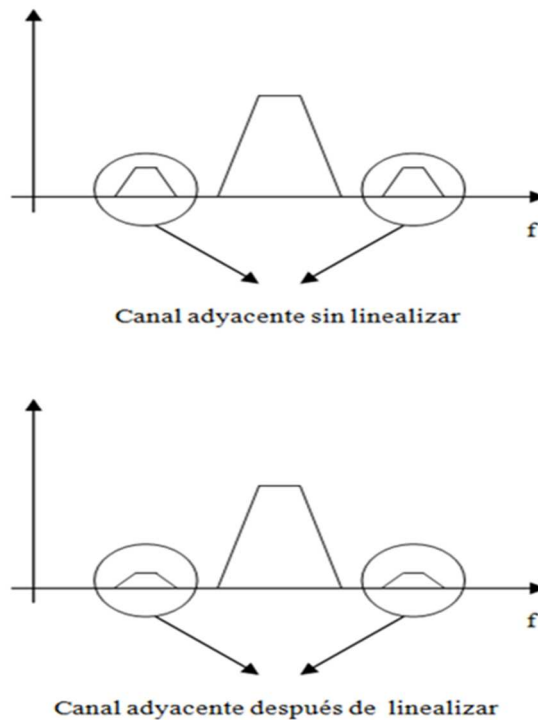


Figura 0.6: Disminución de la interferencia en los canales adyacentes obtenida mediante linealización.

Tras el proceso de linealización, la salida del amplificador se mantendrá constante en el ancho de banda del canal útil, disminuyendo la potencia residual debida a la no linealidad del amplificador generada en los canales adyacentes.

1.2. La red neuronal como aproximador universal de funciones

De cara a linealizar el PA, podemos aproximar su función no lineal inversa empleando redes neuronales artificiales (ANN) (Figura 1.7). A este proceso de distorsionar la entrada del PA para linealizar su salida se le conoce como predistorsión [1].

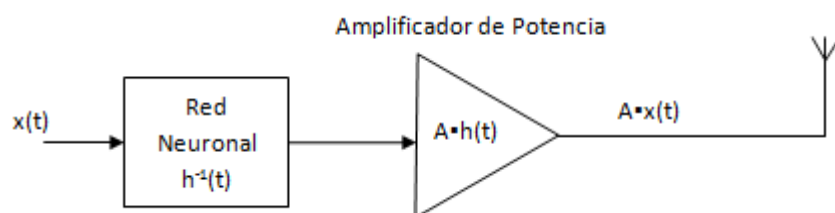


Figura 0.7: Linealización de un amplificador de potencia empleando predistorsión con redes neuronales.

Una red neuronal artificial (*Artificial Neural Network, ANN*), es un método de procesamiento de información inspirado en el comportamiento del sistema nervioso de los mamíferos, donde una red de neuronas interconectadas entre sí, extraen la información sensorial mediante la propagación y procesamiento de impulsos eléctricos. En el caso de una ANN, cada neurona puede modelizarse de acuerdo con la Figura 1.8, y podemos estructurar las neuronas en varias capas: la capa de entrada de estímulos, las capas ocultas, donde se realiza el procesamiento no lineal de los datos y la capa de salida, que proporciona el resultado de ese procesamiento (Figura 1.9). Cada neurona i de una capa procesa la información procedente de las neuronas j de la capa anterior, potenciando o inhibiendo su importancia en el resultado final al ponderarla con unos pesos w_{ij} . A su salida, cada neurona aplica una función de activación $f(x)$ que puede ser distinta para cada neurona. De este modo, la señal de entrada a la red neuronal atraviesa toda la estructura de neuronas hasta llegar a la capa de salida. Dado que la red neuronal es una red de múltiples neuronas con conexión a todas las neuronas precedentes y posteriores, su complejidad dependerá del número de neuronas de la red, así como de la mayor o menor complejidad de sus funciones de activación.

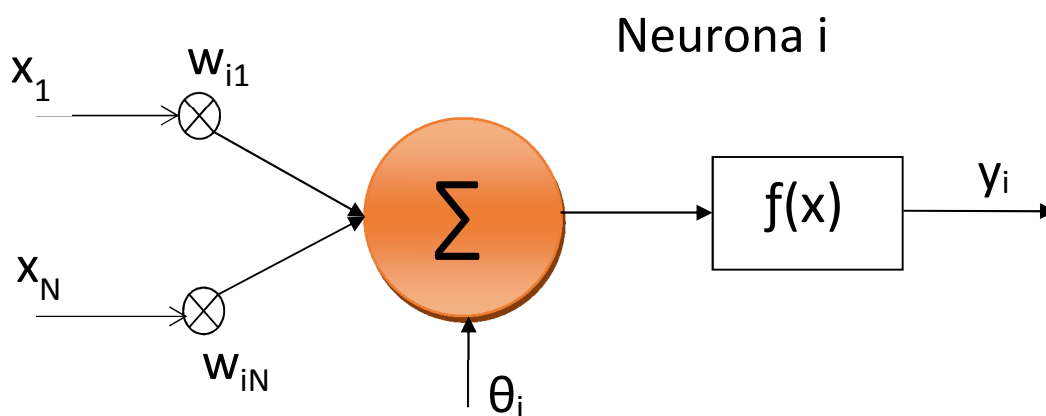


Figura 0.8: Modelo de una neurona artificial.

De acuerdo a la Figura 1.8, podemos modelizar el comportamiento de una neurona estándar como:

$$y_i = f\left(\sum_{j=1}^N w_{ij}x_j - \theta_i\right) \quad (1.8)$$

donde:

- x_j son las entradas de la neurona.
- w_{ji} son los pesos de la neurona i .
- ϑ_i es el umbral de la neurona i .
- $f(x)$ es la función de activación o de transferencia.
- y_i es la salida de la neurona.
- N es el número de entradas.

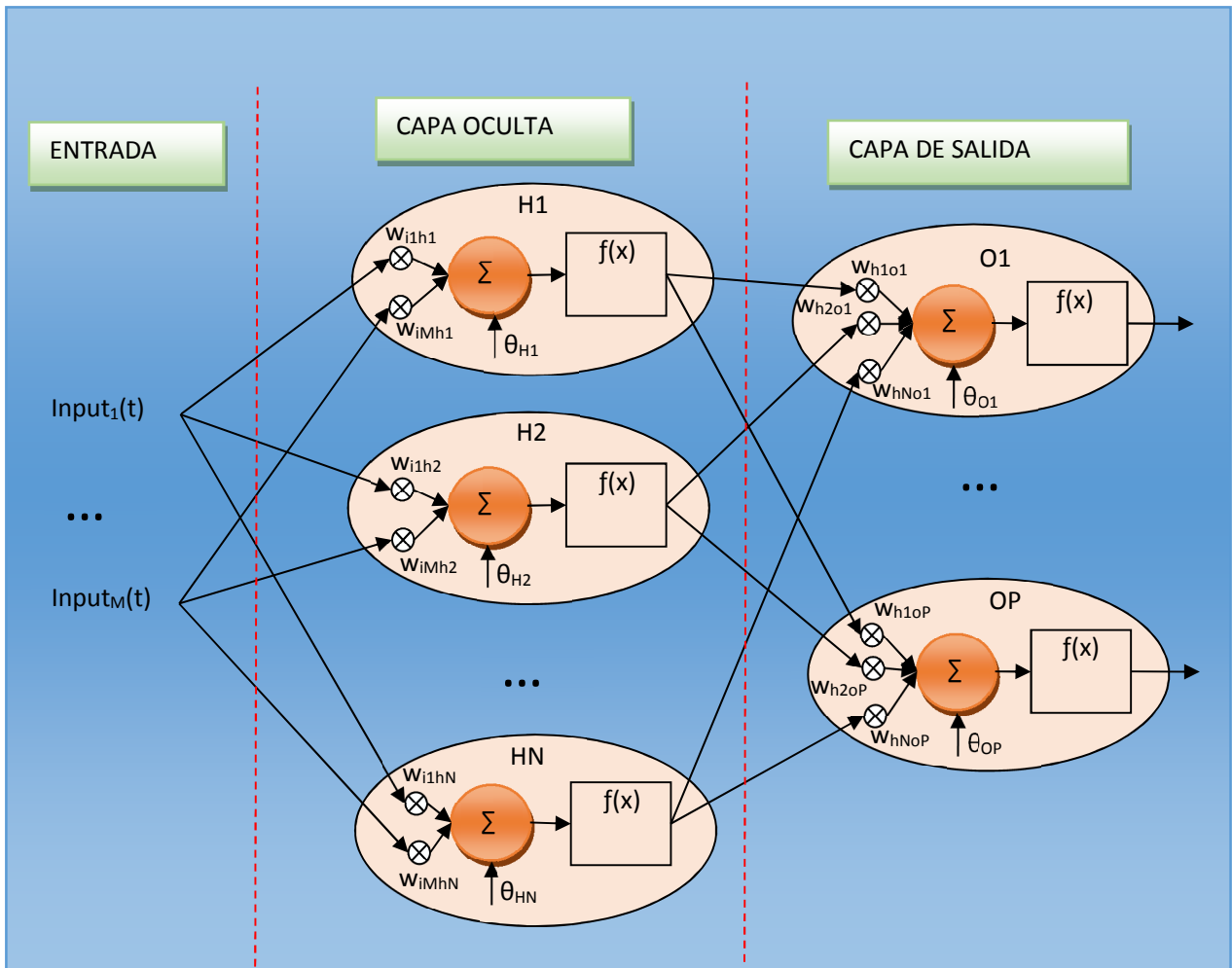


Figura 0.9: Estructura de una red neuronal artificial con una capa oculta.

Las ANN realizan un proceso de aprendizaje llamado entrenamiento, en el cual mediante el empleo de unos patrones de entrada y salida conocidos, se calcula el valor óptimo de cada peso que minimiza una función de coste o función de rendimiento relacionada con la función que se pretende ajustar. En nuestro caso, las Redes Neuronales, van a ser un aliado ágil, eficiente y barato a la hora de calcular la función inversa del PA:

- Ágil, ya que los tiempos de procesamiento de cada capa de neuronas van a ser mínimos respecto a otros tipos de linealizadores.
- Eficiente, ya que los recursos consumidos por la Red Neuronal dentro del sistema de comunicaciones van a ser mucho menores que con otros sistemas de linealización.
- Barato, ya que el propio procesador digital de señal (*Digital Signal Processor, DSP*) encargado de generar la modulación del sistema de comunicaciones va a ser capaz de simular internamente la Red Neuronal sin necesidad de añadir sobrecostes externos.

Debido a la topología y versatilidad de las ANN, se presentan como una solución óptima para la aproximación de funciones de transferencia no lineales y de elevada complejidad, lo cual va a resultar de gran interés para la ejecución de este trabajo, donde se pretende obtener la función inversa no lineal del amplificador de potencia de forma eficiente. Además de la obtención de dicha

función, en este trabajo se llevará a cabo su implementación en un terminal portátil de reducidas dimensiones y por tanto con un DSP de limitadas prestaciones. Por ello, el diseño de la red neuronal deberá limitar al máximo su complejidad, pero garantizando unas prestaciones que nos permitan cumplir con los estándares de telecomunicaciones.

De cara a minimizar la complejidad de la red neuronal, será también fundamental la elección de un PA con unas características adecuadas de linealidad, así como la compensación dinámica de las variaciones de las condiciones externas tales como temperatura, tensión de alimentación y frecuencia de transmisión del terminal portátil.

1.3. Objeto de esta tesis

En esta tesis se presenta la implementación de un sistema de linealización de la respuesta del amplificador de potencia RF del transmisor de un terminal portátil, empleando un sistema de predistorsión basado en redes neuronales artificiales (ANN).

Los terminales portátiles, debido a sus pequeñas dimensiones y sus precios muy ajustados, requieren sistemas de linealización sencillos que permitan cumplir con los estándares de telecomunicaciones en cuanto a criterios de linealidad. En la actualidad, el método de linealización empleado (linealización con lazo cartesiano [4-5]), presenta una complejidad media que encarece los terminales e impide su reducción de tamaño. Por ello, en este trabajo se propone un sistema innovador basado en redes neuronales para linealizar el amplificador de potencia. La validez de este método propuesto radicará en su capacidad para minimizar la potencia en canales adyacentes debida a la no linealidad, en su capacidad para absorber las variaciones de las condiciones externas tales como temperatura, frecuencia de emisión y tensión de alimentación, y en su capacidad de minimizar los recursos computacionales necesarios para poder ser introducida en el DSP de limitadas prestaciones con el que cuenta el terminal portátil. De cara a minimizar dichos recursos computacionales, la correcta selección del amplificador de potencia resulta imprescindible.

Tras realizar el análisis del amplificador seleccionado y el diseño de la red neuronal que lo linealizará, una vez seleccionada la topología más adecuada, el objeto de esta tesis será llevar a cabo la implementación del diseño propuesto dentro de un terminal portátil real, para demostrar la viabilidad de todas las ideas propuestas en este trabajo.

La memoria de esta tesis se organiza del siguiente modo: tras la introducción, el Capítulo 2 presenta los sistemas de linealización de amplificadores de potencia de RF más comúnmente utilizados y la selección del más adecuado para el objeto de este trabajo; a continuación, el Capítulo 3 analiza la modulación TETRA del terminal portátil sobre el que se desarrolla este trabajo; en el Capítulo 4 se lleva a cabo la selección del amplificador de potencia, basándonos en criterios prácticos de linealización; posteriormente, el Capítulo 5 se destinará a determinar las características de la red neuronal necesarias para linealizar el PA, así como los distintos mecanismos que nos permitan reducir su complejidad computacional; a continuación, el Capítulo 6 presenta la implementación física del diseño escogido sobre el terminal portátil seleccionado;

finalmente, el Capítulo 7 muestra las conclusiones de ese trabajo así como posibles líneas de actuación futura que pueden desprenderse del mismo. Por último el capítulo 8 muestra los artículos publicados como consecuencia del trabajo realizado en esta tesis.

2. SISTEMAS DE LINEALIZACIÓN

Dada la importancia que tiene y tal como se ha comentado con anterioridad, el problema de la linealización de amplificadores ha sido abordado en profundidad a lo largo de la historia de la radiofrecuencia [4-38]. Infinitud de metodologías han sido propuestas, pero sólo algunas han sido implementadas en la práctica, debido en muchos casos a la complejidad a la que los diseñadores se enfrentaban, tanto a nivel hardware como software. Vamos a centrarnos en este punto en describir, en líneas generales, los distintos esquemas de linealización que han llegado a implementarse en la práctica hasta la actualidad, o que en su caso puedan estar en vías de implementación en este momento.

En primera aproximación, podemos dividir los sistemas de linealización en tres tipos:

1. Aquellas técnicas que minimizan la distorsión introducida por el PA mediante la reducción del Factor de Cresta de su señal de entrada: *Crest Factor Reduction* (CFR).
2. Aquellos sistemas de linealización que reducen la distorsión no lineal introducida por el amplificador.
3. Aquellos sistemas de linealización que evitan que el amplificador introduzca distorsión.

2.1. Técnicas de *Crest Factor Reduction* (CFR)

El factor de cresta de una señal es un parámetro que indica la relación entre el valor máximo de una señal con su valor medio. Su expresión viene dada por

$$CF = \sqrt{\frac{\text{Potencia de Pico}}{\text{Potencia Media}}} \quad (2.1)$$

Las técnicas basadas en CFR no aumentan la linealidad del PA, sino que minimizan los factores que generan la distorsión. Para ello, limitan la potencia máxima de entrada y por tanto consiguen que la envolvente de la señal sea más constante. En definitiva, reducen el factor de cresta de la señal de entrada del amplificador, cuya relación con el Peak Power Average Ratio (PAPR) de una señal viene dado por:

$$PAPR = \frac{\text{Potencia de Pico}}{\text{Potencia Media}} = CF^2 \quad (2.2)$$

Reduciendo la potencia máxima de entrada se evita que el amplificador se acerque a su punto de compresión y que añada distorsión no lineal (Figura 2.1). La Figura 2.2 ilustra el efecto obtenido mediante la aplicación de CFR.

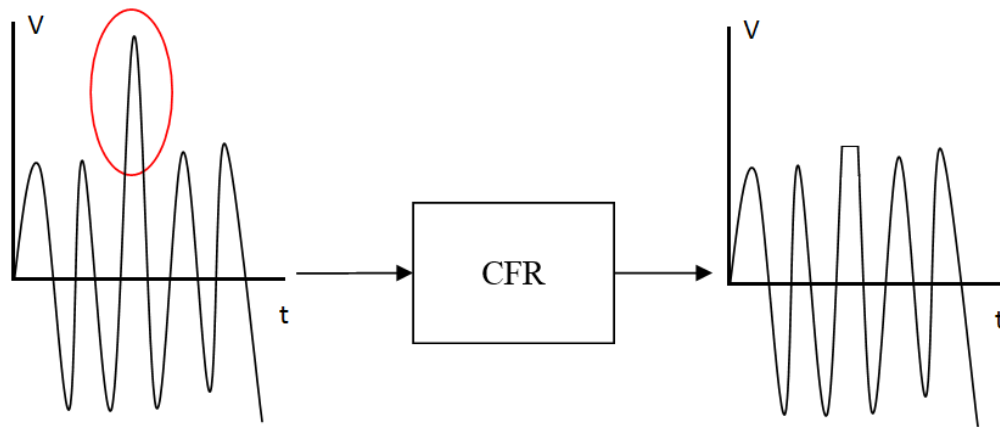


Figura 0.1: Crest Factor Reduction (CFR).

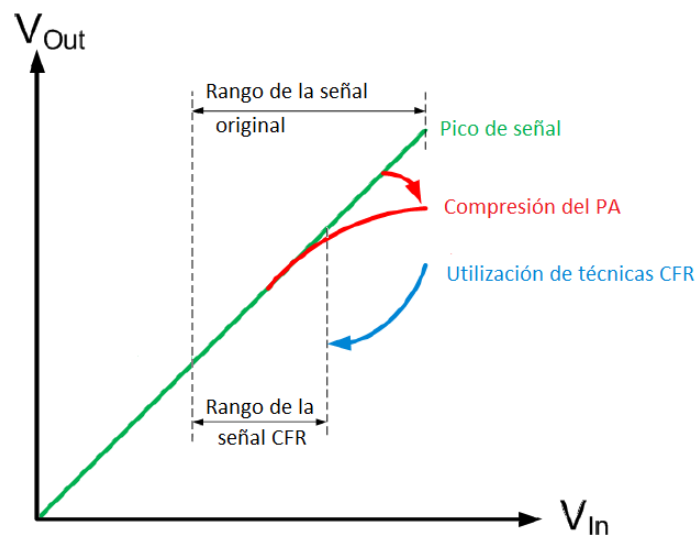


Figura 0.2: Mejora introducida por el CFR.

Existen diversas técnicas de *Crest Factor Reduction* [1]. Entre ellas, cabe destacar:

- *Peak Windowing*: Consiste en recortar los valores de la señal de entrada que superan un umbral determinado, aplicando a continuación un filtro paso bajo a la señal resultante, limitando así la excursión máxima de la señal (Figura 2.3).
- *Clipping and filtering*: Con esta técnica, la señal de entrada en el entorno de los picos que superan un umbral determinado es multiplicada por una función ventana, recortándola para su posterior filtrado paso bajo (Figura 2.3).
- *Peak Cancellation*: Consiste en identificar los picos de la señal de entrada que están por encima de un umbral, generando mediante un filtro paso bajo una versión de los mismos que es restada de la señal de entrada original, reduciendo de este modo su amplitud (Figura 2.4).

La aplicación de estas técnicas es sencilla, y va a reducir la distorsión no lineal introducida por el amplificador. Por el contrario, introducen distorsión en su señal de entrada, lo cual hace que la mejora introducida por dichas técnicas sea baja.

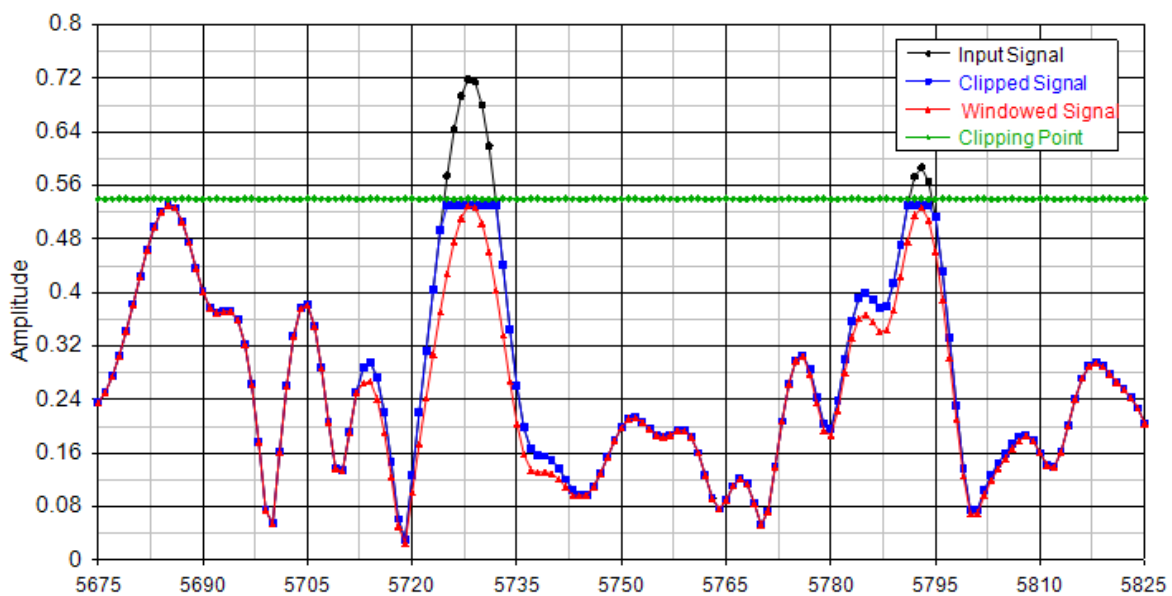


Figura 0.3: Técnicas Peak Windowing (rojo) y Clipping and filtering (azul) sobre una señal de entrada (negro).

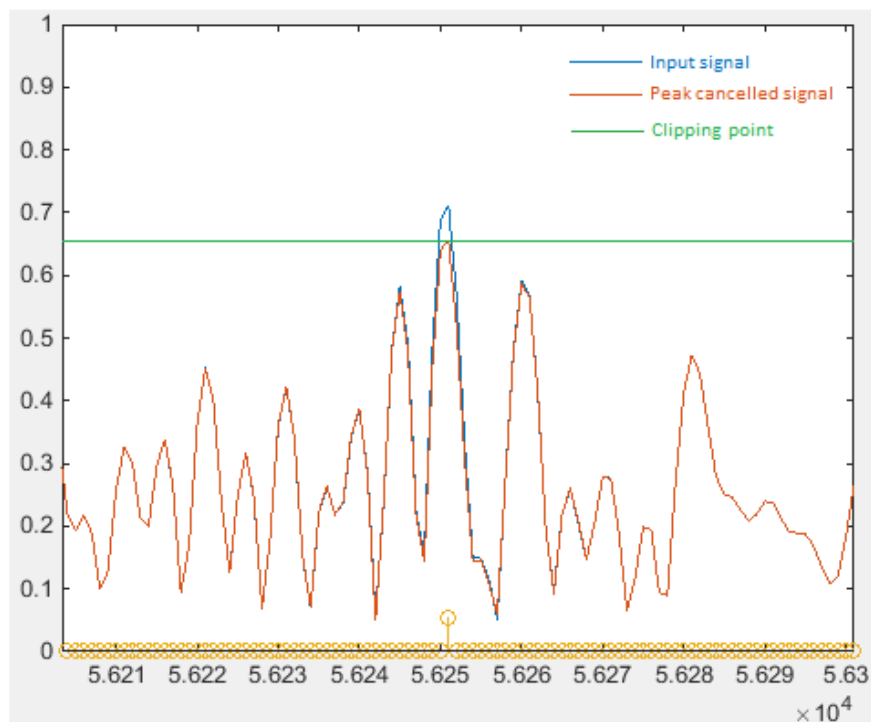


Figura 0.4: Técnica Peak Cancellation.

2.2. Sistemas de linealización que reducen la distorsión

Estos sistemas emplean la propia distorsión introducida por el amplificador para llevar a cabo su compensación o eliminación parcial en la señal de salida. Se clasifican en tres tipos:

- Sistema de linealización *Feedback*.
- Sistema de linealización *Feedforward*.
- Predistorsión.

2.2.1. Sistema de linealización *Feedback*

Un sistema de linealización *Feedback*, o mediante realimentación, muestrea los valores de la señal de salida, realimentando su entrada para proceder a la compensación de la distorsión introducida por el amplificador (Figura 2.5).

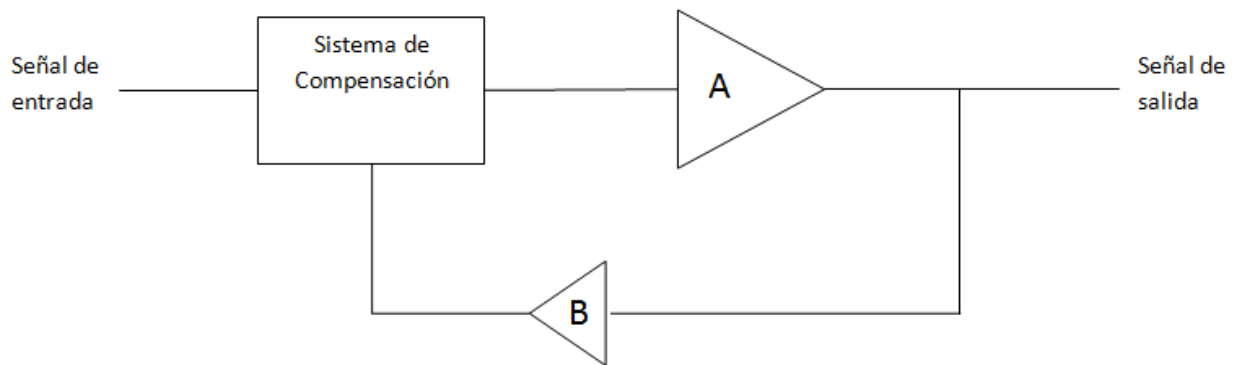


Figura 0.5: Sistema de linealización *feedback*.

Un ejemplo ampliamente empleado en la práctica en la linealización de amplificadores de radiofrecuencia es la realimentación mediante lazo cartesiano [4-5] (Figura 2.6). En el lazo cartesiano, la señal de entrada es descompuesta en sus componentes de fase y cuadratura, y es llevada a un amplificador de error (sumador), donde es comparada con la señal procedente de la salida del amplificador cuya distorsión se pretende compensar. La señal del amplificador es realimentada usualmente mediante un acoplador direccional, y llevada a un circuito *down-converter* (demodulador en fase y cuadratura) antes de entrar en el amplificador de error. La señal de salida de éste, ya compensada, es llevada a un *up-converter* (modulador en fase y cuadratura), donde es transformada en señal de radiofrecuencia, quedando cerrado el lazo cartesiano, cuya eficacia va a depender directamente de que la rama realimentada no introduzca ningún tipo de distorsión adicional. De este modo, el sistema intenta corregir continuamente el error cometido en la señal de salida para tratar de igualarla a la señal IQ de entrada del amplificador de error.

Para maximizar la mejora de linealización obtenida, es necesario asegurar que la fase de la señal de realimentación es correcta. Esto puede garantizarse si se incluye un desplazamiento de fase variable en el camino del Oscilador Local, de forma que las fases de la señal *up converted* y *down converted* puedan ser modificadas, consiguiendo así la fase deseada de la señal *feedback* a costa de incrementar la complejidad del lazo cartesiano. Además, para garantizar la estabilidad del lazo cartesiano, se limita su ancho de banda introduciendo un filtro paso bajo después del amplificador de error.

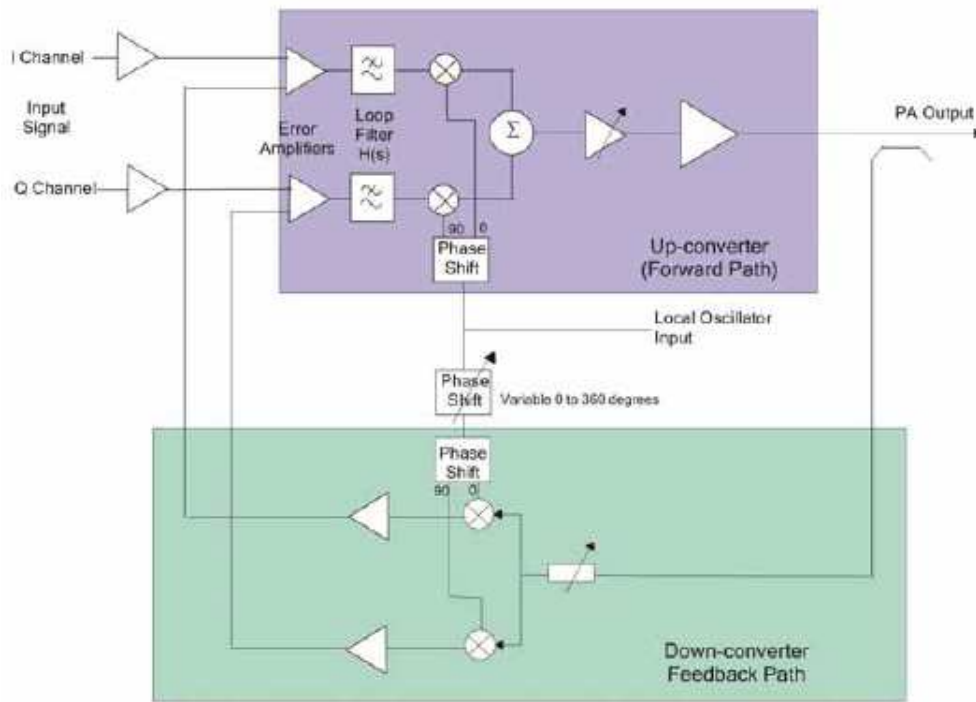


Figura 0.6: Realimentación mediante lazo cartesiano.

Dado que el lazo cartesiano es un sistema con acople en DC, es sensible a cualquier nivel de continua que los amplificadores o mezcladores que lo componen puedan introducir. Este nivel de DC puede alterar el valor de la señal en banda base de salida de los amplificadores de error y, al ser mezclado en la rama forward del lazo, producir un incremento no deseado de la portadora en la señal RF. Si este error es excesivo, puede dar lugar a una distorsión de la señal modulada. Por tanto, es necesario que el lazo cartesiano incorpore un sistema de compensación de este exceso residual de DC. El método más usual de compensación consiste en la implementación de un algoritmo de calibración software del DC *offset*, consistente en ir variando el nivel de DC hasta minimizar el nivel de portadora residual, lo cual incrementa notablemente la complejidad de la solución final, ya que dicha compensación debe de realizarse transmitiendo periódicamente durante los tiempos habilitados para llevar a cabo las calibraciones del sistema.

Con el transcurso de los años, han aparecido en el mercado numerosos circuitos integrados que implementan linealizadores con lazo cartesiano, como por ejemplo el archiutilizado CMX998 de CML [60]. El principal problema de esta solución reside en el elevado precio de estos circuitos integrados, debido fundamentalmente a la complejidad introducida por los siguientes requisitos:

- La necesidad de que la rama *feedback* no introduzca ningún tipo de distorsión (ruido o no linealidades).
- El elevado aislamiento necesario entre el *up-converter* y el *down-converter* (al mismo tiempo que entre la rama I y Q).
- La necesidad de introducir un sistema interno de compensación del DC *offset*.
- La necesidad de compensar la fase de la señal de realimentación para maximizar la linealización obtenida.
- La necesidad de que la rama *forward* introduzca el menor ruido de banda ancha posible.

Además, la capacidad de linealización del lazo cartesiano disminuye conforme aumentan el ancho de banda de la modulación y el PAPR de la misma. Esto se debe a que el lazo trata constantemente de reproducir la señal de entrada, lo cual funciona bien mientras no se introducen potencias de pico elevadas, ya que cuando esto ocurre el lazo intenta replicarlas, pero limita y por tanto recorta su amplitud, introduciendo un ensanchamiento indeseado de la señal. Todo ello hace que la realimentación con lazo cartesiano sea uno de los sistemas más ampliamente utilizados en linealización de señales TETRA y en otras modulaciones digitales con anchos de banda de hasta 200 KHz. Para anchos de banda superiores, aparece el compromiso entre la mejora de linealización obtenida y la estabilidad del lazo. Conforme aumenta el ancho de banda de la modulación, es necesario disminuir la mejora de linealidad obtenida para poder garantizar la estabilidad del lazo. En conclusión, pueden conseguirse mejoras de en torno a 25 dB de ACP empleando un circuito integrado que incorpore un lazo cartesiano. El mayor inconveniente será el precio a pagar debido a la complejidad de su diseño.

2.2.2. Sistema de linealización *Feedforward*

Esta técnica de linealización [6] presenta unas muy buenas prestaciones en cuanto a ancho de banda y reducción de la distorsión no lineal se refiere. Su esquema de funcionamiento se muestra en la Figura 2.7.

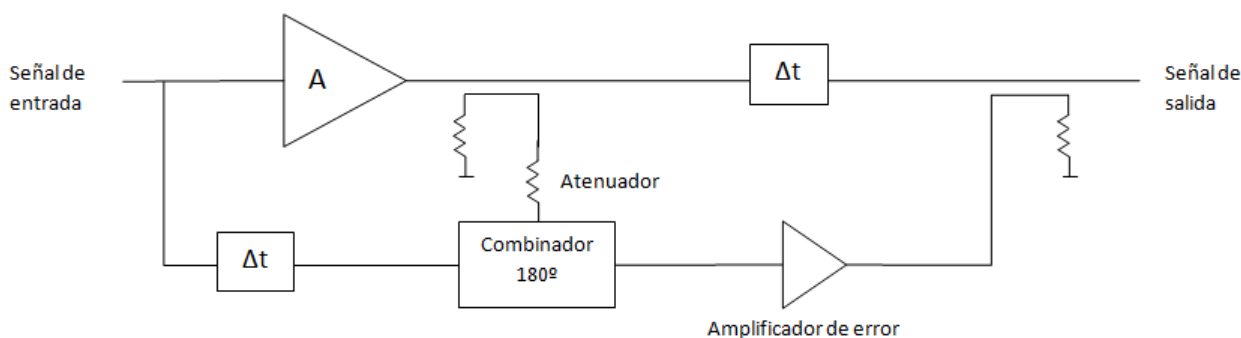


Figura 0.7: Sistema de linealización *feedforward*.

Obtenemos una señal de error a partir de la comparación (combinador 180°) de la señal a la salida del amplificador, convenientemente atenuada, y la señal original de entrada, convenientemente retrasada. La señal obtenida es amplificada por un amplificador de error y añadida en contrafase a la salida del amplificador de potencia convenientemente retrasada. Para una correcta compensación, el amplificador de error debe de ser lo suficientemente lineal como para no añadir distorsión a su salida.

La complejidad de este sistema de linealización radica en tres aspectos fundamentales:

1. Retardos de tiempo introducidos en los diferentes caminos de la señal.
2. Variaciones de fase, tanto en la obtención de la señal de error como en su inserción a la salida una vez amplificada.
3. Variaciones de amplitud de las distintas señales.

Por ello, para garantizar el correcto funcionamiento del sistema completo es imprescindible añadir sistemas dinámicos de compensación de estas variables, lo cual incrementa notablemente la complejidad de esta solución, especialmente en el caso de amplificadores de radiofrecuencia. Esto afectará muy negativamente al precio final de la solución, al mismo tiempo que penalizará muy negativamente al área necesaria para su implementación, si bien las prestaciones van a ser muy buenas, ya que este sistema puede ser capaz de linealizar anchos de banda de hasta 500 MHz con valores de linealización en torno a 30 dB. Ello ha permitido que hayan sido patentadas e implementadas en la práctica numerosas soluciones de este tipo.

2.2.3. Predistorsión

Este sistema de linealización está ampliamente extendido. Consiste en distorsionar la señal de entrada antes de amplificarla, de forma que esta distorsión introducida artificialmente compense la producida por el propio amplificador (Figura 2.8).

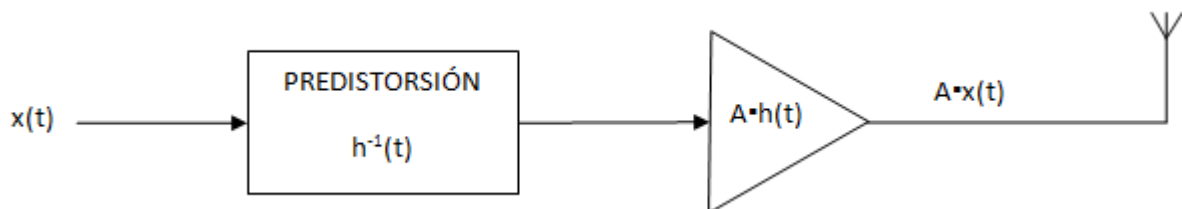
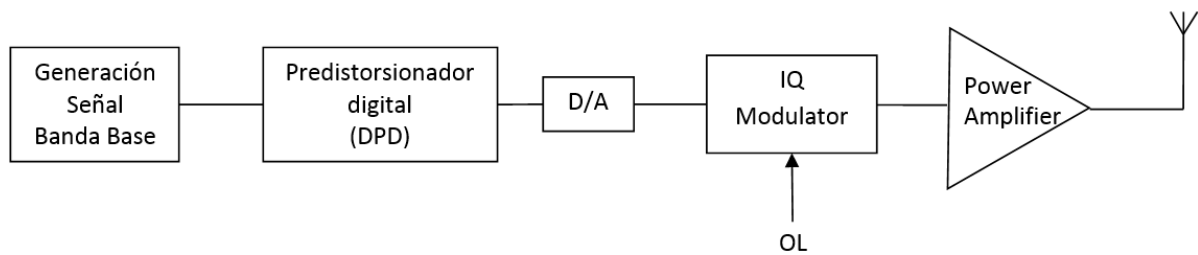


Figura 0.8: Sistema de linealización con predistorsión.

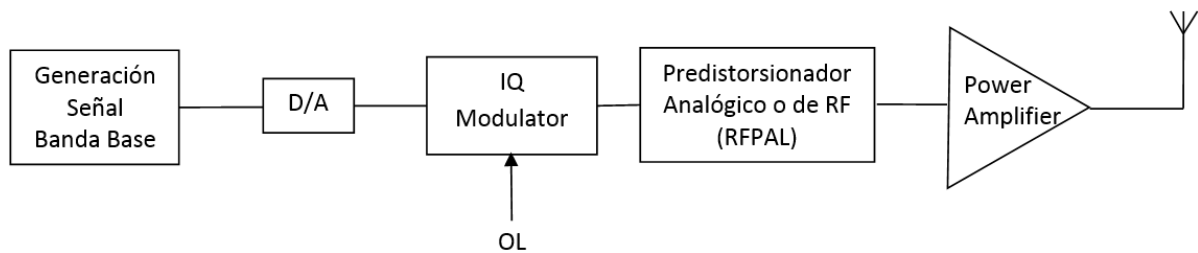
Existen numerosas técnicas de predistorsión reportadas en la literatura, siendo las más conocidas las siguientes:

- *Memory polynomials* [13-14]: La función predistorsionadora se aproxima con una función polinómica.
- Series de Volterra [7-12]: Aproximación con series de Volterra.
- *Lookup Table* (LUT) [16-17]: Se almacena la función predistorsionadora en tablas de búsqueda o LUT.
- Modelos Wiener–Hammerstein [15]: Se simplifican las series de Volterra mediante el modelo Wiener-Hammerstein para calcular la función predistorsionadora.
- Modelos neuro-borrosos [30-36]: Emplean modelos neuronales y lógica fuzzy.
- Algoritmos genéticos [37]: La función predistorsionadora se obtiene mediante algoritmos genéticos.
- Modelos de redes neuronales [18-29]: La función se aproxima mediante redes neuronales.

En función de la tecnología electrónica empleada para generar la función de predistorsión, podemos hablar de predistorsionadores analógicos (*Analog Pre-Distorters*, APD) [62-63] o digitales (*Digital Pre-Distorters*, DPD) (Figura 2.9).



a) Diagrama de bloques de un transmisor con predistorsionador digital (DPD)



b) Diagrama de bloques de un transmisor con predistorsionador analógico o de RF (RFPAL)

Figura 0.9: Diagramas de bloque de transmisores empleando sistemas de predistorsión (a) digitales y (b) analógicos.

En la actualidad, la gran mayoría de estos sistemas son digitales, y emplean técnicas de procesamiento digital basadas en la utilización de DSP o FPGA para generar la función deseada en banda base, independizando de ese modo el diseño del predistorsionador respecto a efectos parásitos dependientes de la frecuencia del amplificador. La complejidad de su diseño reside en la necesidad de variar en tiempo real la función predistorsionadora para adaptarla a las variaciones externas del entorno: temperatura, frecuencia de la señal, tensión de alimentación, envejecimiento de los componentes, etc. Del mismo modo, la eficacia del predistorsionador va a venir dada por los errores residuales que introduzcan cada uno de sus componentes fundamentales:

- Número máximo de coeficientes a almacenar, tamaño de las tablas de almacenamiento empleadas.
- Velocidad de muestreo y errores de muestreo y cuantización cometidos en los ADC y DAC.
- Número máximo de operaciones a realizar (sumas y multiplicaciones).
- Exactitud de los filtros reconstructores.
- Errores introducidos por los moduladores IQ.

En la práctica, se han implementado numerosos sistemas de predistorsión. Los sistemas analógicos obtienen linealizaciones en torno a los 20dB, mientras que los digitales como por ejemplo el circuito integrado SC1894 de Maxim [61], obtienen valores superiores a 25dB de linealización para un ancho de banda de 70 MHz.

2.3. Sistemas de linealización que evitan que el amplificador introduzca distorsión

En estos sistemas, la señal de envolvente variable a la entrada del PA es dividida en dos señales de envolvente constante. Dichas señales son amplificadas independientemente y posteriormente combinadas. De este modo, evitamos introducir distorsión, dado que ésta es generada por la no linealidad del amplificador en las señales de envolvente variable. Las tres técnicas más habituales basadas en evitar la distorsión del amplificador son:

- Eliminación y restauración de la envolvente.
- Amplificación lineal usando componentes no lineales.
- Modulador universal de bucle bloqueado analógico combinado.

2.3.1. Eliminación y restauración de la envolvente (*Envelope Elimination and Restoration, EER*)

Consiste en descomponer la señal de entrada del PA en dos partes: su envolvente y una señal de envolvente constante (Figura 2.10):

$$x(t) = a(t) \cdot \cos(\omega t + \phi(t)) \quad (2.3)$$

con $a(t)$ señal de envolvente variable y $\cos(\omega t + \phi(t))$ de envolvente constante.

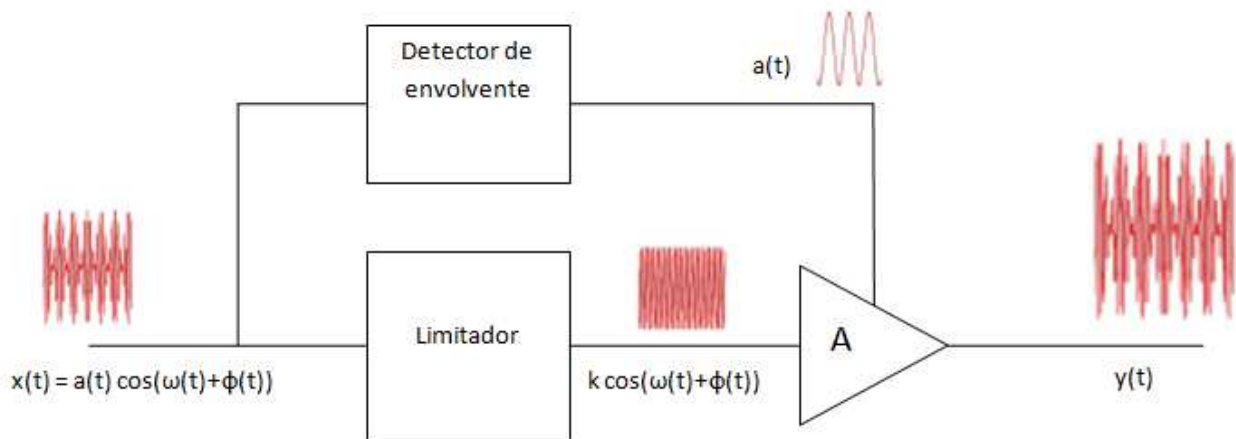


Figura 0.10: Sistema de eliminación y restauración de la envolvente (EER).

En este caso, la linealidad de la señal de salida mejora debido a que el amplificador de potencia no introduce distorsión en la señal de envolvente constante (señal con PAPR = 0).

Si bien este sistema introduce una complejidad media en el diseño, la mejora de linealidad obtenida no es demasiado alta, ya que puede estar en torno a los 10 dB. Además, el ancho de banda de esta solución es reducido, lo cual en muchos casos lleva al empleo de otros sistemas adicionales para mejorar la linealización del amplificador de potencia. Una variante de esta solución es el *Envelope Tracking* (ET). Esta técnica, ampliamente utilizada en la actualidad, es complementaria con otros métodos y pueden aplicarse conjuntamente. El ET consiste en modificar dinámicamente la alimentación del PA, adaptando su punto de trabajo en función de la amplitud de la señal de entrada (Figura 2.11). Si bien no puede ser considerada estrictamente una

técnica de linealización como tal, ya que no variamos el punto de compresión máximo del PA, sí que permite disminuir la disipación térmica del PA al aumentar su eficiencia ajustando constantemente la tensión de alimentación, acercando el punto de trabajo al punto de compresión.

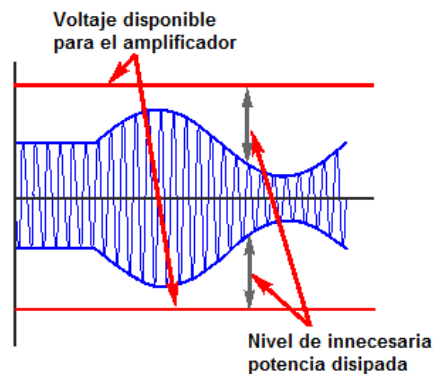


Figura 0.11: Fundamento de la técnica de Envelope Tracking (ET).

2.3.2. LINC y CALLUM

El sistema LINC (*Linear amplification using Non linear Components*, Figura 2.12) [38] divide la señal de entrada de envolvente variable (ecuación 2.3), en dos señales de envolvente constante:

$$x_1(t) = \frac{a_{m\acute{a}x}}{2} \cdot \text{sen}(\omega t + \phi(t) + \theta(t)) \quad (2.4)$$

$$x_2(t) = \frac{a_{m\acute{a}x}}{2} \cdot \text{sen}(\omega t + \phi(t) - \theta(t)) \quad (2.5)$$

siendo $a_{max} = \text{m\acute{a}x}(a(t))$ y $\theta(t) = \text{sen}^{-1}[a(t)/a_{max}]$.

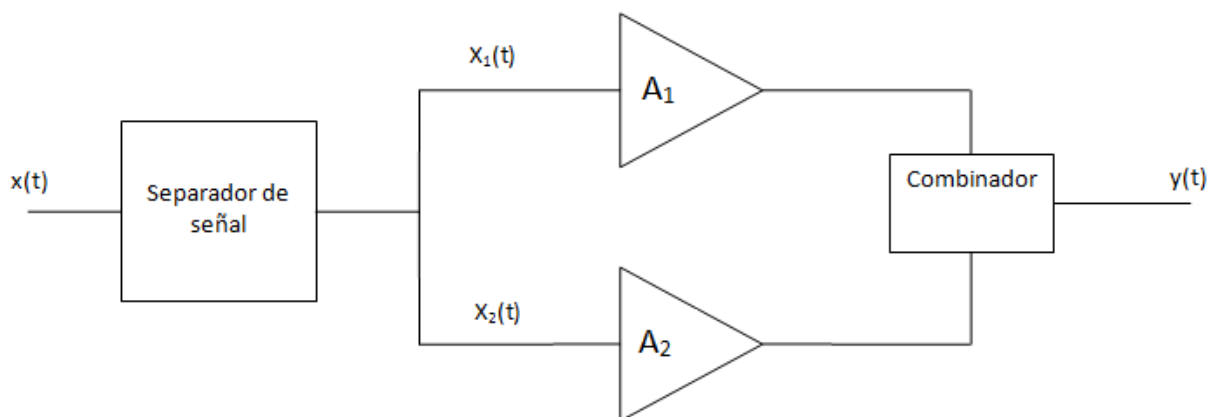


Figura 0.12: Sistema de linealización LINC.

Dado que las señales $x_1(t)$ y $x_2(t)$ tienen envolvente constante, los amplificadores de potencia no introducirán distorsión no lineal, y por tanto mejorará la linealidad del sistema. El principal inconveniente de este sistema es la necesidad de emplear dos amplificadores de potencia, lo cual va a incrementar el coste y el área requerida para implementar esta solución. Del mismo modo, la

complejidad de esta técnica radica en la complejidad del sistema de separación y combinación de ambas señales y en los posibles desbalances de amplitud y fase de ambas ramas.

El tercer sistema presentado, llamado CALLUM (*Combined Analog Locked Loop Universal Modulator*), consiste en un sistema LINC con realimentación negativa (Figura 2.13) que aporta estabilidad y robustez al sistema. Sin embargo, pese a tratarse de un sistema más estable y robusto, su complejidad se incrementa considerablemente ya que las entradas a cada PA son generadas por diferentes osciladores controlados por tensión, cuyas entradas de tensión de error son las señales en fase o cuadratura obtenidas de comparar la entrada y la salida del sistema.

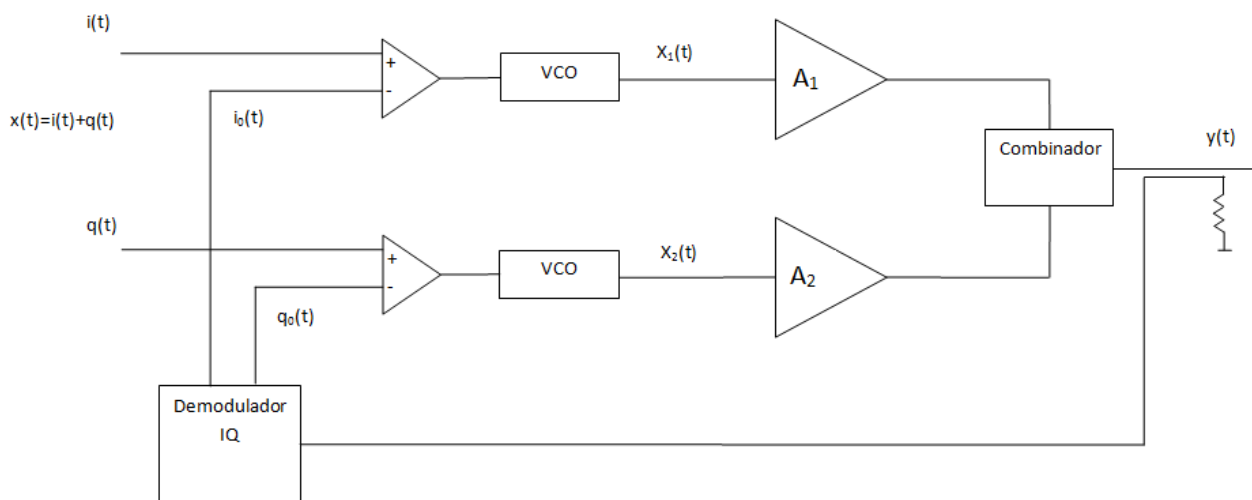


Figura 0.13: Sistema de linealización CALLUM.

2.4. Selección del sistema de linealización

A modo de resumen, la Tabla 2.1 muestra una comparativa de los distintos sistemas de linealización mostrados. Una vez expuestos los sistemas de linealización de amplificadores de potencia más utilizados, estableceremos brevemente las características más relevantes de la técnica desarrollada en este trabajo.

Tabla 0.1: Características de los distintos sistemas de linealización.

| | Ancho de banda | Complejidad | Mejora de linealidad |
|-----------------------|----------------|-------------|----------------------|
| CFR | Medio | Baja | Baja |
| Feedback | Muy bajo | Media | Media |
| Feedforward | Alto | Alta | Alta |
| Analog predistortion | Alto | Media | Media |
| Digital predistortion | Medio | Media | Alta |
| EER | Bajo | Media | Media |
| LINC y CALLUM | Bajo | Alta | Alta |

En nuestro caso, el método con el que vamos a trabajar se basa en una técnica de Predistorción Digital, debido a que consigue una gran mejora en la linealidad con una complejidad y requisitos

computacionales razonables. El método escogido para llevar a cabo la predistorsión digital será una red neuronal, ya que es un aproximador universal de funciones [39-40] capaz de calcular la función inversa asociada a la distorsión no lineal introducida por el PA a su salida, lo que nos permitirá eliminarla (Figura 2.14) sin importar sus dependencias. La Red Neuronal "predistorsionará" la señal en banda base, aplicando a la señal original $x(t)$, la función de transferencia $h^{-1}(t)$, que permita compensar la distorsión no lineal introducida por el PA.

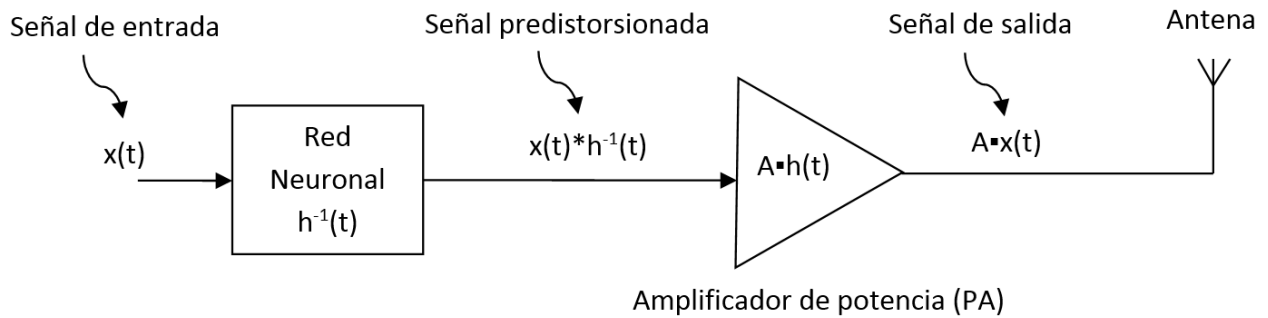


Figura 0.14: Sistema de linealización con Redes Neuronales.

Como se indicó en la Sección 1.2, el empleo de las redes neuronales como sistema de predistorsión digital aprovecha sus características de agilidad y eficiencia en la estimación de la función inversa del PA. Haciendo uso de los recursos disponibles en un terminal de comunicaciones portátil, es posible implementar esta solución obteniendo tiempos de procesamiento mínimos en comparación con otros tipos de predistorsionadores y empleando menos recursos que los requeridos por otros sistemas de predistorsión. Recursos que, además, se encuentran ya disponibles dentro del sistema de comunicaciones sobre el que se va a actuar, como es el DSP encargado de generar la modulación de la señal.

La Tabla 2.2 muestra de forma esquemática las características fundamentales de un predistorsionador digital basado en redes neuronales.

Tabla 0.2: Características del sistema de linealización empleado en este trabajo.

| | Ancho de banda | Complejidad | Mejora de linealidad |
|--------------------------|----------------|-------------|----------------------|
| DPD con Redes Neuronales | Medio | Baja | Media |

3. MODULACIÓN TETRA

TETRA (TErrestrial Trunked RAdio) [\[41\]](#), es un estándar de telecomunicaciones profesionales vía radio diseñado para uso en servicios de emergencias, seguridad pública y servicios de transporte. Las principales características de sus terminales son: bajo coste, alta fiabilidad y elevada eficiencia espectral (es decir, elevada cantidad de usuarios en un reducido ancho de banda). Este sistema de Telecomunicaciones se encuentra en pleno funcionamiento, y las Redes TETRA se extienden ya a lo largo de todo el Mundo. Esto hace que resulte más atractivo acometer reducciones de coste, siempre y cuando seamos capaces de mantener las mismas características técnicas actuales.

Este estándar trabaja fundamentalmente en la banda de frecuencia 350-470 MHz, si bien es cierto que gran cantidad de redes TETRA han empezado a trabajar en la banda de 806-870 MHz, por lo que nos centraremos en ella debido a su interés comercial y pese a su mayor complejidad de diseño.

La extendida implantación de TETRA como estándar de comunicaciones profesionales ha dado lugar al nacimiento de numerosas aplicaciones que requieren terminales de ultra bajo coste, debido en gran medida a la introducción de fabricantes asiáticos en el mercado que, debido a sus bajos costes de mano de obra, consiguen fabricar terminales a menores precios empleando la conocida tecnología ya existente. Es por ello que los tradicionales fabricantes europeos y norteamericanos se enfrentan al complicado reto de conseguir bajar también los precios de sus terminales, y dado que los costes de la mano de obra no pueden ser reducidos, la única opción es el abaratamiento de la tecnología empleada. Ahí es donde la innovación tecnológica es la única baza disponible por los fabricantes occidentales para poder competir en igualdad de condiciones con los fabricantes asiáticos.

3.1. Descripción del estándar TETRA

El estándar TETRA se basa tanto en multiplexación FDMA como en TDMA [\[3\]](#), lo cual permite aumentar el número de usuarios y mejorar la eficiencia espectral:

En la estructura FDMA, la banda está dividida en dos partes (Figura 3.1), una para el enlace ascendente (*uplink*) y otra para el descendente (*downlink*). Dentro de cada parte hay varias portadoras de RF, separadas 25 KHz entre sí. Respecto a la estructura TDMA, en cada portadora se ubican 4 canales físicos. La unidad básica de tiempo es el *timeslot*, de valor 14.166 ms, en el que se alojan 510 bits (255 símbolos). La Figura 3.2 ilustra la relación existente entre FDMA y TDMA. Además, como muestra la Figura 3.3 la estructura del enlace descendente se encuentra retrasada dos *timeslots* respecto de la estructura del enlace ascendente con el fin de compensar los posibles retrasos existentes, alineando las estructuras de slots de ambos enlaces.



Figura 0.1: Radioenlace de telecomunicaciones.

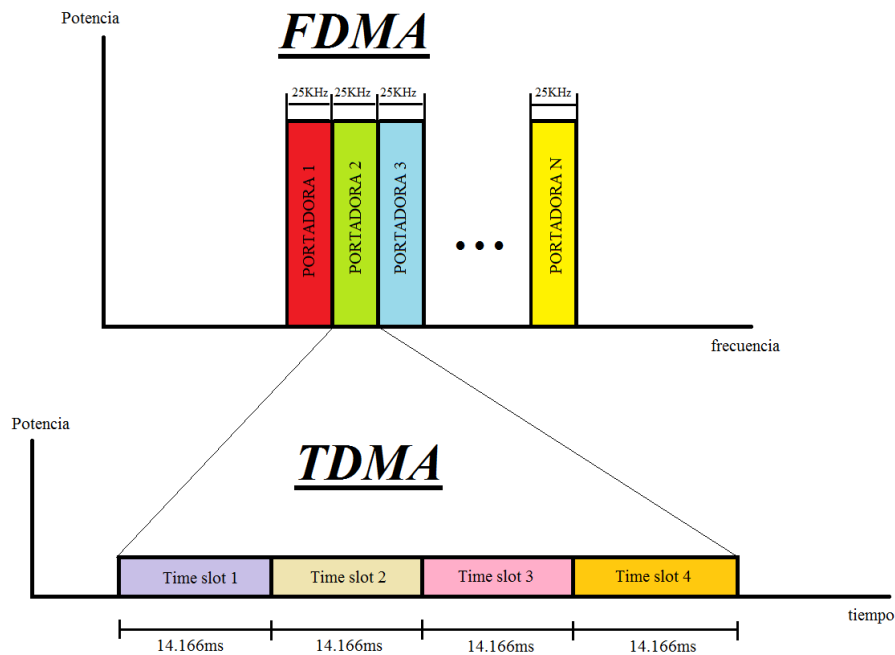


Figura 0.2: Técnicas de acceso FDMA y TDMA.

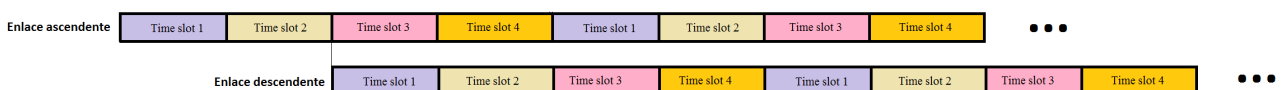


Figura 0.3: Retardo existente en el enlace descendente.

Sobre esta estructura FDMA/TDMA, la comunicación TETRA se estructura de forma global en hipertramas de información, de cara a organizar funcionalmente los distintos niveles de información (Figura 3.4).

Ya que la señal TETRA es una señal modulada en fase y cuadratura (Figura 3.5), ésta puede representarse como:

$$x(t) = A(t) \cdot \cos(\omega_c t + \phi(t)) = A(t) \cdot \cos(\phi(t)) \cdot \cos(\omega_c t) - A(t) \cdot \sen(\phi(t)) \cdot \sen(\omega_c t) = I(t) \cdot \cos(\omega_c t) - Q(t) \cdot \sen(\omega_c t) \quad (3.1)$$

donde:

$$I(t) = A(t) \cdot \cos(\phi(t)) \tag{3.2}$$

$$Q(t) = A(t) \cdot \sin(\phi(t)) \tag{3.3}$$

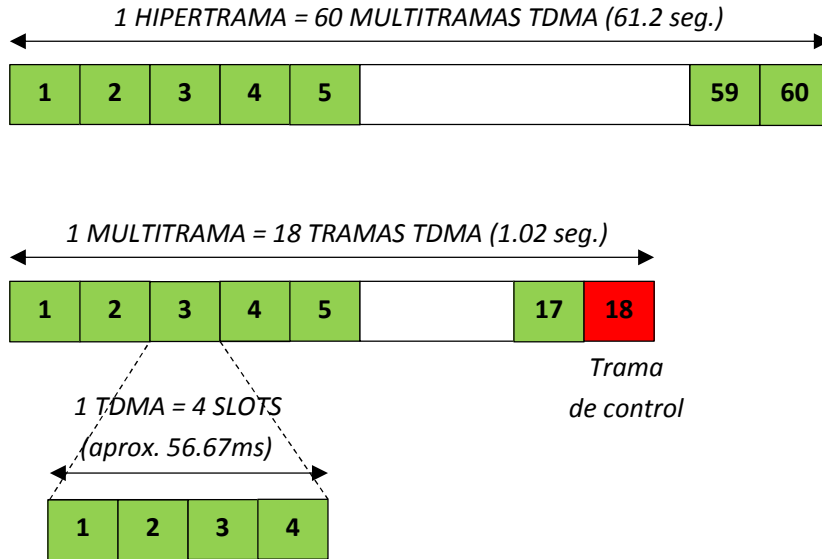


Figura 0.4: Estructura de tramas del sistema TETRA.

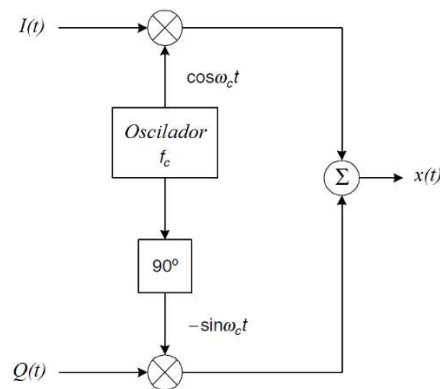


Figura 0.5: Modulación en fase y cuadratura.

Estas señales $I(t)$ y $Q(t)$ son las componentes en fase y cuadratura de la señal que se transmite, y son señales en banda base con un ancho de banda de 25 KHz, que es el ancho de banda del canal TETRA.

La señal TETRA, puede proyectarse en los ejes I y Q de la forma mostrada en la Figura 3.6(a). Además, al ser una señal modulada $\frac{\pi}{4}$ DQPSK, su constelación ideal tendrá la forma indicada en la Figura 3.6(b). Esta constelación está formada por la superposición de dos constelaciones QPSK desfasadas 45° (Figura 3.7), de forma que las transiciones de un símbolo al siguiente implican siempre el salto de una constelación a otra. De este modo, se garantiza que siempre cambia la fase cuando llega un nuevo símbolo, se evitan los cruces por cero y se minimiza la variación de amplitud de la envolvente, simplificándose por tanto el diseño del transmisor.

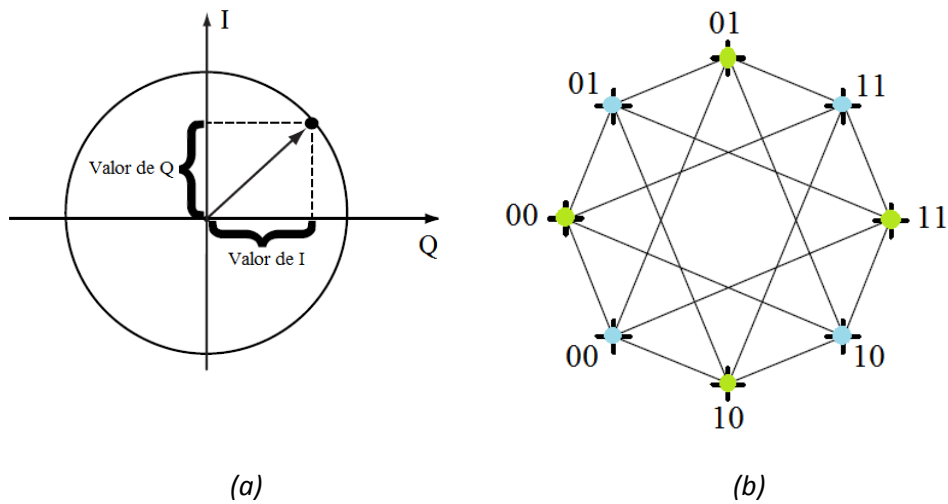


Figura 0.6: (a) Componentes en fase y cuadratura; (b) Constelación TETRA.

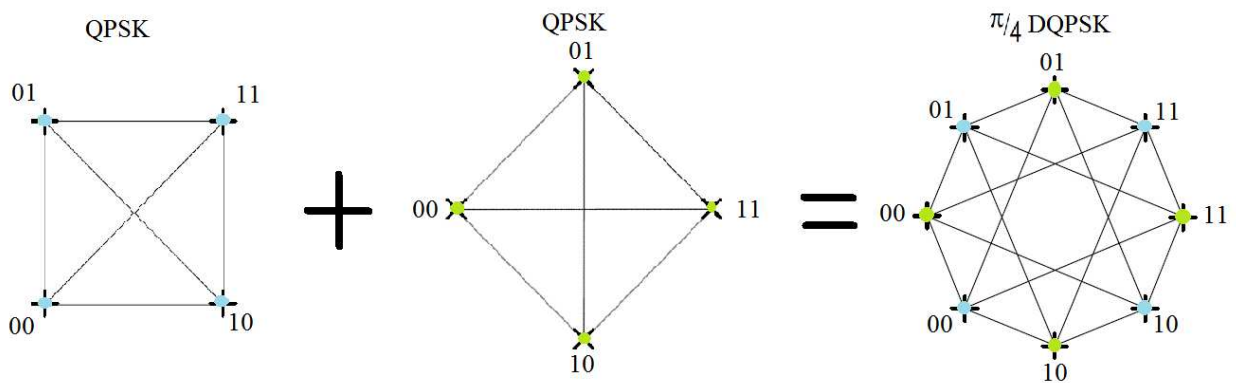


Figura 0.7: Modulación $\pi/4$ DQPSK.

La tasa de símbolo de la modulación TETRA es de 18000 símbolos por segundo, estando cada símbolo compuesto por 2 bits. Por tanto, la tasa de bit de la modulación TETRA es de 36 kbits/s.

De cara a filtrar el canal de 25 KHz, minimizando la interferencia de canales adyacentes, en la modulación TETRA se lleva a cabo un filtrado del tipo raíz cuadrada del coseno realzado (Figura 3.8), que mejora la eficiencia espectral respecto a otras modulaciones similares como, por ejemplo, la modulación GMSK empleada en GSM.

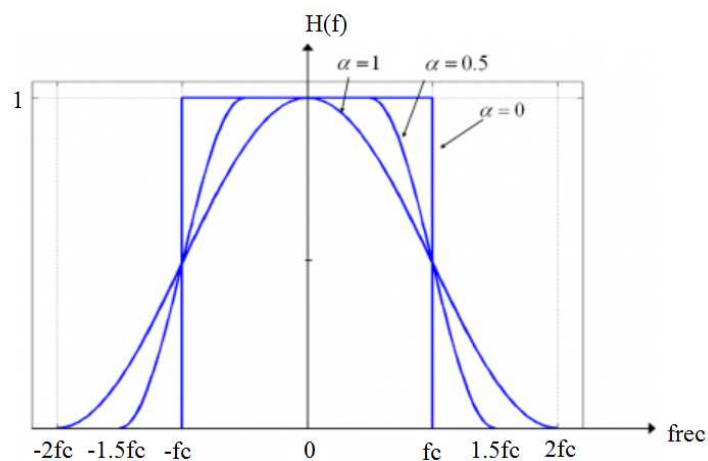


Figura 0.8: Filtro de coseno realzado.

Dicho filtro tiene la siguiente función de transferencia:

$$H(f) = \begin{cases} 1, & f \leq f_c(1 - \alpha) \\ \frac{1 + \cos \frac{\pi(f - f_c(1 - \alpha))}{2\alpha f_c}}{2}, & f_c(1 - \alpha) \leq f \leq f_c(1 + \alpha) \\ 0, & f > f_c(1 + \alpha) \end{cases} \quad (3.4)$$

siendo $f_c = \frac{1}{2T}$, con T la duración de un símbolo (que en TETRA es de 55.55 microsegundos) y α el factor de roll-off del filtro (que indica el porcentaje de ancho de banda que excede la señal de coseno realzado respecto ancho de banda que ocuparía el pulso rectangular cuya respuesta impulsional presentara los mismos pasos por cero y que en TETRA es del 35%, es decir $\alpha = 0.35$). La señal TETRA resultante será una señal de envolvente no constante, lo cual va a generar no linealidades en el amplificador de potencia, y va a ser la clave de la necesidad de requerir de un sistema de linealización.

3.2. Elementos integrantes de una red TETRA

Una red de comunicaciones basada en tecnología TETRA puede estar formada por los siguientes elementos (Figura 3.9):

- Infraestructura TETRA, encargada de intercomunicar los distintos terminales, tanto móviles como portátiles, existentes en la red. Se trata de armarios voluminosos, cuyo consumo es del orden de Kilovatios.
- Terminal móvil TETRA, diseñado para su uso en el interior de vehículos o en forma de consola fija de escritorio, va alimentado a una tensión nominal de 12 voltios.
- Terminal portátil TETRA, se caracteriza por su pequeño tamaño y peso, que van a permitir transportarlo manualmente. Su batería de alta capacidad le permite funcionar de forma autónoma varias horas.

La Figura 3.10 muestra de forma simplificada la topología de una red TETRA.

Las redes TETRA son redes celulares, de forma que cada célula va a estar interconectada con las demás a través de un nodo central (Figura 3.11). En este trabajo, nos vamos a centrar en la linealización del amplificador de potencia de un terminal portátil TETRA, por ser el terminal portátil el elemento de la red que requiere de mayor eficiencia energética. De dicha eficiencia dependerá básicamente la mayor o menor duración de su batería y, por tanto, la mayor o menor utilidad de cara al usuario final. El diagrama de bloques de un terminal portátil TETRA puede observarse en la Figura 3.12.



Figura 0.9: Productos con tecnología TETRA.

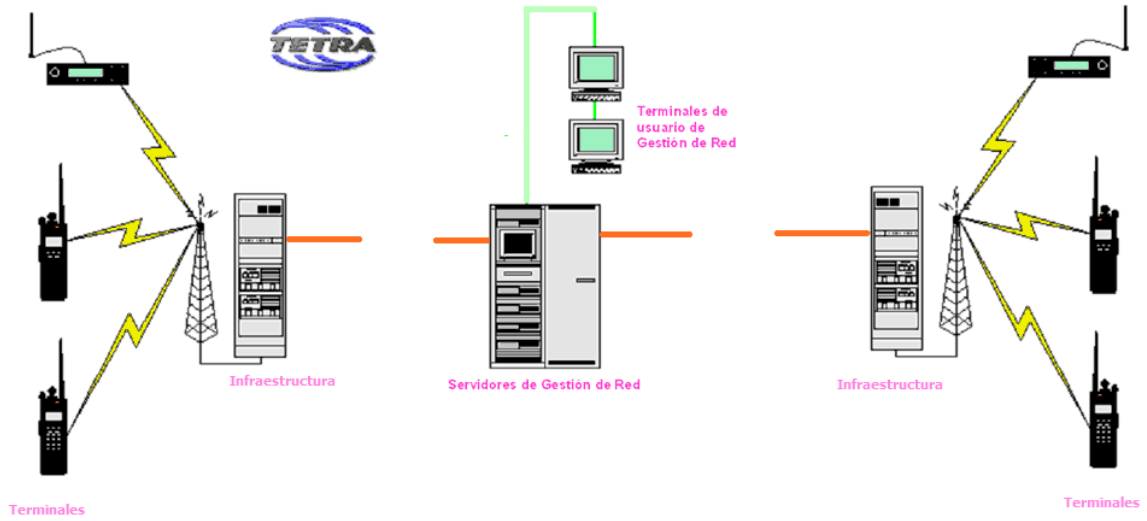


Figura 0.70: Topología de una red TETRA.

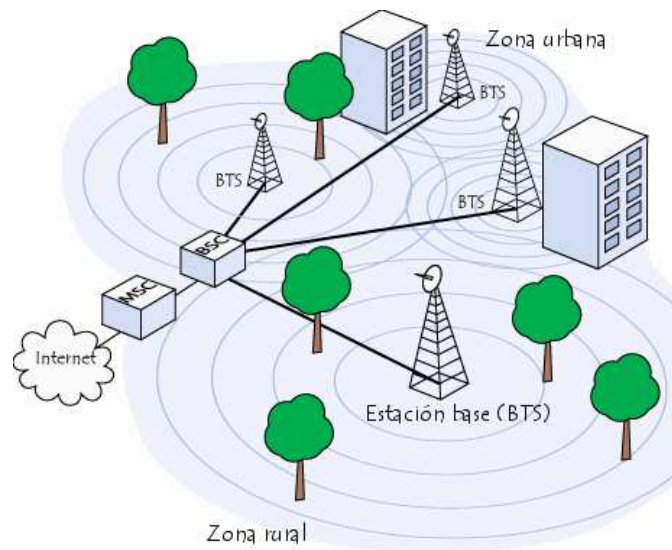


Figura 0.81: Redes celulares.

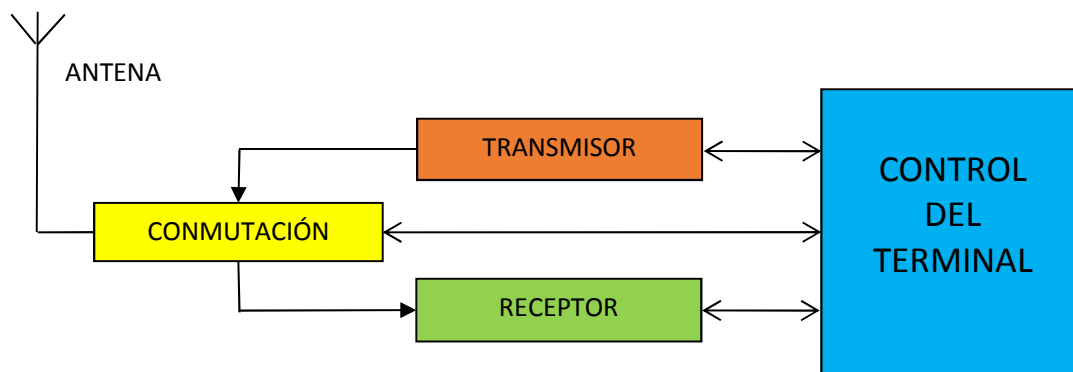


Figura 0.9: Diagrama de bloques de un terminal TETRA.

3.3. Receptor TETRA

Los receptores normalmente usados en un terminal TETRA son de tipo superheterodino (Figura 3.13). Se basan en el cambio de las frecuencias de la señal de RF que transporta la información que se desea recibir a frecuencias inferiores, pero no de banda base. En estos receptores, la señal de portadora (de frecuencia variable según los distintos canales de transmisión posibles), queda transformada en otra señal de frecuencia fija, llamada frecuencia intermedia (FI), gracias también a un proceso de heterodinación (es decir de mezcla de la señal de RF con la generada por un oscilador local). La señal de FI sigue siendo de alta frecuencia, es decir, se sitúa en el espectro de frecuencias bien por encima de las de banda de base (en general decenas de MHz). En algunos casos, se puede realizar una doble conversión utilizando dos frecuencias intermedias, donde la primera puede ser fija o sintonizable y la segunda es fija. En el caso del terminal portátil TETRA utilizado en este trabajo éste no es el caso, ya que sólo se emplea una frecuencia intermedia para conversión.

El valor de la frecuencia de la señal de FI puede obtenerse como suma o como diferencia de las frecuencias de portadora de RF y de oscilador local (OL) del receptor. Para ello se emplean mezcladores, que proporcionan a su salida las señales presentes a su entrada junto con los

armónicos de las mismas y las mezclas de todas ellas. Para obtener la señal de FI que sea de interés, habrá que tratar convenientemente la señal de salida del mezclador mediante el adecuado filtro paso banda. Al conjunto constituido por el oscilador local, el mezclador y el filtro paso banda presente a la salida de este último se le llama convertor de frecuencia.

La principal ventaja de los receptores superheterodinos es que la frecuencia de FI es constante, lo cual permite trabajar con amplificadores de FI sintonizados de alta ganancia y selectividad sin que sea preciso variar su sintonía aunque lo haga la frecuencia de la señal de RF que se desea recibir. Conviene destacar, por otra parte, que para alcanzar las necesarias características de ganancia y sintonía de un amplificador de FI dado, la realización del mismo suele ser multietapa. Además, selectividad y ganancia no son realizables simultáneamente. Por ello, las primeras etapas de amplificación se diseñan con el objeto de minimizar ruido (fórmula de Friis [1]) y el amplificador de FI se centra en la selectividad, aparte de la ganancia, al ser mucho más sencillo de realizar puesto que se trata de una frecuencia fija y más baja. De esta forma, convirtiendo la alta frecuencia de una señal recibida en una frecuencia intermedia fija y más baja antes de la última detección, se puede obtener ganancia y selectividad elevadas con buena estabilidad.

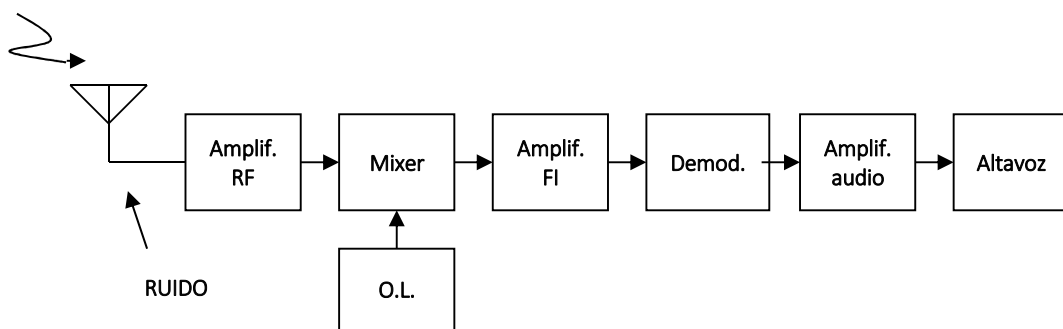


Figura 0.10: Diagrama de bloques de un receptor superheterodino.

3.4. Transmisor TETRA

El transmisor superheterodino, por su parte, realiza la función inversa, llevando a cabo la mezcla (o heterodinación) de la señal de salida del modulador con la generada por el correspondiente oscilador local antes de su emisión. Su diagrama de bloques se muestra en la Figura 3.14.

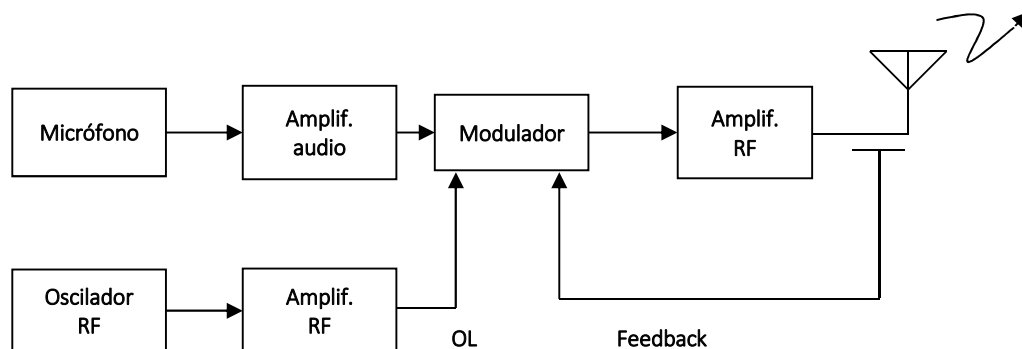


Figura 0.11: Diagrama de bloques de un transmisor superheterodino.

En el transmisor, la señal de audio procedente del micrófono se modula a la frecuencia del oscilador y se amplifica antes de su transmisión. En el caso del terminal portátil TETRA empleado en este trabajo, la frecuencia del oscilador de RF es mayor que la frecuencia de transmisión, evitando de este modo interferencias de la potencia transmitida por el terminal que puedan afectar al ruido de fase del oscilador.

Para linealizar el amplificador de potencia (integrado en la etapa de amplificación de potencia RF del transmisor), la mayoría de los terminales portátiles TETRA del mercado emplean un sistema de lazo cartesiano, que ya fue analizado en el apartado 2.2.1.

4. SELECCIÓN DEL AMPLIFICADOR DE POTENCIA BASADA EN LA COMPLEJIDAD PARA LINEALIZAR SU SALIDA

Antes de seleccionar un transistor de potencia, debemos analizar qué tecnología nos parece la más adecuada para acometer la resolución del problema. Hasta la aparición del artículo [\[69\]](#), publicado a partir del trabajo realizado en desarrollo de esta tesis, ninguna referencia bibliográfica mostraba de forma clara las diferencias entre tecnologías de transistor de cara a conseguir una correcta linealización de su potencia de salida. De hecho, el proceso de selección del transistor de potencia pocas veces tenía en cuenta las características reales de linealidad, dejando la mayoría de las veces la total responsabilidad de la linealidad final del sistema en manos de mejorar continuamente la respuesta del sistema de linealización. No obstante, podemos afirmar que la consecución de un correcto sistema de linealización de potencia de RF depende directamente de la adecuada selección del transistor a linealizar. Un mismo sistema de linealización no va a comportarse de la misma manera con distintos transistores. De hecho, es muy probable que existan transistores con los cuales no seamos capaces de cumplir los criterios de linealidad exigidos por las diferentes normativas, pese a emplear sistemas de linealización que sí que consiguen cumplir esos criterios con otros modelos de transistor. Por ello, antes de acometer el diseño de un amplificador de potencia de RF, es imprescindible analizar minuciosamente la curva de linealidad del transistor, debida en gran medida a su tecnología de diseño.

En nuestro trabajo vamos a centrarnos básicamente en tres tecnologías de fabricación de transistores de potencia: LDMOS (*Laterally-Diffused Metal-Oxide Semiconductor*), GaAs (*Gallium Arsenide*) y GaN (*Gallium Nitride*), por ser las más extendidas en la actualidad [\[42-44\]](#). La tecnología LDMOS lleva utilizándose más de 20 años en amplificadores de potencia RF, lo cual hace que su fabricación esté tremendamente optimizada. Aunque la tecnología GaN comenzó a utilizarse en transistores de potencia RF hace más de una década, se trata de una tecnología menos madura que la LDMOS pese a ofrecer algunas ventajas respecto a ella. En medio de ambas, podemos considerar la tecnología GaAs, aparecida también hace más de una década, pero limitada a aplicaciones con menores tensiones de alimentación, y por tanto con menores potencias de salida.

Tal como hemos comentado, para aumentar la eficiencia y cumplir con los estándares de telecomunicaciones, se han propuesto y empleado muchas técnicas diferentes que amplían el rango lineal de la respuesta del amplificador de potencia. Como ya se indicó en el Capítulo 2, los sistemas de linealización más utilizados son aquellos que utilizan técnicas de predistorsión para corregir el comportamiento del amplificador de potencia (Figura 4.1).

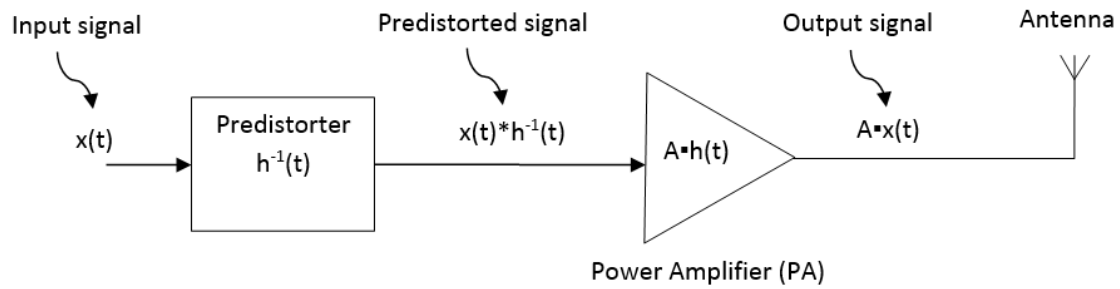


Figura 0.1: Fundamentos de la técnica de predistorsión.

El objetivo del predistorsionador es corregir la no linealidad introducida por el amplificador, distorsionando la señal de entrada $x(t)$ que se pretende amplificar, de modo que la salida del PA presente un comportamiento proporcional con la señal de entrada (Figura 4.1), minimizando la distorsión no lineal y, por lo tanto, mejorando el valor de potencia en los canales adyacentes (ACP). La reducción del ACP permite transmisiones a mayores niveles de potencia utilizando el mismo amplificador, aumentando de este modo su eficiencia.

Muchos ingenieros se enfrentan todos los días al problema de tener que linealizar un amplificador de potencia, empleando una limitada cantidad de recursos computacionales y descubriendo que no todos los amplificadores se pueden linealizar usando las mismas técnicas. Uno de los objetivos de esta sección es mostrar cómo simplificar el diseño del sistema de linealización mediante la correcta elección del amplificador de potencia. Se mostrará que la variación de la potencia de salida frente a la potencia de entrada debe analizarse en profundidad antes de seleccionar un amplificador. Esto disminuirá el número de recursos computacionales necesarios para linealizar el sistema y cumplir con los estándares de telecomunicaciones.

4.1. Técnica de predistorsión

La Figura 4.2 muestra las curvas típicas de ganancia (G) y eficiencia (η) para un amplificador de potencia, en este caso un transistor LDMOS modelo PD57006S-E [71] de STMicroelectronics.

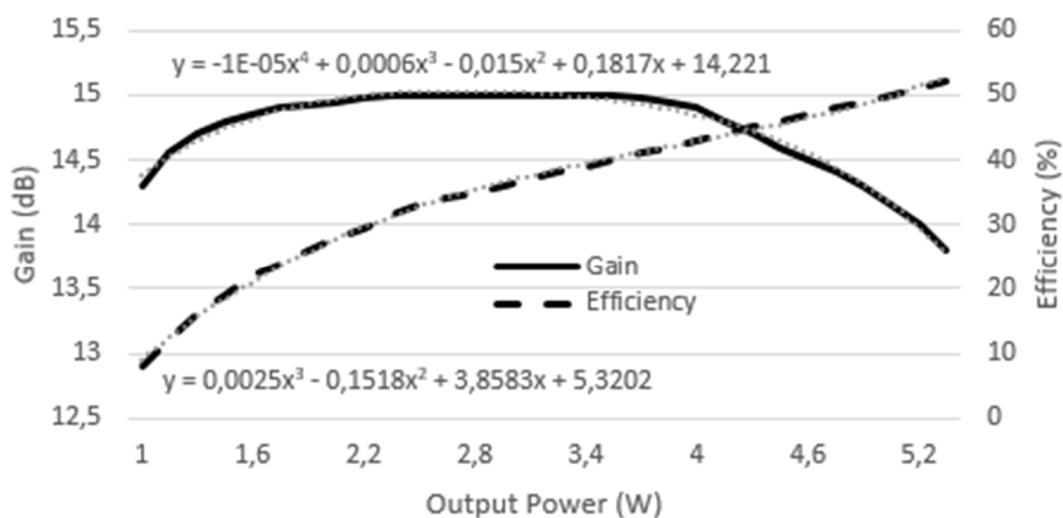


Figura 0.2: Características medidas de un PA LDMOS modelo PD57006S-E y sus aproximaciones polinómicas (líneas de puntos).

Como muestra la figura, a medida que aumenta la potencia de salida la eficiencia del amplificador también aumenta, hasta un valor máximo desde el cual la ganancia comienza a caer. Conforme la potencia de salida del amplificador se acerca al P1dB, el amplificador va entrando en la región de operación no lineal, distorsionando la señal de salida. Dado que el dispositivo debe ser lo más eficiente posible, el PA está configurado para trabajar cerca del P1dB del amplificador, y por lo tanto será necesario aplicar una técnica de linealización para minimizar la distorsión no lineal.

Como se indicó en el Capítulo 2, una de estas técnicas de linealización más ampliamente empleadas es la predistorsión. Para que el predistorsionador modifique la señal de entrada del PA, corrigiendo su no linealidad, su comportamiento debe ser lo más similar posible a la función inversa de la función de transferencia del PA. Dentro de las técnicas de predistorsión existentes, para estimar la función de transferencia del PA (Figura 4.3) una de las más utilizadas es la de *Memory Polynomial*, como se indicó en la Sección 2.2.3.

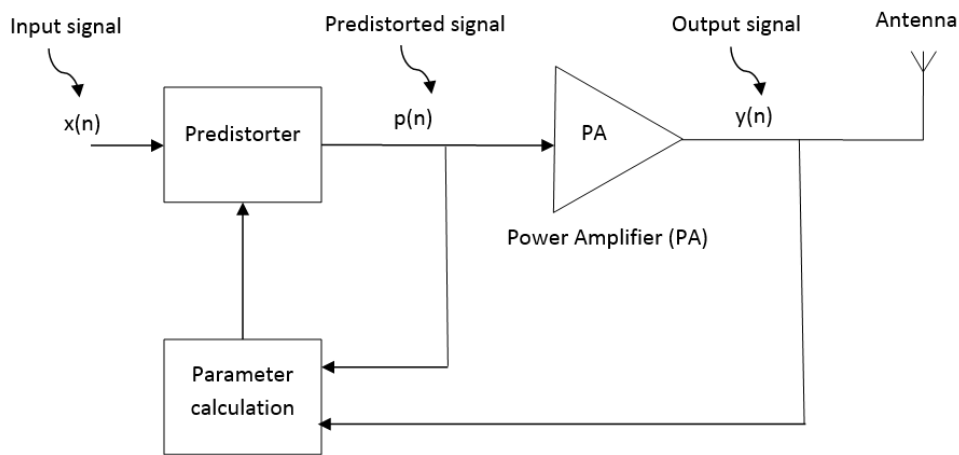


Figura 0.3: Esquema genérico de la técnica de predistorsión.

Esta técnica consiste en emplear un modelo polinómico:

$$y(n) = \sum_{k=0}^{K-1} \sum_{m=0}^{M-1} a_{km} p(n-m) |p(n-m)|^k \quad (4.1)$$

donde K es el orden del polinomio y M es la profundidad de la memoria (es decir, el número de muestras anteriores al instante temporal actual empleadas en el cálculo). Cuando el ancho de banda de la señal es grande (cientos de kHz), el efecto de memoria del PA se vuelve relevante y debe tenerse en cuenta. Por el contrario, cuando el ancho de banda de la señal es estrecho (<100 kHz), el efecto de memoria es insignificante (M = 1) y por lo tanto (4.1) puede reducirse a:

$$y(n) = \sum_{k=0}^{K-1} a_k p(n) |p(n)|^k \quad (4.2)$$

Por lo tanto, la función de transferencia del PA se modela como un polinomio, y su función inversa se utiliza como la función de transferencia del módulo predistorsionador.

El lazo de realimentación de la Figura 4.3 proporciona la compensación de memoria (si es necesario), y permite un bucle de compensación continua contra cambios en la función de transferencia del PA, debidos a variaciones de temperatura, frecuencia o tensión de alimentación.

Esta técnica de predistorsión requiere que la función de transferencia se recalcule periódicamente, agregando complejidad al diseño debido a los recursos de hardware y software necesarios. Por lo tanto, reducir el grado del modelo polinómico del PA se convierte en obligatorio para minimizar los recursos utilizados en obtener la función de transferencia, para lo cual una selección correcta del amplificador de potencia será fundamental como se verá en las siguientes secciones.

4.2. Amplificadores de potencia LDMOS vs GaN

Hasta la aparición de los amplificadores GaN (alrededor de 2005), debido a su bajo coste los amplificadores LDMOS han dominado el mercado de los transistores de RF de alta potencia a frecuencias inferiores a 2 GHz. Los únicos competidores fueron los amplificadores GaAs, que permiten frecuencias más altas, pero a bajos niveles de transmisión de potencia y con un coste más alto. Actualmente, aunque las mejoras en las características del amplificador LDMOS permiten rangos de frecuencia de hasta 22 GHz, los amplificadores basados en GaN [42] alcanzan frecuencias de hasta 30 GHz a densidades de potencia hasta 5 veces más altas, aunque a precios más altos que los dispositivos LDMOS. La Figura 4.4 muestra las estructuras de transistores LDMOS y GaN.

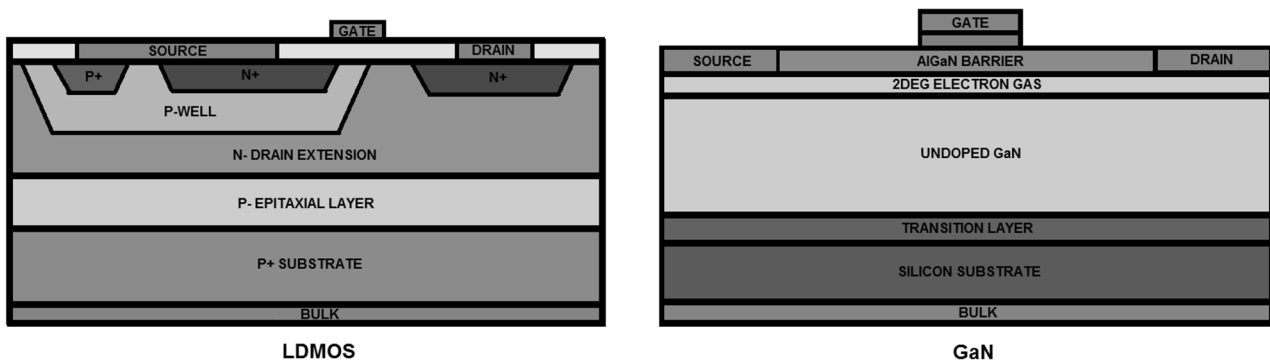


Figura 0.4: Estructura de los transistores LDMOS y GaN.

La principal ventaja de la tecnología GaN es su mayor densidad de potencia. Esto se debe a un gap entre las bandas de conducción y valencia (Figura 4.5), mayor que en la tecnología LDMOS y que proporciona altos voltajes de ruptura y densidades de potencia.

En la Tabla 4.1 se muestra una comparación entre las tecnologías LDMOS y GaN. Su mayor densidad de potencia permite a los amplificadores de potencia GaN funcionar a temperaturas más altas, lo que simplifica los requisitos de disipación de calor y enfriamiento. La capacidad de entrada más baja (capacidad entre la puerta y la fuente, C_{gs}) de los amplificadores de potencia GaN, da como resultado valores de distorsión AM-PM más bajos [43] que en los transistores LDMOS. Esto, junto con una capacidad de salida más baja (capacidad entre drenador y fuente, C_{ds})

y las resistencias de entrada y salida más altas (R_{in} y R_{out}), hacen que las impedancias de entrada y salida para los amplificadores de potencia GaN sean más altas, lo que permite tener circuitos más simples y redes de adaptación de banda ancha. Esto hace que los PAs GaN sean más ampliamente utilizados que los dispositivos LDMOS para aplicaciones de banda ancha. Sin embargo, los transistores LDMOS se usan aún más que GaN en algunas aplicaciones específicas, como las infraestructuras inalámbricas, los transeptores de baja potencia alimentados con baterías, las celdas pequeñas y algunos enlaces de microondas, principalmente debido a que los dispositivos LDMOS pueden usar encapsulados de plástico reduciendo significativamente su coste. Además, los transistores LDMOS son más robustos contra desadaptaciones de impedancia, lo que los hace preferibles en los campos de aplicación mencionados anteriormente.

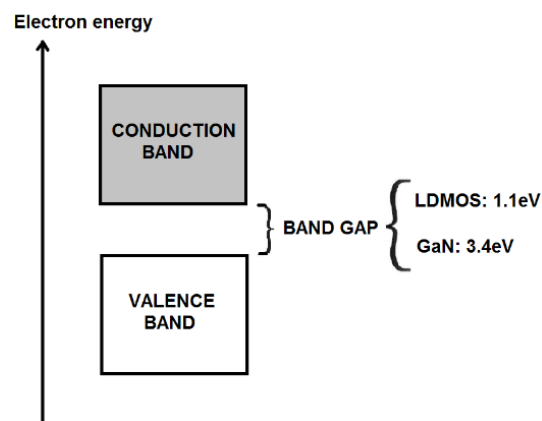


Figura 0.5: Bandgap para LDMOS y GaN.

Tabla 0.1: Comparación entre las tecnologías LDMOS y GaN.

| | LDMOS | GaN |
|--------------------------------------------------------|-------------|-------------|
| Frecuencia Máxima | 22 GHz | 30 GHz |
| Densidad de potencia | 2 W/mm | 10 W/mm |
| Eficiencia en el P1dB | 60 % | 70 % |
| Ancho de banda | 500 MHz | 2500 MHz |
| Temperatura máxima | Menor | Mayor |
| Tensión de ruptura | Menor | Mayor |
| Tensión máxima de operación | Menor | Mayor |
| C_{gs} | Mayor | Menor |
| C_{ds} | Mayor | Menor |
| R_{in} | Menor | Mayor |
| R_{out} | Menor | Mayor |
| Potencia máxima de RF | 1.5 kW | 1 kW |
| Precio | Menor | Mayor |
| Robustez frente a desadaptaciones de impedancia | Mayor(65:1) | Menor(20:1) |

Si analizamos la característica típica de un PA GaN, como el NPTB00004A [72] fabricado por MACOM (Figura 4.6), observamos que tiene una transición más suave hacia la región saturada que un LDMOS (Figura 4.2). Esta transición más suave puede ser crítica para determinar la complejidad del sistema de linealización.

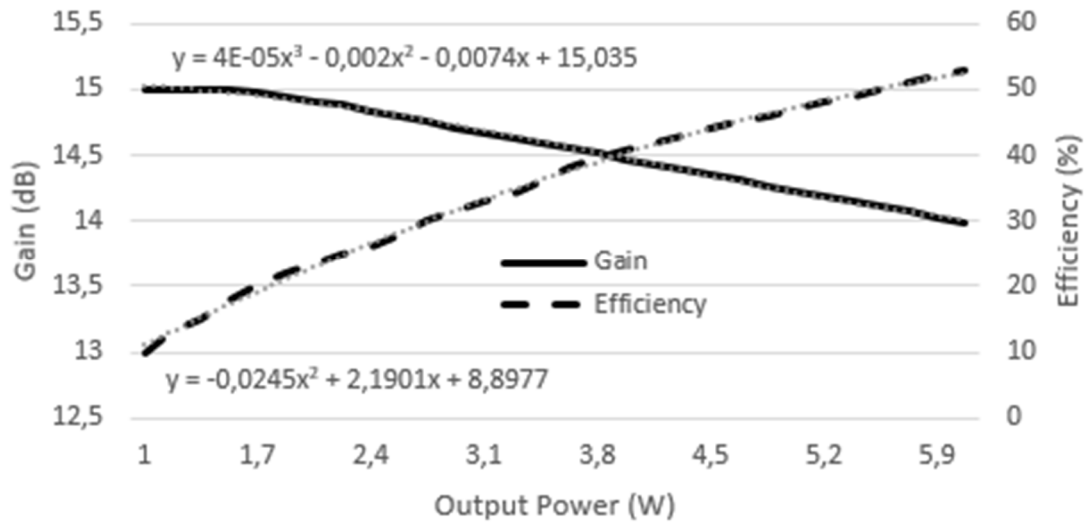


Figura 0.6: Características medidas de un PA GaN modelo NPTB00004A y sus aproximaciones polinómicas (líneas de puntos).

Como no existen ecuaciones genéricas para la ganancia y para la eficiencia de los transistores LDMOS y GaN, podemos aproximar estas ecuaciones para los modelos de transistores seleccionados en este documento (Tabla 4.2).

Tabla 0.2: Ecuaciones aproximadas para los transistores LDMOS y GaN seleccionados.

| | LDMOS (PD57006S-E) | GaN (NPTB00004A) |
|-----------------------|---------------------------------------------------------------------------------|--------------------------------------------------------------|
| Ganancia (dB) | $-0.00001P_{out}^4 + 0.0006P_{out}^3 - 0.015P_{out}^2 + 0.1817P_{out} + 14.221$ | $0.00004P_{out}^3 - 0.002P_{out}^2 - 0.0074P_{out} + 15.035$ |
| Eficiencia (%) | $0.0025P_{out}^3 - 0.1518P_{out}^2 + 3.8583P_{out} + 5.3202$ | $-0.0245P_{out}^2 + 2.1901P_{out} + 8.8977$ |

*P_{out} en vatios

4.3. Análisis de la complejidad del ajuste polinómico de modelado de los transistores LDMOS y GaN

Para comparar la complejidad de linealización de los amplificadores de potencia GaN y LDMOS [44], podemos observar su potencia de salida frente a la potencia de entrada. Las Figuras 4.7 y 4.8 muestran las funciones experimentales de transferencia de entrada-salida y aproximaciones polinómicas para LDMOS y GaN, respectivamente, para diferentes órdenes de los polinomios.

Como se puede ver en la Figura 4.8, un polinomio de tercer orden es suficiente para modelar un PA GaN con un error por debajo del 0.1 %, mientras que se requiere un polinomio de cuarto orden

para los amplificadores LDMOS (Figura 4.7), logrando un error del 0.6 %. Por lo tanto, se puede suponer que los amplificadores GaN requerirán menos número de coeficientes y recursos computacionales que los dispositivos LDMOS para implementar una técnica de linealización mediante predistorsión. Esta mayor complejidad para linealizar los amplificadores LDMOS se debe principalmente a la joroba que presenta la característica LDMOS antes de la saturación de la potencia de salida (Figura 4.2), en comparación con la forma más suave que presentan los GaN. Esta diferencia también se puede observar comparando las Figuras 4.2 y 4.6.

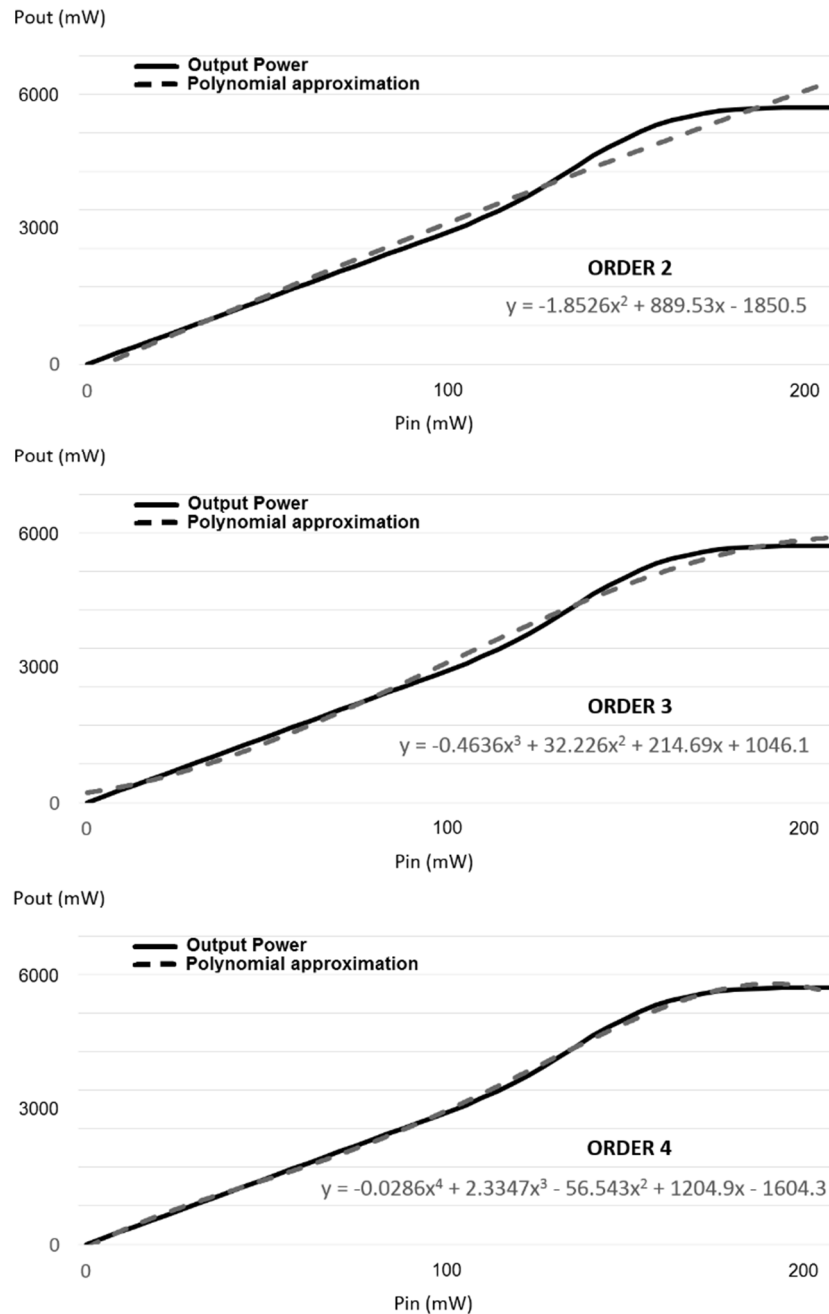


Figura 0.7: Potencia de salida frente a potencia de entrada para un amplificador LDMOS PD57006S-E (línea continua) y su aproximación polinómica (línea discontinua) al variar el orden del polinomio de aproximación (arriba: orden 2; centro: orden 3; abajo: orden 4).

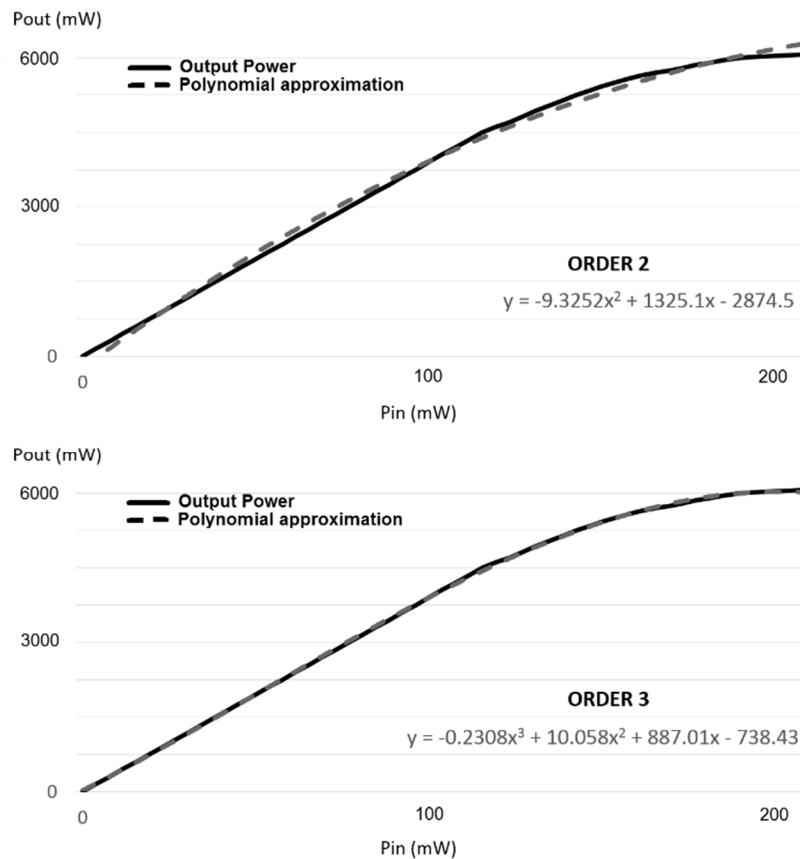


Figura 0.8: Potencia de salida frente a potencia de entrada para un amplificador GaN NPTB00004A (línea continua) y su aproximación polinómica (línea discontinua) al variar el orden del polinomio de aproximación (arriba: orden 2; abajo: orden 3).

Además, el comportamiento más suave de GaN cerca de la transición a la saturación significa que los amplificadores GaN pueden operar más cerca de la región saturada, donde la eficiencia es mayor y la distorsión aumenta lentamente a medida que el dispositivo se acerca a la saturación. Esto permite que los amplificadores GaN operen más cerca del punto P1dB.

4.4. Comparación del modelo neuronal para la linealización de los amplificadores LDMOS y GaN

Se ha llevado a cabo una comparación de la complejidad requerida para linealizar la potencia de salida entre los mismos dos amplificadores de potencia LDMOS y GaN caracterizados, analizando los recursos computacionales necesarios para cumplir con las especificaciones del estándar TETRA [41]. Para esto, se seleccionó un DPD formado por una red neuronal tipo perceptrón multicapa (MLP) como técnica de predistorsión. El MLP consiste en un conjunto de procesadores con salida no lineal interconectados formando sucesivas capas de procesamiento, y cuyas conexiones se refuerzan o debilitan a través de un proceso de entrenamiento para lograr una configuración que permita lograr la función que se pretende aproximar, en este caso la compensación de la no linealidad. Esta técnica ha demostrado previamente sus ventajas en comparación con las técnicas clásicas de predistorsión [70]. El DPD MLP distorsiona la señal de entrada del PA, proporcionando

una corrección de las no linealidades de salida del amplificador (Figura 2.14), mejorando así el ACP de la señal de salida.

Para el ajuste de la función, se ha escogido un MLP consistente en una capa oculta con 20 neuronas que utilizan la función de salida de tangente hiperbólica, y se ha entrenado para proporcionar los valores de distorsión previa necesarios para extender el rango lineal de la salida del amplificador de potencia [70]. Las neuronas individuales en las capas de entrada y salida proporcionan la función de transferencia lineal. El entrenamiento de la red neuronal se realiza utilizando el algoritmo Levenberg-Marquardt [39]. La configuración de la red neuronal se puede ver en la Figura 4.9, y los resultados obtenidos se presentan en la Tabla 4.3, donde se ha utilizado una señal TETRA como señal de entrada, y se ha obtenido la potencia de salida de ambos amplificadores aumentando la potencia de entrada hasta llegar a la salida con una potencia 1.5 dB menor que el P1dB.

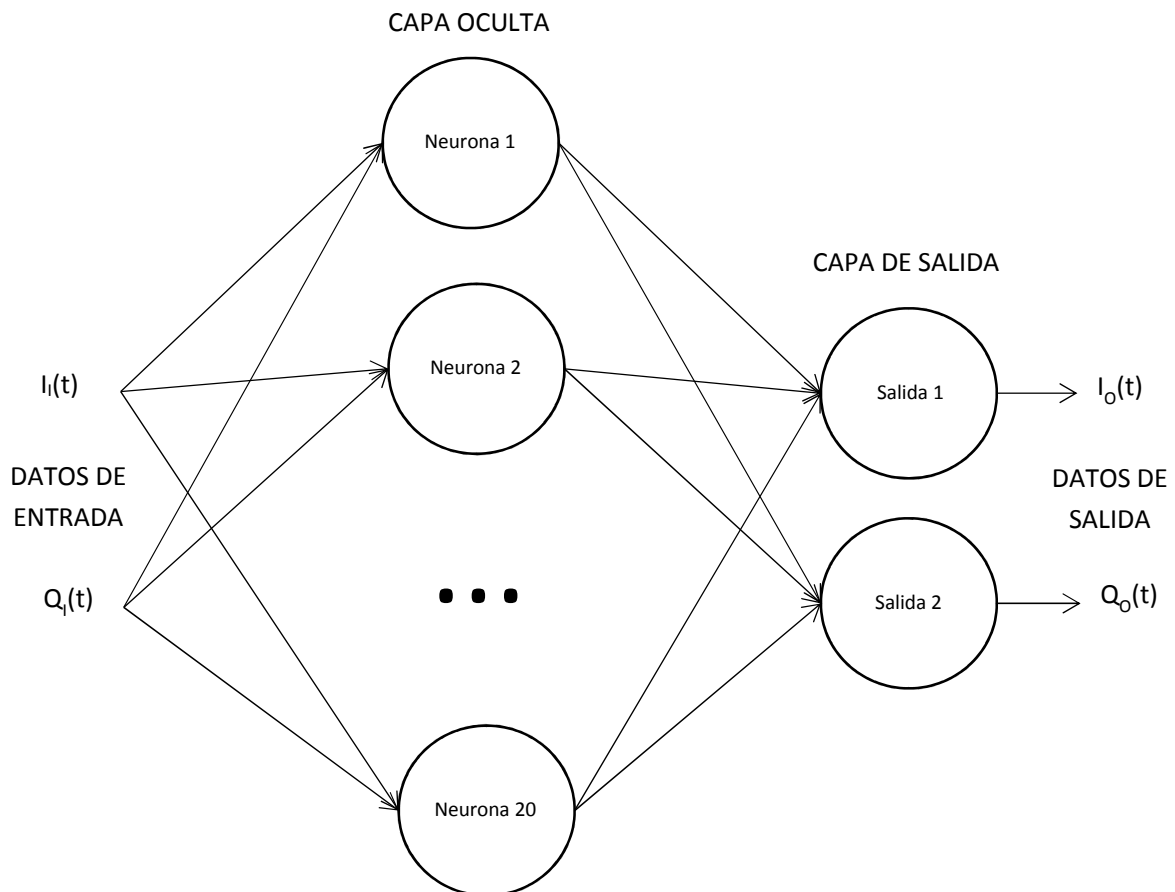


Figura 0.9: Configuración de la red neuronal.

De acuerdo con los resultados mostrados en la Tabla 4.3, la arquitectura MLP propuesta no mejora suficientemente el comportamiento lineal de la potencia de salida del PA LDMOS, por lo que el número de neuronas en la capa oculta debe aumentarse para lograr la mejora de ACP requerida, similar a la del amplificador GaN. Los resultados correspondientes se muestran en la Tabla 4.4. Como se puede ver, una sola capa oculta de la red neuronal no es capaz de lograr una linealización

adecuada para un PA LDMOS. Por lo tanto, se define una capa oculta adicional en la estructura MLP para obtener la mejora ACP esperada (Tabla 4.5).

Tabla 0.3: Mejora de ACP usando una NN de 20 neuronas.

| | GaN | LDMOS |
|---------------------------------------------------|----------|----------|
| Salida a 1dB en punto de compresión (P1dB) | 36.5 dBm | 37.5 dBm |
| Potencia de salida @ 925 MHz | 35 dBm | 36 dBm |
| Eficiencia @ potencia de salida | 50 % | 40 % |
| Mejora ACP | 12 dB | 10.5 dB |

Tabla 0.4: Mejora de ACP variando el número de neuronas para linealizar el PA LDMOS seleccionado.

| Número de neuronas | Mejora ACP |
|--------------------|------------|
| 20 | 10.5 dB |
| 30 | 11 dB |
| 40 o más | 11.2 dB |

Tabla 0.5: Estructuras de red neuronal necesarias para obtener la misma mejora en ACP para los amplificadores LDMOS y GaN seleccionados.

| | Neuronas en capa oculta 1 | Neuronas en capa oculta 2 | Mejora ACP |
|--------------|---------------------------|---------------------------|------------|
| GaN | 20 | - | 12 dB |
| LDMOS | 18 | 6 | 12 dB |

El incremento del número de capas y neuronas ocultas aumenta drásticamente la complejidad de la solución, lo que se puede comparar con el aumento en el orden del modelo polinómico que se mostró anteriormente en la Sección 4.3.

La distorsión previa que se incorpora a la señal de entrada utilizando la técnica basada en MLP agrega un retraso de tiempo en la salida de señal. En el caso del GaN seleccionado, la arquitectura propuesta, que utiliza 20 neuronas en una sola capa oculta, se ha ejecutado en un DSP OMAP L138 [66] a una frecuencia de reloj de 456 MHz, dando lugar a un retraso en la señal de salida de 15 ms (6500 ciclos de reloj). En el caso del LDMOS seleccionado, para la arquitectura propuesta que utiliza 18 neuronas en la primera capa oculta y 6 neuronas en la segunda capa oculta, el número de ciclos de reloj necesarios para calcular la salida de la NN en las mismas condiciones antes mencionadas es 8500, correspondiente a un retraso de tiempo de 20 ms. Por lo tanto, podríamos concluir que, para lograr un retardo de temporización similar, en el caso del PA LDMOS, la frecuencia del DSP debe aumentarse por encima de 610 MHz (Tabla 4.6).

Tabla 0.6: Recursos necesarios para linealizar el PA empleando una red neuronal.

| | GaN | LDMOS |
|-----------------------------------------------------------------------------|---------|---------|
| Ciclos requeridos para la obtención de la salida de red | 6500 | 8500 |
| Frecuencia de trabajo del DSP para obtener la linealización en 15 ms | 456 MHz | 608 MHz |

De este modo, queda demostrada la necesidad de seleccionar la tecnología del amplificador para linealizar correctamente su salida a través de los recursos disponibles. Tendremos que evaluar si éstos son capaces de corregir el amplificador de potencia, teniendo en cuenta que un amplificador GaN es más fácil de linealizar que un amplificador LDMOS, debido básicamente a su transición más suave a la saturación.

4.5. Amplificadores GaAs

En la actualidad, no existen transistores GaN de bajo coste y baja tensión de alimentación, capaces de cubrir las necesidades del mercado de terminales. No obstante, orientado a este segmento del mercado existe una tecnología capaz de obtener similares características de linealidad, la tecnología GaAs. La Tabla 4.7 incorpora las características de los dos amplificadores anteriores junto con las de la tecnología GaAs.

Tabla 0.7: Comparación de la tecnología GaAs frente a LDMOS y GaN.

| | LDMOS | GaN | GaAs |
|--------------------------------------------------------|-----------------|-----------------|-----------------|
| Frecuencia Máxima | 22 GHz | 30 GHz | 30 GHz |
| Densidad de potencia | 2 W/mm | 10 W/mm | 4 W/mm |
| Eficiencia en el P1dB | 60 % | 70 % | 65 % |
| Ancho de banda | 500 MHz | 2500 MHz | 2000 MHz |
| Temperatura máxima | Menor | Mayor | Menor |
| Tensión de ruptura | Menor | Mayor | Menor |
| Tensión máxima de operación | Menor | Mayor | Menor |
| C_{gs} | Mayor | Menor | Menor |
| C_{ds} | Mayor | Menor | Menor |
| R_{in} | Menor | Mayor | Mayor |
| R_{out} | Menor | Mayor | Mayor |
| Potencia máxima de RF | 1.5 kW | 1 kW | 100 W |
| Precio | Menor | Mayor | Medio |
| Robustez frente a desadaptaciones de impedancia | Mayor (65:1) | Menor (20:1) | Media (40:1) |

La principal ventaja de los transistores GaAs es su excelente linealidad, comparable a la de los transistores GaN, unida a su extraordinaria robustez y acompañada de un precio competitivo. Si bien es cierto que las potencias de salida de los transistores GaAs son mucho menores debido sobre todo a las menores tensiones que son capaces de soportar frente a las tecnologías LDMOS y GaN, son precisamente esas bajas tensiones (que solo los LDMOS pueden también alcanzar), unido a su alta linealidad, lo que hacen de esta tecnología una excelente candidata para el mercado de los terminales móviles y portátiles (que hacen uso de tensiones de alimentación de 5 a 15 voltios).

4.6. Selección del amplificador de potencia

Basado en todo lo anterior, podemos fijar que nuestra aplicación tiene tres requisitos que son fundamentales para ayudarnos a seleccionar el transistor de potencia de la etapa de salida:

- Bajo coste, por tratarse de un terminal.
- Baja tensión de alimentación, por tratarse de un terminal.
- Alta linealidad, por tratarse de una modulación TETRA.

Por tanto, podemos descartar la tecnología GaN, ya que no existen transistores en esa tecnología con tensiones de alimentación inferiores a 10 voltios en el rango de frecuencias que nuestra aplicación requiere.

En cuanto a precio, las dos opciones restantes (LDMOS y GaAs) presentan las características que puede verse en la tabla 4.8.

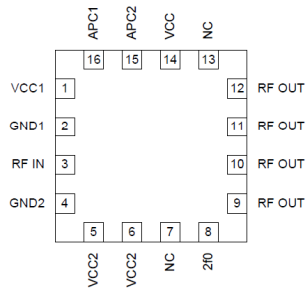
Tabla 0.8: Comparativa entre LDMOS y GaAs.

| Transistor | Tecnología | Precio |
|-------------------|-------------------|---------------|
| PD84006L-E | LDMOS | 2.5 € |
| RF5110G | GaAs | 3.0 € |

Debido a que nuestra aplicación está orientada a un terminal TETRA con requisitos de muy alta linealidad que permitan tener rendimientos elevados y consumos lo más bajos posible, basándonos en el estudio realizado con anterioridad, el dispositivo elegido para ser empleado como amplificador de potencia en el terminal empleará tecnología GaAs. En concreto, el modelo elegido ha sido el RF5110G del fabricante RFMD [\[45\]](#) (Figura 4.10), cuyas características fundamentales son:

- Elevada ganancia, mayor de 30 dB.
- Alto punto de compresión, mayor de 32 dBm.
- Ganancia variable en función de una tensión aplicada a los pines APC1 y APC2, Figura 4.10.
- Amplio rango de frecuencias de trabajo, que posibilita de utilización en distintas bandas, desde 100 MHz hasta 1 GHz.
- Tensión de alimentación baja, de 3 V a 5 V.
- Coste reducido, en torno a 4 €.
- Tamaño reducido: 3x3 mm².

DIAGRAMA DE BLOQUES



ESQUEMÁTICO INTERNO

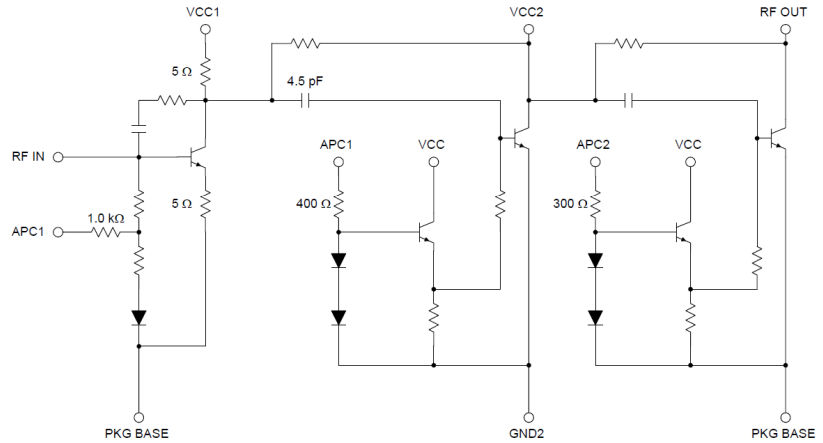


Figura 4.10: Amplificador RF5110G.

Este transistor tiene una gran ventaja frente a los tradicionales transistores LDMOS, que lo hace ideal para aplicaciones en las que la linealidad es crítica, y es que al tratarse de un transistor de Arseniuro de Galio (GaAs), el comportamiento del transistor en la zona de transición entre la zona lineal y la no lineal es (al igual que ocurre con los transistores GaN) mucho más suave que en los transistores LDMOS (Figura 4.11), simplificando como hemos visto con anterioridad el proceso de linealización. El punto de compresión de este transistor nos va a permitir emplearlo como etapa final para un terminal móvil de 1 vatio de potencia, siempre y cuando la red neuronal elegida para linealizarlo sea capaz de disminuir su OBO. Podemos comparar el transistor GaAs elegido con el LDMOS original de un terminal estándar (Tabla 4.9).

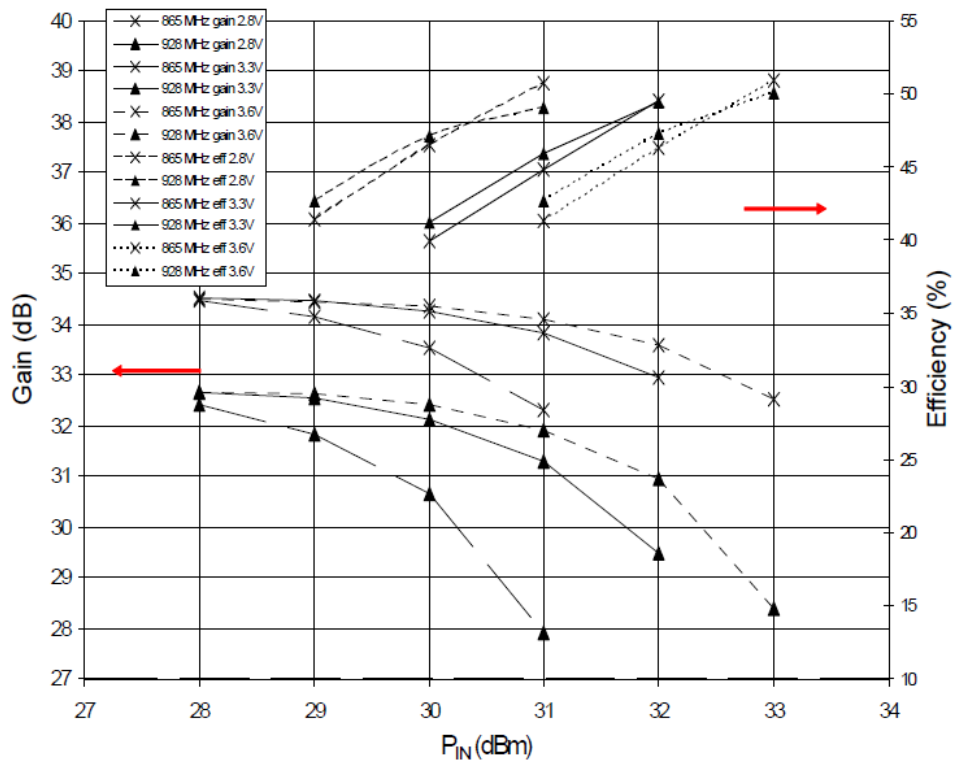


Figura 0.11: Curvas características del transistor RF5110G.

Tabla 0.9: Comparativa entre el amplificador PD84006L-E y el RF5110G.

| | PD84006L-E (LDMOS) | RF5110G (GaAs) |
|---------------------------------|---------------------------|-----------------------|
| Tensión de alimentación | 5-10 V | 2.7-4.8 V |
| Ganancia | 15.5 dB | 34 dB |
| P1dB | 35 dBm | 32.5 dBm |
| ACP TETRA sin linealizar | 37 dB @ Pout = 1 W | 42 dB @ Pout = 1 W |
| Resistencia térmica | 4 °C/W | 25.6 °C/W |
| Rango frecuencial | 740-960 MHz | 150-960 MHz |
| Eficiencia | 54 % | 57 % |
| Tamaño | 5x5 mm | 3x3 mm |
| Precio | 2.5 € | 3 € |

5. LINEALIZACIÓN DEL AMPLIFICADOR DE POTENCIA MEDIANTE REDES NEURONALES

Una vez seleccionada la tecnología (GaAs) y el amplificador de potencia específico (RF5110G), el objetivo va a ser desarrollar un método de linealización de su comportamiento basado en un modelo neuronal que nos permita conseguir potencias de 1 W a la salida del amplificador, cumpliendo los 55 dBc de ACP que exige la normativa TETRA en la banda de 800 MHz, y alimentando el transistor a una tensión de 3.6 V. De esta forma, seremos capaces de obtener un terminal TETRA portátil de ultra bajo coste y de reducidas dimensiones.

5.1. Caracterización del amplificador

En este punto va a llevarse a cabo la caracterización completa del amplificador seleccionado. Analizando su comportamiento antes de linealizar podremos establecer un protocolo de actuación de cara a cómo compensar las diferentes no idealidades del dispositivo.

5.1.1. Punto de compresión y ganancia

Para caracterizar el amplificador, emplearemos su placa de evaluación. Ésta viene por defecto con el amplificador adaptado en la banda de GSM 900, en el margen de frecuencias 880-915 MHz. Sus parámetros característicos se muestran en la tabla 5.1.

Tabla 0.1: Punto de compresión y ganancia de la placa de evaluación a diferentes frecuencias

| V_{cc} = 3.3 V | 806 MHz | 838 MHz | 870 MHz | 880 MHz | 915 MHz |
|-------------------------------|----------------|----------------|----------------|----------------|----------------|
| P1dB (dBm) | 29.1 | 30.8 | 31.4 | 31.3 | 30.9 |
| Ganancia (dB) | 31.9 | 33 | 34.1 | 33.9 | 32.5 |

Podemos observar que en la placa de evaluación empleada el P1dB en 806 MHz es aproximadamente 2.3 dB peor que en 870 MHz, lo cual no es asumible para el desarrollo de nuestro diseño, si queremos obtener un modelo neuronal capaz de cubrir todo el espectro frecuencial de trabajo sin emplear la frecuencia como variable entrada. Por ello, es necesario modificar la placa de evaluación de acuerdo a nuestras frecuencias de interés (806-870 MHz) y obtener una linealidad (P1dB) lo más constante entre los límites de frecuencia de la banda de interés. Para ello, sustituimos los componentes pasivos mostrados en la Figura 5.1, obteniendo así las curvas AM-AM en función de la frecuencia de la Figura 5.2.

Evaluation Board Schematic GSM900 Lumped Element

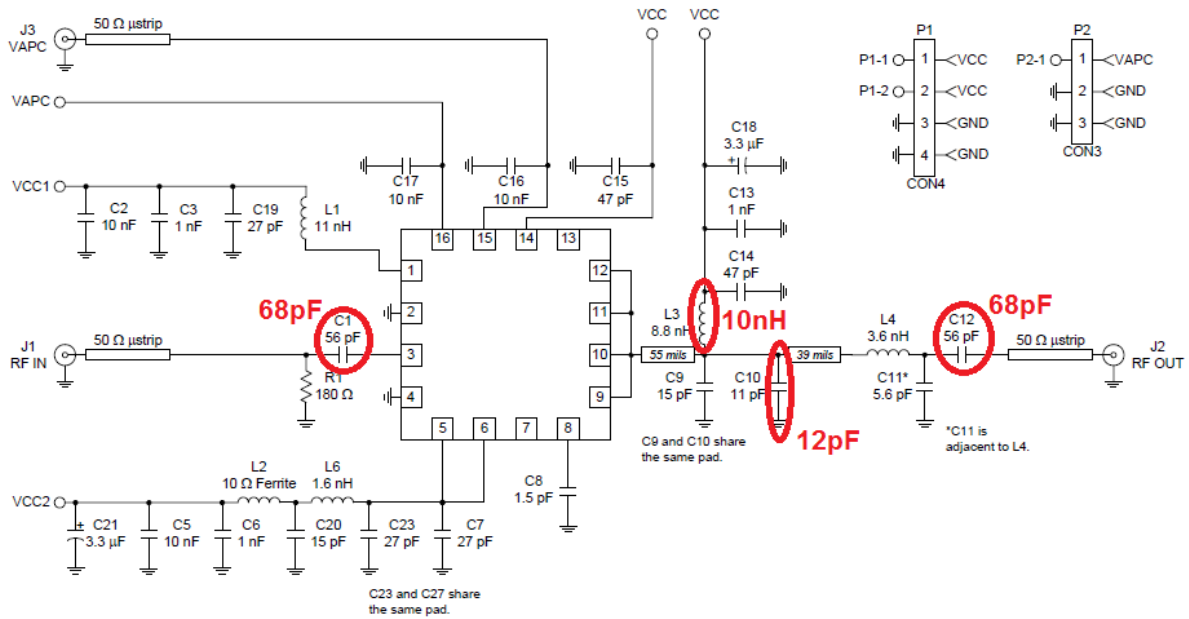


Figura 0.1: Readaptaciones de la placa de evaluación.

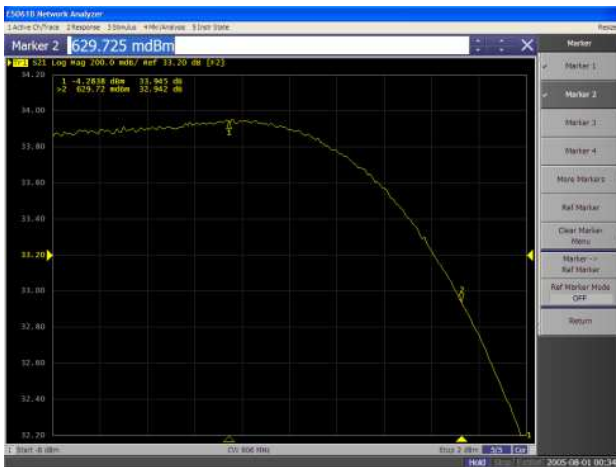


Figura 0.2: Curvas AM-AM de la placa de evaluación adaptada en los límites (arriba) y centro (abajo) de la banda de frecuencias de trabajo.

Las curvas AM-AM nos indican cómo varía la amplitud de la señal de salida del amplificador con la amplitud de su señal de entrada, lo que nos permite determinar el punto de compresión a 1 dB de la señal de salida. La Tabla 5.2 muestra el punto de compresión medido en la placa de evaluación tras las modificaciones indicadas. En cuanto a la ganancia, la Figura 5.3 y la Tabla 5.3 muestran unos valores experimentales adecuados de la ganancia (parámetro S21), en torno a los 34 dB tanto en el centro como en los extremos de la banda.

Tabla 0.2: Punto de compresión medido tras las modificaciones de la placa.

| $V_{cc} = 3.3 \text{ V}$ | 806 MHz | 838 MHz | 870 MHz |
|--------------------------|---------|---------|---------|
| P1dB (dBm) | 30.5 | 31.3 | 31 |

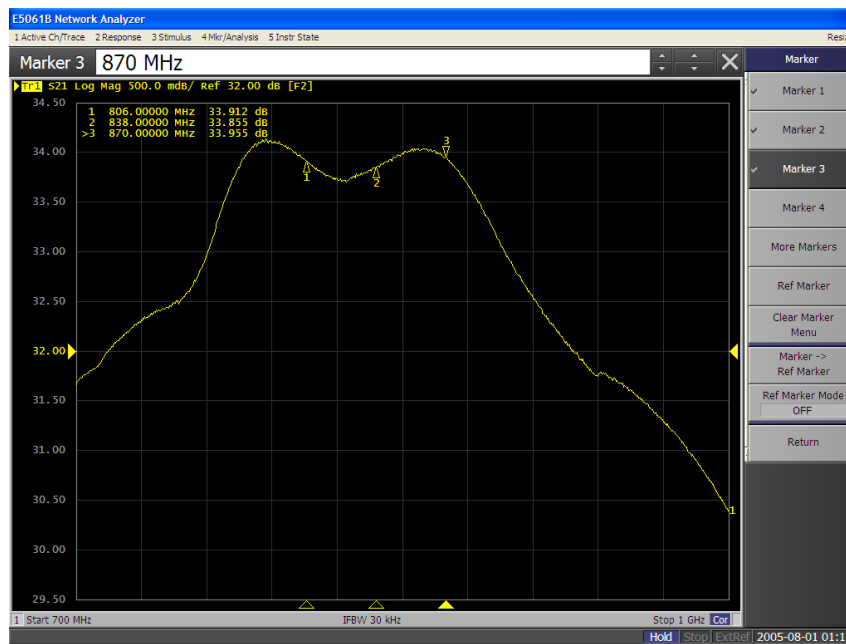


Figura 0.3: Transferencia S21 de la placa de evaluación.

Tabla 0.3: Ganancia experimental del amplificador en los extremos y centro de la banda de frecuencia.

| $V_{cc} = 3.3 \text{ V}$ | 806 MHz | 838 MHz | 870 MHz |
|--------------------------|---------|---------|---------|
| G (dB) | 33.9 | 33.9 | 34 |

Una vez obtenidos los valores de ganancia y el punto de compresión del amplificador, determinaremos sus dependencias con la tensión de alimentación (Tablas 5.4 y 5.5) y con la temperatura (Tabla 5.6).

Tabla 0.4: Punto de compresión (dBm) al variar la tensión de alimentación.

| V_{cc} | 806 MHz | 838 MHz | 870 MHz |
|----------|---------|---------|---------|
| 3 V | 31.4 | 30.4 | 30.1 |
| 3.3 V | 32.3 | 31.3 | 31 |
| 3.6 V | 32.4 | 31.7 | 31.5 |
| 4.2 V | 32.4 | 31.7 | 31.6 |

Tabla 0.5: Ganancia para diferentes tensiones de alimentación (frecuencia = 838 MHz).

| | | | | |
|-----------------------|------|-------|-------|-------|
| V_{cc} | 3 V | 3.3 V | 3.6 V | 4.2 V |
| G (dB) | 33.8 | 33.9 | 33.9 | 40 |

Tabla 0.6: Ganancia y punto de compresión a diferentes temperaturas (frecuencia = 838 MHz, V_{cc} = 3.3 V).

| | | | |
|--------------------|--------|-------|-------|
| Temperatura | -30 °C | 25 °C | 60 °C |
| G (dB) | 34.8 | 33.9 | 33.3 |
| P1dB (dBm) | 31 | 31.3 | 31.3 |

5.1.2. ACP

Tal como hemos indicado anteriormente, el ACP mide la relación entre la cantidad de potencia que un transmisor emite en sus canales adyacentes, respecto a la cantidad de potencia que emite en su propio canal. Es decir, es una medida que nos indica cómo interfiere nuestro transmisor, debido en parte a la no linealidad del PA, fuera de nuestro canal.

El ACP es una medida del transmisor que está directamente ligada con el punto de compresión, ya que cuanto mayor sea este último, menos comportamiento no lineal tendrá el amplificador, y por tanto mejores valores de ACP obtendremos, y viceversa.

El ACP obtenido por el RF5110G sin linealizar se encuentra en torno a 44 dBc, como puede observarse en la Figura 5.4. Al igual que ocurre con el punto de compresión, este parámetro varía con la frecuencia, con la tensión de alimentación y con la temperatura, obteniendo las medidas experimentales que se muestran en las Tablas 5.7, 5.8 y 5.9.

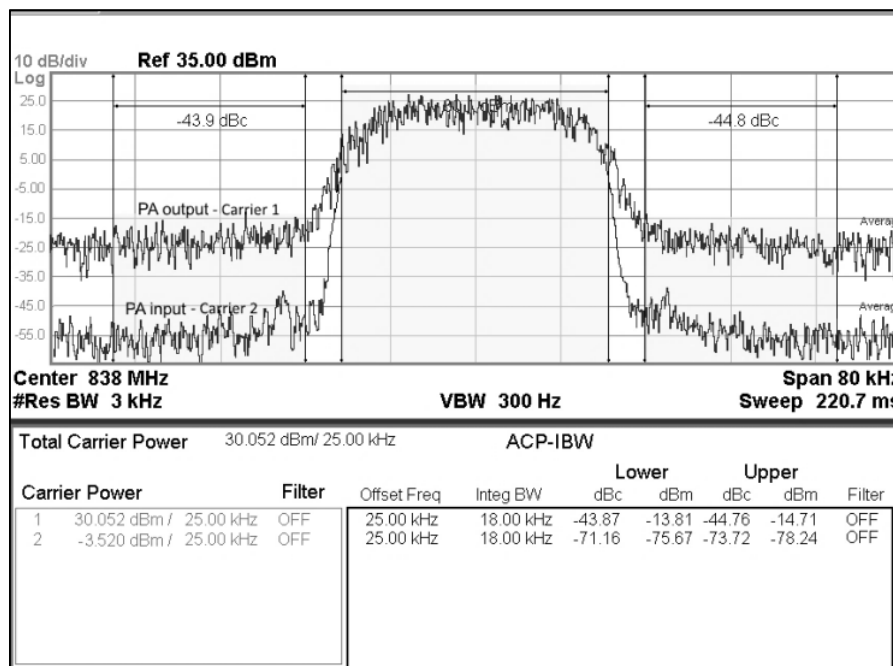


Figura 0.4: ACP del amplificador sin linealizar.

Tabla 0.7: Valores de ACP en función de la frecuencia ($V_{cc} = 3.3 \text{ V}$).

| Frecuencia | 806 MHz | 838 MHz | 870 MHz |
|------------|---------|---------|---------|
| ACP (dBc) | 42 | 44 | 43 |

Tabla 0.8: Valores de ACP en función de la tensión de alimentación.

| V_{cc} | 3 V | 3.3 V | 3.6 V | 4.2 V |
|-----------|-----|-------|-------|-------|
| ACP (dBc) | 43 | 44 | 44.5 | 44.5 |

Tabla 0.9: Valores de ACP en función de la temperatura.

| Temperatura | -30 °C | 25 °C | 60 °C |
|-------------|--------|-------|-------|
| ACP (dBc) | 43 | 44 | 44 |

5.1.3. Error Vector Magnitude (EVM)

La figura 5.5 muestra la curva AM-PM del amplificador RF5110G. Esta curva, nos indica cómo varía la fase de la señal de salida del amplificador conforme varía su potencia de entrada. Si esta variación de la fase de la señal de salida es elevada, nos provocará un aumento significativo de un parámetro característico del transmisor, La magnitud del vector de error o EVM (*Error Vector Magnitude*).

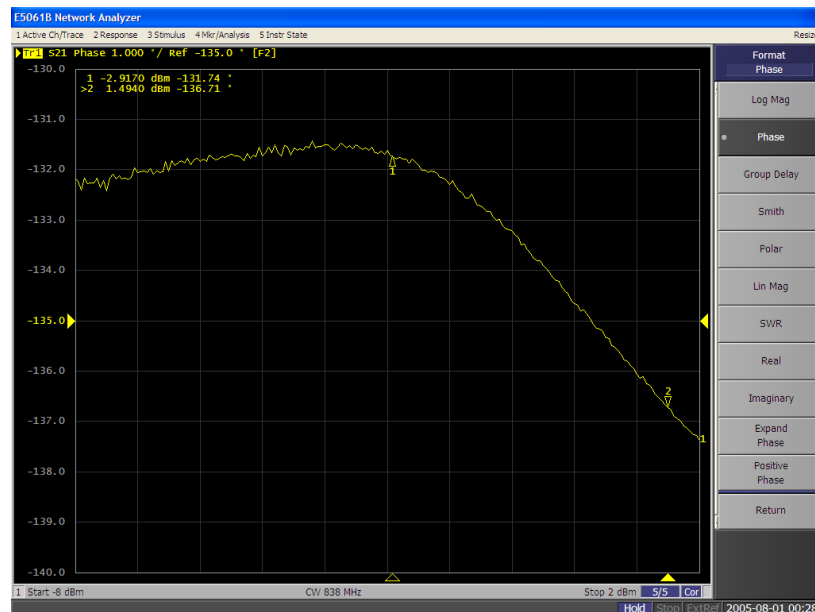


Figura 0.5: Curva AM-PM del amplificador.

El EVM mide la diferencia entre los símbolos reales transmitidos y los símbolos ideales que deberían de haberse recibido. Para ello, se descompone la señal en sus componentes en fase y cuadratura:

$$x(t) = I(t) \cdot \cos(\omega_c t) - Q(t) \cdot \sin(\omega_c t) \quad (5.1)$$

La Figura 5.6 muestra las componentes I y Q de la señal en un diagrama de constelación.

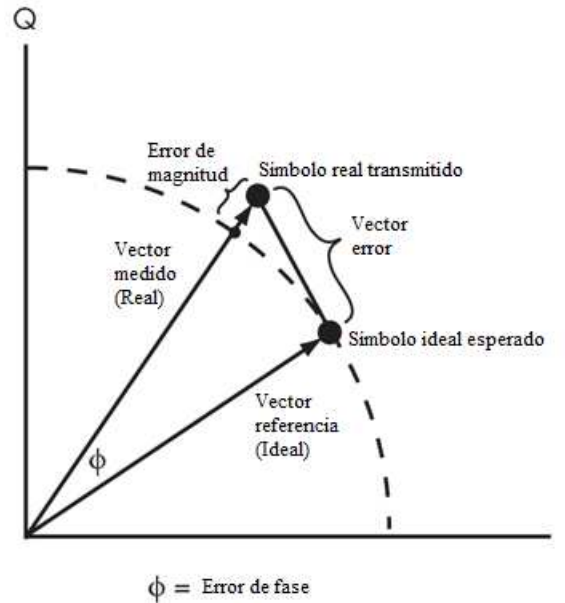


Figura 0.6: Representación gráfica del EVM.

A partir del diagrama, es posible calcular el vector de error $\overrightarrow{P_{error}}$ como:

$$\overrightarrow{P_{error}} = \overrightarrow{P_{medido}} - \overrightarrow{P_{referencia}} \quad (5.2)$$

con $\overrightarrow{P_{referencia}}$ el vector referencia ideal y $\overrightarrow{P_{medido}}$ el vector medido real.

Podemos expresar el EVM como la relación entre la potencia media del vector error y la potencia media del vector referencia ideal:

$$EVM(dB) = 10 \log \left(\frac{P_{error}}{P_{referencia}} \right) \quad (5.3)$$

$$EVM(\%) = \sqrt{\frac{P_{error}}{P_{referencia}}} \times 100\% \quad (5.4)$$

Así como el ACP nos indica el nivel de ruido o interferencia que nuestro transmisor está generando fuera de nuestro canal, el EVM es un indicador del nivel de ruido e interferencia existente en nuestro propio canal. El EVM medido a la salida del amplificador seleccionado se muestra en la Figura 5.7.

El EVM se mantiene constante al variar la frecuencia, la tensión de alimentación y la temperatura, por lo que no se considerará a la hora de optimizar el comportamiento del amplificador, quedando así fuera de este estudio.

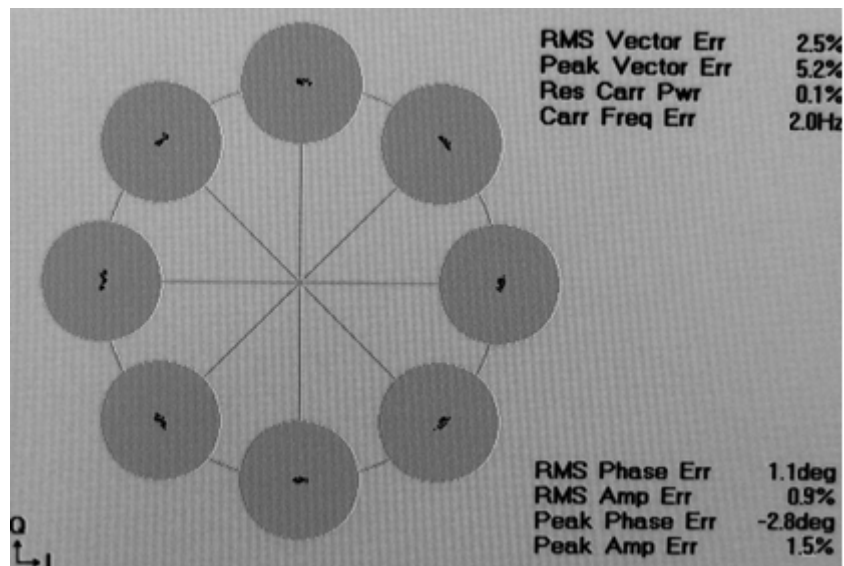


Figura 0.7: EVM del amplificador.

5.2. Implementación de la red neuronal

Por lo general, los métodos de predistorsión aplicados para linealizar un amplificador de potencia requieren elevados recursos computacionales, lo que exige el uso de recursos hardware adicionales como dispositivos programables digitales (*Field-Programmable Gate Arrays*, FPGA), o al menos DSP de altas prestaciones para permitir el procesamiento en el menor tiempo posible (menos ciclos de reloj posibles). Estas soluciones pueden implementarse fácilmente en infraestructuras de telecomunicaciones, que presentan mucho más espacio y posibilidad de consumos elevados que un terminal portátil. Sin embargo, el uso de estas soluciones en terminales aumentaría enormemente su coste, tamaño y consumo, poniendo en peligro su comercialización.

Por ello, la técnica de predistorsión que se implemente en un terminal portátil debe ser eficiente y lo suficientemente simple a nivel computacional como para implementarse en los DSP de bajo coste disponibles en esos terminales, sin requisitos hardware adicionales. Los métodos disponibles actualmente para linealizar amplificadores de potencia de RF en infraestructuras y terminales se muestran en la Figura 5.8, incluido el método de red neuronal para terminales propuesto en esta sección.

La radio troncal terrestre (TETRA) es como ya hemos dicho un estándar de comunicaciones profesional diseñado para su uso en servicios de emergencia, seguridad pública y servicios de transporte. Las características principales de los terminales TETRA son bajo costo, confiabilidad y eficiencia energética. De entre todas las técnicas enumeradas en el Capítulo 2 para aumentar la eficiencia y cumplir con los estándares de telecomunicaciones y extender el rango lineal de la respuesta del amplificador de potencia, el método de linealización más utilizado en TETRA es la técnica de realimentación cartesiana [4-5], mostrada de manera simplificada en la Figura 5.9. Como ya se indicó, en esta técnica la salida del amplificador de potencia se muestrea y compara con la entrada, aplicando ambas señales a un amplificador de error. La necesidad de una ruta de

realimentación, la complejidad del algoritmo de realimentación cartesiana y la gran cantidad de área de placa de circuito impreso requerida para implementar esta solución, dificultan su aplicación en dispositivos compactos de bajo coste. Algunos circuitos integrados de aplicaciones específicas (ASIC) comerciales integran el circuito de realimentación cartesiana y simplifican el diseño, pero aumentan enormemente el precio y hacen que el equipo sea totalmente dependiente del ciclo de vida del ASIC, esto es: no hay alternativas pin a pin y por lo tanto el diseño no está protegido contra la obsolescencia inesperada o fluctuaciones de precios del circuito integrado. A pesar de todo, el método cartesiano sigue siendo el único método utilizado para linealizar amplificadores en dispositivos portátiles, debido a que el resto de métodos propuestos hasta hoy aumentan aún más la complejidad del sistema.

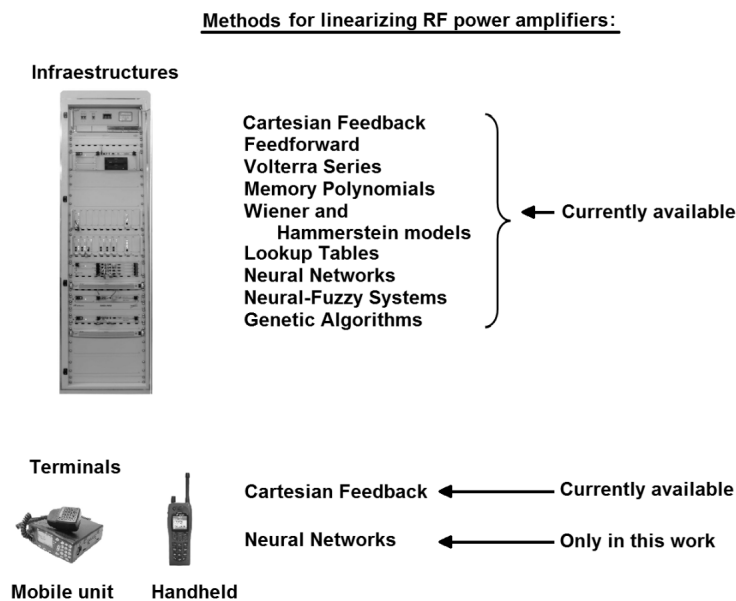


Figura 0.8: Métodos para linealizar amplificadores de RF en infraestructuras y terminales.

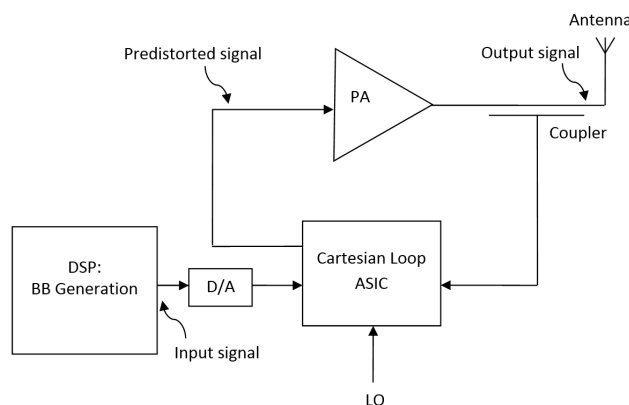


Figura 0.9: Linealización utilizando Lazo Cartesiano.

Para reducir esos inconvenientes del método cartesiano, proponemos la introducción de una red neuronal artificial (ANN) [18-29] para determinar la predistorsión que se agregará a la entrada del amplificador, compensando así la distorsión no lineal introducida por el amplificador de radiofrecuencia (RF) (Figura 2.14), y por tanto reduciendo la potencia de canal adyacente (ACP)

correspondiente, permitiendo transmitir a niveles de potencia de RF más altos utilizando el mismo amplificador, lo que aumenta su eficiencia.

La introducción de una ANN simplificará el hardware y reducirá el coste del terminal comercial TETRA. Para esto, es esencial obtener una arquitectura de red neuronal lo más simple posible, de modo que pueda programarse en el DSP del terminal, sin la necesidad de hardware adicional.

5.2.1. Especificaciones de partida

Para este trabajo, se ha seleccionado un terminal portátil TETRA comercial que opera en la banda 806 MHz – 870 MHz. Tiene un transistor de potencia clásico (PD54003L-E de ST Microelectronics) alimentado a 7.4 V mediante dos celdas de litio de 3.7 V. Para reducir el coste del terminal, ese transistor va a ser sustituido por el amplificador RF5110G de RFMD seleccionado anteriormente, cuyo rango de alimentación es 2.7 – 4.8 V. Por lo tanto, puede ser alimentado por una sola celda de litio. Este amplificador es una selección versátil, adecuada para minimizar el coste del terminal portátil. La Tabla I muestra una comparación entre el transistor clásico PD54003L-E de 7.4 V y el amplificador RF5110GDS seleccionado.

Tabla 0.10: Comparativa entre un transistor clásico de 7.4v y el amplificador RF5110GDS seleccionado

| | RF5110GDS | PD54003L-E |
|-------------------------------------|---------------------|---------------------|
| Ganancia | 34 dB | 18 dB |
| Control variable de ganancia | Sí | No |
| P1dB | 31.5 dBm | 32.5 dBm |
| Vcc | 2.7 - 4.8 V | 5 - 10 V |
| Eff @ P_{out} = 1 W | 35 % | 30 % |
| Encapsulado | 3x3 mm ² | 5x5 mm ² |

El modelo de amplificador seleccionado ha sido expuesto a un proceso de envejecimiento prematuro, consistente en una semana de transmisión continua a una potencia 31dBm y a una temperatura constante de 60 grados Centígrados. Se observa que tras este proceso tanto la ganancia como el P1dB del amplificador se mantienen constantes. Por lo tanto, la función de no linealidad se va a mantener y podemos dar por hecho que el envejecimiento no va a deteriorar la corrección aplicada por la red neuronal.

5.2.2. Consideraciones para la implementación de la red neuronal

El proceso para obtener una red neuronal adecuada requiere los siguientes pasos:

- Captura de conjuntos de datos para el entrenamiento y la verificación de la red.
- Configuración de la red neuronal (número de neuronas y capas, funciones de entrenamiento, funciones de transferencia, funciones de estimación de rendimiento).
- Entrenamiento de la red minimizando el error.
- Verificación de la capacidad de generalización.

5.2.2.1. Captura de datos

Una de las consideraciones más importantes relacionadas con las redes neuronales es la adquisición de un conjunto adecuado de datos para su entrenamiento y prueba.

La Figura 5.10 muestra el sistema de adquisición desarrollado para obtener un conjunto adecuado de datos experimentales para ser utilizados en el sistema de linealización. Un generador de señal vectorial Agilent ESG E4438C proporciona la señal de entrada de RF al amplificador de acuerdo con las señales IQ definidas previamente con Matlab. La señal de salida TETRA del amplificador se demodula utilizando un analizador de señal PXA Agilent N9030A, obteniendo los vectores I y Q correspondientes que se compararán con las señales IQ de entrada:

$$o(t) = I(t) * \cos(\omega_c t) - Q(t) * \sin(\omega_c t) \quad (5.5)$$

donde $o(t)$ es la señal de RF, $I(t)$ y $Q(t)$ son las componentes de la banda base de fase y cuadratura, y ω_c es la frecuencia angular de la portadora de RF.

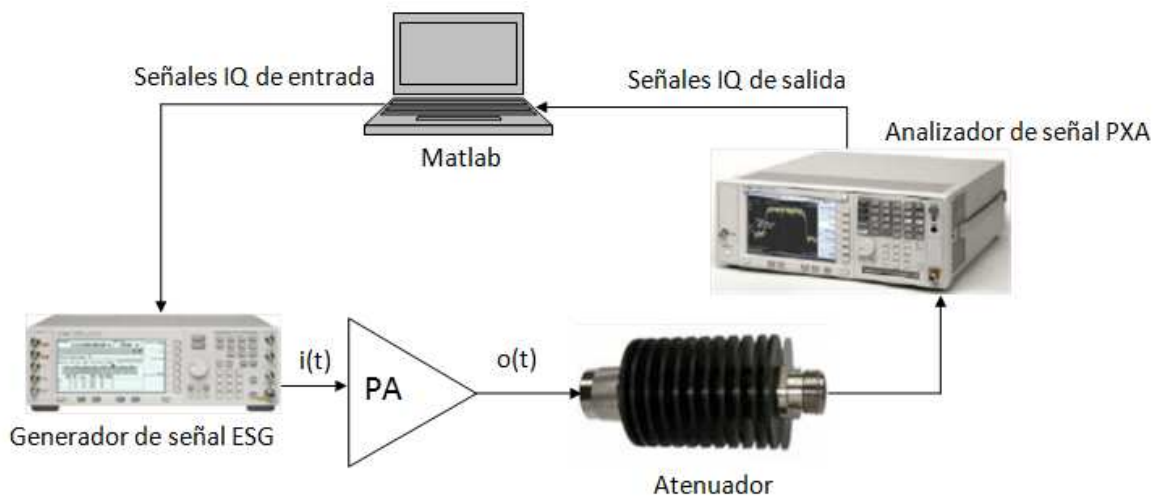


Figura 0.9: Sistema de captura de datos.

Los datos de entrada deben ser lo más representativos del espacio problema, de manera que permitan cubrir todas las entradas posibles [39]. En este caso, seleccionamos 200 señales T1 TETRA, cada una de las cuales consta de 18 tramas. Cada trama está compuesta por tres bloques. Las tramas 1 a 17 están compuestas por el mismo *burst* normal, mientras que la trama 18 está compuesta por un *burst* de sincronización. El tamaño total de la señal de entrada es de 18360 bits. La generación y estructura de la señal T1 se muestra en [41].

El conjunto de datos que se recopilará será la salida del amplificador de potencia utilizando la señal T1 como entrada, en los siguientes rangos de condiciones de trabajo diferentes:

- Frecuencia: de 806 MHz a 870 MHz.
- Tensión de alimentación: de 2.7 a 4.8 V.
- Temperatura: de -30 °C a 60 °C.

Los cambios en el comportamiento del PA debido a variaciones en la frecuencia, la tensión de alimentación y la temperatura a lo largo de estos rangos, hacen necesaria una captura de datos adecuada que los cubra y que permita un entrenamiento de la red preciso, de modo que pueda ser capaz de responder de manera correcta a todas las señales de entrada. Sin embargo, para reducir la complejidad del sistema, se debe realizar una selección adecuada de los conjuntos de datos mediante un muestreo adecuado. En nuestro caso, los valores seleccionados son:

- Selección de frecuencias: 806, 816, 827, 838, 847, 859, 870 MHz.
- Valores de tensión de alimentación: 2.7, 3.0, 3.3, 3.6, 3.9, 4.2, 4.5, 4.8 V.
- Temperatura de operación: -30, 25, 60 °C.

Cuanto más datos de entrada se usen para el entrenamiento (más muestras a lo largo de los tres rangos completos), mejor funcionará la red neuronal para las señales de entrada a lo largo de los rangos de frecuencia, tensión de alimentación y temperatura. Sin embargo, esto hará más difícil la convergencia hacia una configuración de red precisa. Como se verá, para evitar esto hemos dividido el problema completo en tres más simples (uno para la frecuencia, otro para la tensión de alimentación y otro para la temperatura), reduciendo así la complejidad total. Primero se seleccionará una arquitectura de red neuronal para compensar las no linealidades del PA en condiciones nominales de trabajo, luego se compensarán el resto de efectos no deseados.

5.2.2.2. Configuración de la red neuronal

Como el objetivo de este trabajo es integrar un sistema de linealización de amplificador de potencia basado en una ANN en un terminal portátil TETRA de bajo coste, se debe alcanzar un compromiso entre eficiencia, complejidad del sistema y área ocupada. Por lo tanto, es necesario seleccionar el tamaño mínimo de la red neuronal que permita cumplir con los requisitos ACP TETRA. Para ello, el diseño de la red neuronal se ha llevado a cabo inicialmente mediante Matlab *Neural Network Toolbox* [55]. Para optimizar el proceso de entrenamiento, se han probado diversos esquemas [39]:

Respecto a funciones de entrenamiento:

- Propagación de gradiente conjugado escalado (SCG).
- Descenso de gradiente con impulso y velocidad de aprendizaje adaptativa de propagación hacia atrás (GDX).
- Levenberg-Marquardt backpropagation (LM).
- Backpropagation de regularización bayesiana (BR).

En cuanto a funciones de transferencia:

- Función de transferencia sigmoidea tangente hiperbólica (tanh).
- Función de transferencia lineal (lineal).

- Función de transferencia log-sigmoide (logística).

Finalmente, funciones de estimación de rendimiento:

- Función de rendimiento de error normalizado al cuadrado medio (MSE).
- Función de rendimiento de error de suma cuadrada (SSE).
- Función de rendimiento de error absoluto medio (MAE).

5.2.2.3. Entrenamiento y su objetivo

Como se puede ver en la Figura 5.11A, si consideramos que la función de transferencia del PA es $A \cdot h(t)$, donde A es la ganancia constante y $h(t)$ representa la no linealidad, la señal de salida de RF viene dada por:

$$o(t) = A \cdot h(t) \cdot I(t) \quad (5.6)$$

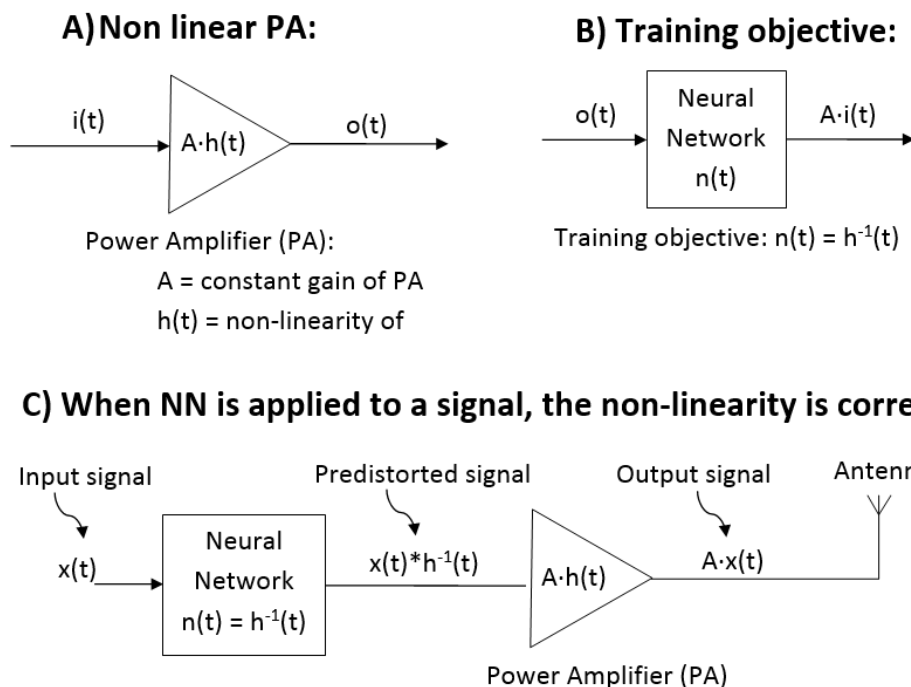


Figura 0.10: Objetivo del entrenamiento de la red neuronal.

El objetivo del proceso de entrenamiento (Figura 5.11B) es calcular el conjunto de pesos de la red neuronal que compensa el efecto de $h(t)$, de modo que para una entrada $o(t)$ la red proporciona una salida de señal más cercana a $A \cdot i(t)$, o dicho de otro modo, la función de transferencia de la red neuronal $n(t)$ debe ser lo más similar posible a $h^{-1}(t)$ (Figura 5.11C).

Para lograr este objetivo, utilizamos los diferentes conjuntos de datos, que consisten en señales de fase y cuadratura previamente capturadas. Estos conjuntos de datos están compuestos por las señales de salida del PA no linealizado, $o(t)$, y las señales de salida del PA idealmente lineales, $A \cdot i(t)$. El resultado obtenido de este proceso de entrenamiento será el conjunto de pesos de la red neuronal que mejor se ajuste al objetivo $n(t) = h^{-1}(t)$, minimizando así el error de entrenamiento.

5.2.2.4. Verificación de la capacidad de generalización

Una vez que la red se ha configurado correctamente, minimizando el error de entrenamiento, su capacidad de generalización se verifica utilizando 100 nuevos patrones TETRA diferentes [41], no utilizados en el proceso de entrenamiento: PN9 (9 bits *Pseudorandom Number Sequence*, PNS), PN11 (PNS de 11 bits), PN15 (PNS de 15 bits), PN20 (PNS de 20 bits), PN23 (PNS de 23 bits), SCH (*Synchronization Channel Sequence*) y TCH (*Traffic Channel Sequence*).

5.2.3. Desarrollo de la red neural bajo condiciones de trabajo nominales

Antes de implementar la ANN en el terminal portátil TETRA, es necesario verificar que la arquitectura seleccionada cumpla con los requisitos previamente definidos. Para este propósito, las señales IQ predistorcionadas se generan usando Matlab y se envían al amplificador de potencia a través del generador de señal vectorial E4438C, que puede configurarse como un generador arbitrario, proporcionando señales de RF moduladas a partir de las señales IQ correspondientes. Se han probado algunas configuraciones ANN diferentes para seleccionar la arquitectura más adecuada que minimice el ACP. Los resultados presentados en esta sección son valores promedio de 10 casos de entrenamiento diferentes.

La Tabla 5.11 muestra el efecto de variar la función de entrenamiento cuando se usa una sola capa oculta que consta de 20 neuronas. Como se puede apreciar, los algoritmos de primer orden más simples SCG y GDX no pueden proporcionar un valor de ACP que cumpla con el estándar, mientras que los métodos *Bayesian Regularization* (BR) y *Levenberg-Marquardt* (LM) sí lo hacen. Por otro lado, la complejidad adicional del algoritmo BR en comparación con el LM clásico no mejora los resultados obtenidos.

Tabla 0.11: ACP al variar la función de entrenamiento. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; $V_{control} = 2.65$ V.

| Función de entrenamiento | ACP ($P_{out} = 30$ dBm) |
|--------------------------|---------------------------|
| SCG | 45 dBc |
| GDX | 34 dBc |
| LM | 57 dBc |
| BR | 55.5 dBc |

El algoritmo *Levenberg-Marquardt* es el que obtiene mejores resultados. Este algoritmo es uno de los más rápidos para entrenar redes neuronales *feedforward* de complejidad moderada (hasta varios cientos de pesos), dado que utiliza la aproximación a la matriz de Hesse:

$$\mathbf{H} = \mathbf{J}^T \mathbf{J} \quad (5.7)$$

donde J es la matriz jacobiana que contiene las primeras derivadas de los errores de la red neuronal con respecto a los pesos y bias.

La Tabla 5.12 muestra los resultados obtenidos usando las diferentes funciones de rendimiento aplicadas a una red neuronal con la configuración mencionada anteriormente, entrenada usando el algoritmo Levenberg-Marquardt (LM) [39]:

$$MSE = \frac{1}{N} \sum_{i=1}^N (y_i - \hat{y}_i)^2 \quad (5.8)$$

$$MAE = \frac{1}{N} \sum_{i=1}^N |y_i - \hat{y}_i| \quad (5.9)$$

$$SSE = \sum_{i=1}^N (y_i - \hat{y}_i)^2 \quad (5.10)$$

donde y_i es el resultado real esperado e \hat{y}_i es la predicción del modelo.

Tabla 0.12: ACP al variar la función de rendimiento. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; $V_{control} = 2.65$ V.

| Función de rendimiento | ACP ($P_{out} = 30$ dBm) |
|-------------------------------|--------------------------------------------|
| MSE | 57.0 dBc |
| SSE | 56.8 dBc |
| MAE | 52.0 dBc |

El método MAE se comporta mejor que los métodos MSE y SSE sólo en entornos ruidosos, donde las predicciones pueden ser poco fiables y presentar errores elevados. Dado que este no es el caso, observamos que los mejores resultados se obtienen minimizando la función MSE.

La Tabla 5.13 muestra el efecto de variar la función de transferencia (Figura 5.12) tanto de la capa oculta como de la capa de salida en la misma red, usando el entrenamiento LM y la función de rendimiento de error cuadrático medio (MSE). Para un análisis más general, se han probado redes neuronales utilizando diferentes funciones de transferencia en cada capa. Como era de esperar, las arquitecturas de red que utilizan funciones lineales en las neuronas ocultas proporcionan los peores resultados, mientras que aquellas arquitecturas donde la tangente hiperbólica es la función de salida oculta proporcionan los mejores resultados.

Tabla 0.13: ACP al variar la función de transferencia. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; $V_{control} = 2.65$ V.

| Funciones de transferencia (hidden/output layers) | | ACP ($P_{out} = 30$ dBm) |
|----------------------------------------------------------|---------------|--------------------------------------------|
| Linear | Linear | 47 dBc |
| Logistic | Linear | 52 dBc |
| Tanh | Linear | 57 dBc |
| Linear | Logistic | 32 dBc |
| Linear | Tanh | 34 dBc |
| Logistic | Tanh | 56 dBc |
| Tanh | Tanh | 56.5 dBc |

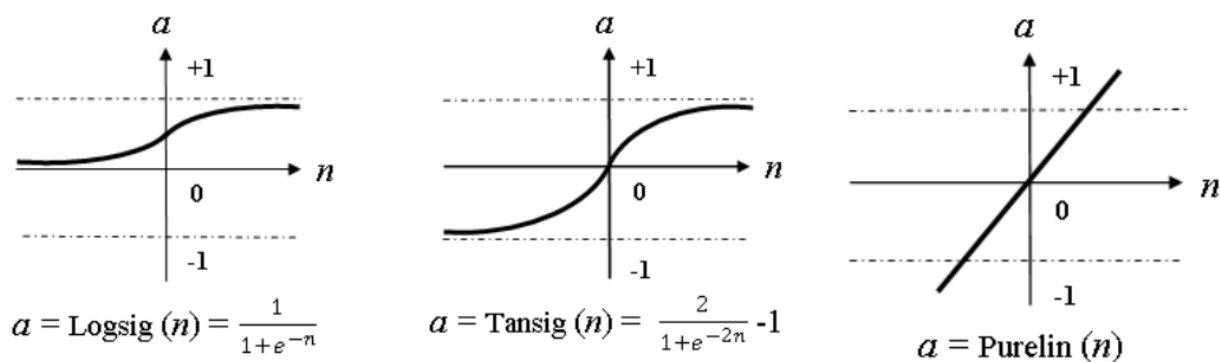


Figura 0.11: Funciones de transferencia.

Finalmente, la tabla 5.14 muestra las diferentes arquitecturas probadas y sus resultados correspondientes cuando se utilizan la función de entrenamiento LM, la función de rendimiento MSE y las funciones de transferencia de tangente hiperbólica (capa oculta) y lineal (capa de salida).

Tabla 0.14: ACP al variar el número de capas y de neuronas. Condiciones: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{\text{supply}} = 3.3 \text{ V}$; $V_{\text{control}} = 2.65 \text{ V}$.

| Number of hidden layers and neurons | ACP ($P_{\text{out}} = 30 \text{ dBm}$) |
|--------------------------------------------|-------------------------------------------|
| 1 – 5 | 49 dBc |
| 1 - 10 | 54 dBc |
| 1 - 15 | 55.5 dBc |
| 1 - 16 | 55.8 dBc |
| 1 - 17 | 56 dBc |
| 1 - 18 | 56.4 dBc |
| 1 – 19 | 56.6 dBc |
| 1 - 20 | 57 dBc |
| 1 – 30 | 57.2 dBc |
| 2 - 20 (1st hidden), 10 (2 nd) | 57.3 dBc |

Debido a que el límite de ACP en el estándar TETRA es de 55 dBc, es aconsejable seleccionar una arquitectura que ofrezca un valor más amplio, compensando así las posibles tolerancias en el amplificador. Además, debe tenerse en cuenta que los valores de ACP se dan en una escala logarítmica de dBc, de modo que una diferencia de 1.5 dBc (como es el caso en las arquitecturas 1-15 y 1-20, ver Tabla 5.14) representa un factor lineal de alrededor de 1.4.

De acuerdo con los resultados mostrados en las Tablas 5.11 a 5.14, una ANN que cumpla con los requisitos antes mencionados consistirá en una capa oculta con 20 neuronas que trabajen con una función de salida tangente hiperbólica, función lineal en la capa de salida, usando el algoritmo Levenberg-Marquardt en el proceso de entrenamiento con función de rendimiento MSE. La red neuronal resultante se muestra en la Figura 5.13.

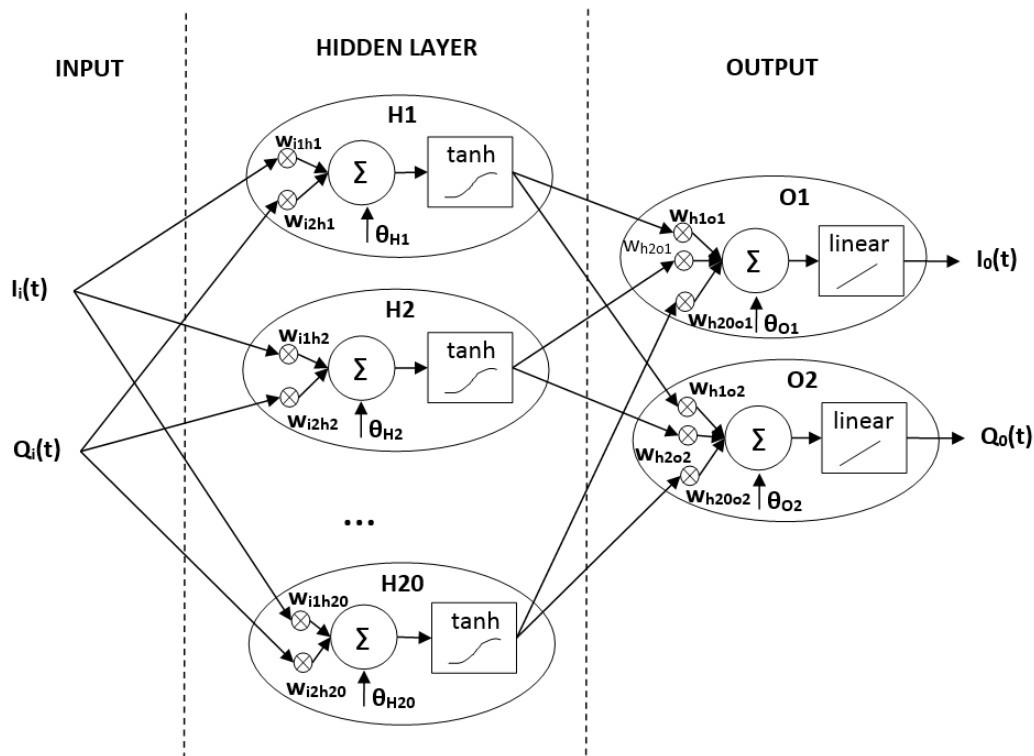


Figura 0.12: Configuración de la red neuronal seleccionada.

El número de pesos de la red final será de 102, lo que es totalmente asumible permitiendo introducir el modelo neuronal en el DSP del terminal portátil.

Durante el entrenamiento de la red escogida, el algoritmo de Levenberg-Marquardt actualiza los pesos (w) de la red neuronal de acuerdo con:

$$w_{K+1} = w_K - [J^T J + \mu I]^{-1} J^T e \quad (5.11)$$

donde J es la matriz jacobiana (ecuación 5.7) que contiene las primeras derivadas de los errores de la red con respecto a los pesos y sesgos, I es la matriz de identidad y e es un vector de errores de la red (MSE en este caso). El valor escalar de μ es variable, y disminuye después de cada paso exitoso (reducción de MSE), aumentando sólo cuando un paso tentativo aumenta el valor de MSE. De esta manera, la función de rendimiento siempre se reduce en cada iteración del algoritmo. Así pues, el gradiente puede calcularse como:

$$\Delta = J^T e \quad (5.8)$$

La evolución del gradiente y μ a lo largo del tiempo se puede ver en la Figura 5.14.

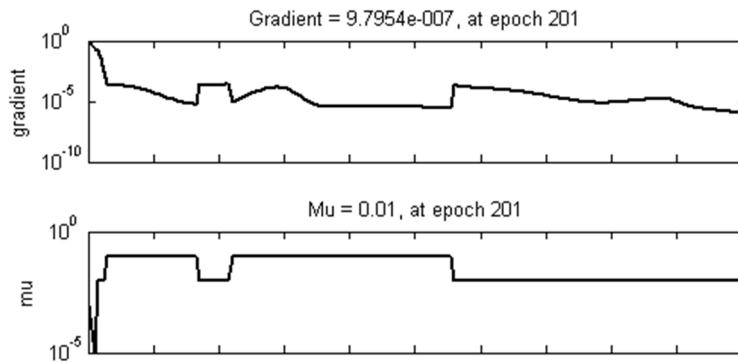


Figura 0.13: Evolución en el tiempo del gradiente y de μ para una configuración ANN 1-20-1.

Durante el proceso de entrenamiento, el rendimiento de la red evoluciona de acuerdo con la Figura 5.15. El mejor rendimiento de entrenamiento obtenido con estas condiciones fue $2.18 \cdot 10^{-4}$, con un gradiente mínimo de $9.8 \cdot 10^{-7}$. Los datos utilizados para el entrenamiento están compuestos por 160 señales T1 (80% del conjunto de datos), mientras que la prueba del rendimiento de la red se calcula utilizando las 40 señales T1 restantes (20% del conjunto de datos).

La Figura 5.16 muestra el gráfico de regresión, comparando la salida real de la red con la salida deseada (objetivo). En algunas ocasiones se puede obtener un valor MSE reducido con numerosos ejemplos de entrenamiento muy mal ajustados (siempre que el resto tenga un error mucho menor), lo que lleva a un mal ajuste. Esta cifra es de particular relevancia, ya que muestra que el bajo MSE alcanzado corresponde a una buena coincidencia para el conjunto de datos completo.

En estas condiciones, el ACP alcanzado es de 57 dBc (Tabla 5.15), cumpliendo el límite estándar TETRA de 55 dBc [41]. De esta manera, el ACP del amplificador de potencia logra una mejora de 13 dB, en comparación con el amplificador sin una técnica de linealización.

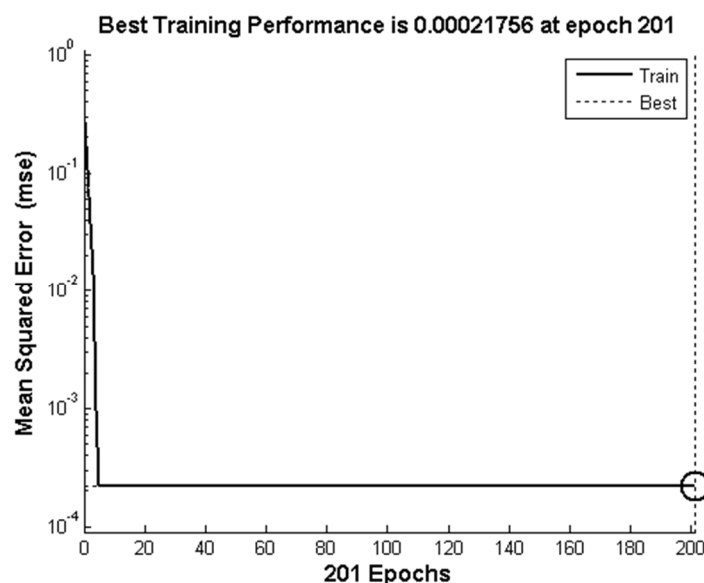


Figura 0.145: Rendimiento en el tiempo para una ANN 1-20-1. El mejor valor de MSE se obtiene después de 200 iteraciones.

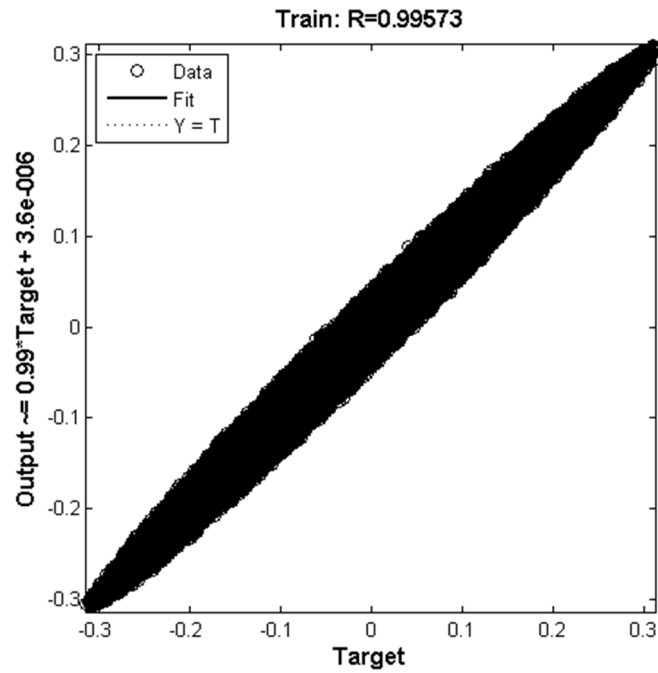


Figura 0.15: Gráfico de regresión después de la convergencia de la red (una vez se ha alcanzado el MSE máximo permitido).

Tabla 0.15: ACP y EVM obtenidos para diferentes patrones.

| | T1 | PN9 | PN11 | PN15 | PN20 | PN23 | SCH | TCH |
|-----------|-----|------|------|------|------|------|-----|-----|
| EVM (%) | 2.3 | 2.2 | 2.2 | 2.2 | 2.2 | 2.2 | 2.3 | 2.3 |
| ACP (dBc) | 57 | 57.2 | 57.2 | 57.2 | 57.1 | 57.1 | 57 | 57 |

5.2.4. Técnicas de compensación frente a cambios en las condiciones de trabajo

El método del lazo cartesiano tiene un circuito de realimentación que permite corregir la no linealidad del PA incluso cuando cambian las condiciones externas. Sin embargo, nuestra solución para reducir costes no tiene ningún circuito de realimentación y, por lo tanto, cuando (Figura 5.17) la frecuencia de transmisión, el voltaje de alimentación, la temperatura de operación o la potencia de salida cambian (la mayoría de los terminales TETRA permiten transmitir a dos niveles de potencia distintos: nivel alto (30 dBm) y bajo (15 dBm)), el amplificador de potencia altera su función de transferencia (Figura 5.18), reduciendo así la eficiencia del sistema propuesto y también la mejora de ACP obtenida. Estos efectos se muestran en las Tablas 5.16 a 5.19, aplicando la arquitectura obtenida al conjunto de datos de validación previamente generado.

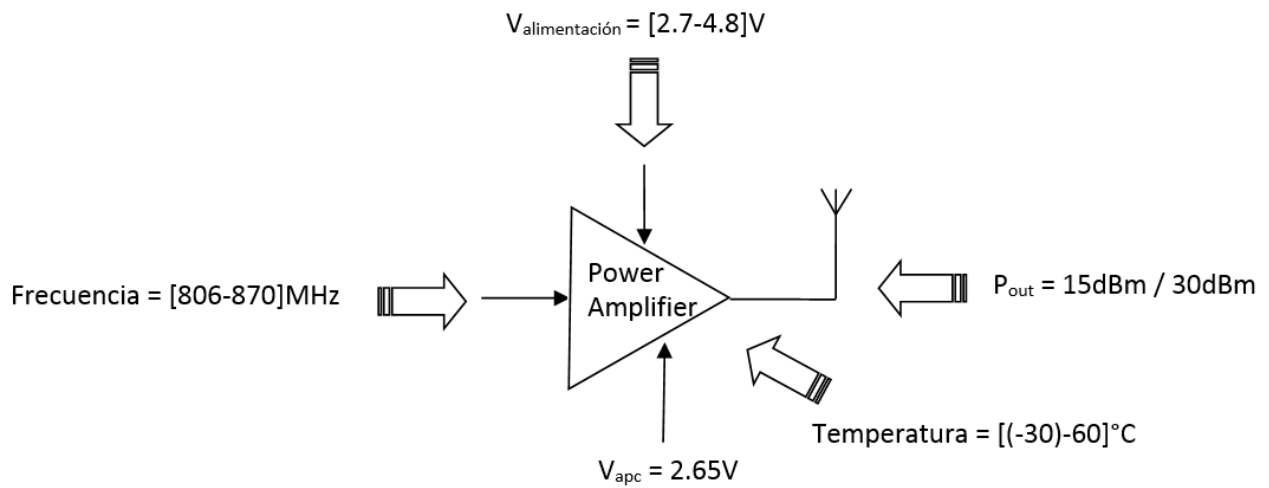


Figura 0.16: Variación de condiciones externas del amplificador de potencia.

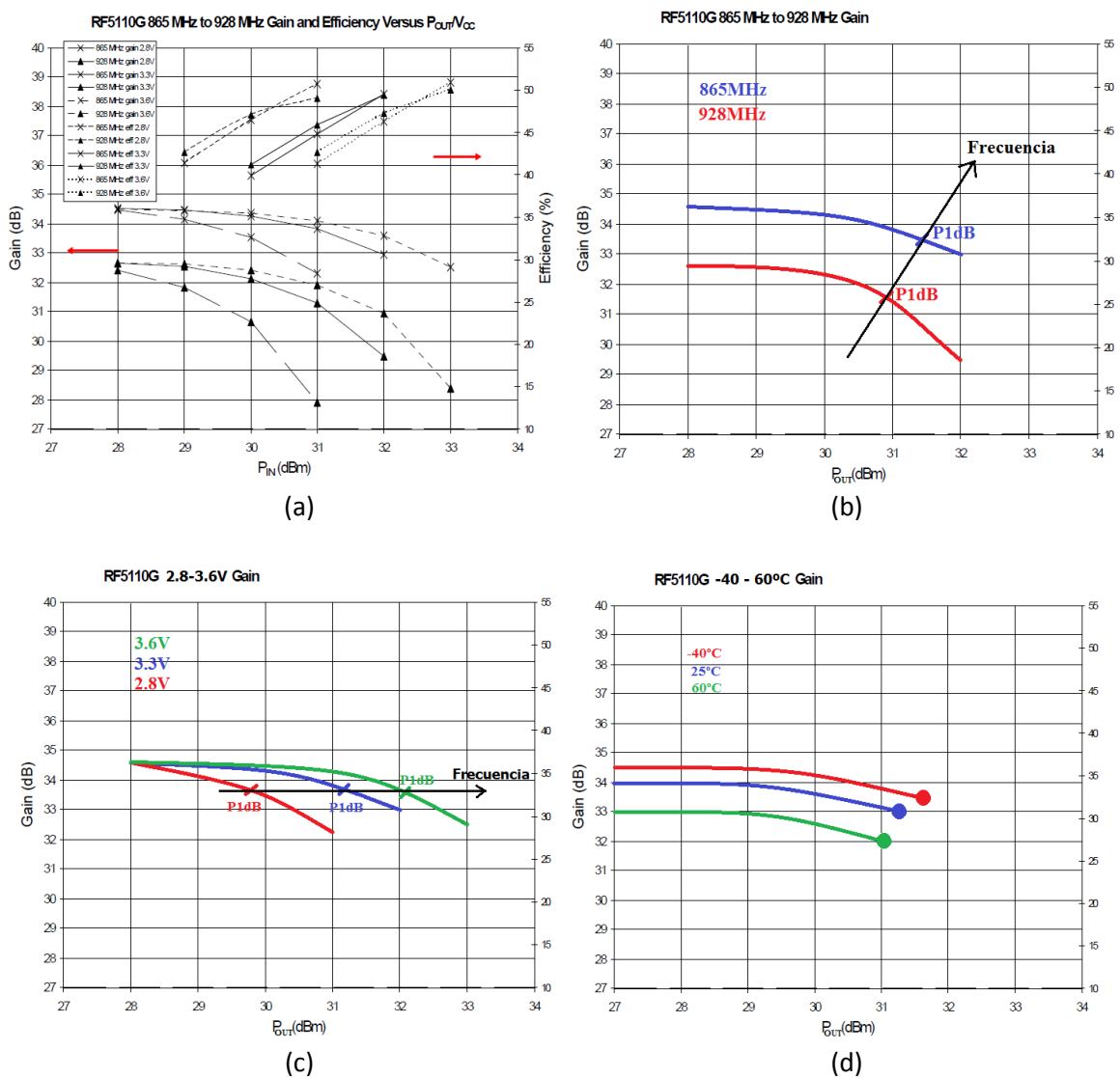


Figura 0.17: Variación de la curva de ganancia del amplificador RF5110G al variar (a) la potencia de salida; (b) la frecuencia; (c) la tensión de alimentación; (d) la temperatura.

Tabla 0.16: ACP vs Frecuencia. Condiciones experimentales: Temperatura = 25 °C; $V_{supply} = 3.3$ v; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V.

| Frecuencia | ACP con linealización, sin compensación de f | Límite de ACP del estándar TETRA |
|------------|----------------------------------------------|----------------------------------|
| 806 MHz | 49.5 dBc | 55 dBc |
| 838 MHz | 57 dBc | 55 dBc |
| 870 MHz | 54 dBc | 55dBc |

Tabla 0.17: ACP vs Tensión de alimentación. Condiciones experimentales: Temperatura = 25 °C; Frecuencia = 838 MHz; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V.

| V_{supply} | ACP con linealización, sin compensación de V_{supply} | Límite de ACP del estándar TETRA |
|--------------|---------------------------------------------------------|----------------------------------|
| 2.7 V | 42 dBc | 55 dBc |
| 3 V | 47 dBc | 55 dBc |
| 3.3 V | 57 dBc | 55 dBc |
| 3.6 V | 47 dBc | 55 dBc |
| 3.9 V | 42 dBc | 55 dBc |
| 4.2 V | 41 dBc | 55 dBc |
| 4.5 V | 38 dBc | 55 dBc |
| 4.8 V | 35 dBc | 55 dBc |

Tabla 0.18: ACP vs Temperatura. Condiciones experimentales: Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V.

| Temperatura | ACP con linealización, sin compensación de T | Límite de ACP del estándar TETRA |
|-------------|----------------------------------------------|----------------------------------|
| -30 °C | 44 dBc | 45 dBc |
| 25 °C | 57 dBc | 55 dBc |
| 60 °C | 53 dBc | 45 dBc |

Tabla 0.19: ACP vs Potencia de salida. Condiciones experimentales: Frecuencia = 838 MHz; $V_{supply} = 3.3$ V; Temperatura = 25 °C; $V_{control} = 2.65$ V.

| Potencia de salida | ACP medido | Límite de ACP del estándar TETRA |
|--------------------|------------|----------------------------------|
| 15 dBm | 43 dBc | 55 dBc |
| 30 dBm | 57 dBc | 55 dBc |

Para solucionar estos efectos, una posible solución sería añadir a la red neuronal anterior tres entradas, correspondientes a la frecuencia, a la tensión de alimentación y a la temperatura, de modo que la red neuronal variase sus coeficientes al variar cualquiera de estas tres entradas. No obstante, incrementaríamos drásticamente la complejidad y el tamaño de la red neuronal, lo cual nos llevaría a replantearnos la viabilidad de su introducción en el DSP del terminal, el cual debido a su coste reducido presenta unas prestaciones limitadas en cuanto a capacidad de procesamiento. De forma orientativa, para poder introducir las tres nuevas variables en la red neuronal sería

necesario aumentar el número de neuronas de la capa oculta al menos a 35, lo cual conllevaría un incremento computacional que supondría duplicar el tiempo de cálculo de la salida de la red neuronal por parte del DSP (Tabla 5.20).

Tabla 0.20: Comparación del coste computacional si se incorpora al procesamiento de la red las compensaciones de frecuencia, tensión de alimentación y temperatura.

| | Nº de coeficientes | Operaciones lineales | Operaciones no lineales | Tiempo de cálculo de DSP |
|-------------------------------|--------------------|----------------------|-------------------------|--------------------------|
| Red neuronal sin compensación | 102 | 126 | 20 | x1 |
| Red neuronal con compensación | 282 | 321 | 35 | x2 |

Por tanto, va a ser necesario elaborar distintas técnicas de compensación que nos permitan evitar tener que introducir nuevas entradas a la red neuronal y aumentar su complejidad computacional. Estas técnicas de compensación se muestran a continuación.

5.2.4.1. Compensación del efecto de la frecuencia

Para minimizar el efecto de la frecuencia definiremos tres rangos de frecuencia de transmisión (Figura 5.19). Luego, para cada rango de frecuencia, se entrena una ANN diferente, obteniendo así diferentes pesos para cada una, pero manteniendo la misma arquitectura, de forma que sólo sea necesario reemplazar unos pesos por otros según el rango de frecuencia en el que se encuentre transmitiendo el terminal.

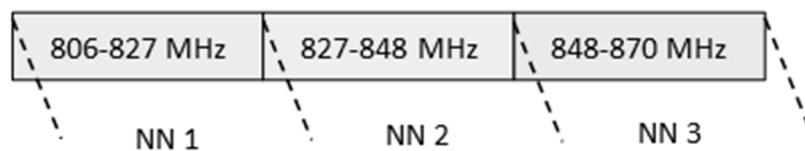


Figura 0.18: Rangos de frecuencia.

Los coeficientes obtenidos para las tres redes neuronales pueden verse en el [Anexo 1](#). Esta segmentación de frecuencia evita el uso de entradas adicionales y por lo tanto reduce la complejidad computacional de la solución global, con un bajo aumento del uso de los recursos de almacenamiento de datos. La Tabla 5.21 y la Figura 5.20 muestran por tramo de frecuencia los resultados de ACP para todo el rango.

Tabla 0.21: ACP después de compensar el efecto de la Frecuencia. Condiciones experimentales:

Temperatura = 25 °C; $V_{supply} = 3.3$ V; Potencia de salida = 30 dBm; $V_{control} = 2.65$ V.

| Frecuencia | ACP con / sin linealización |
|---------------|-----------------------------|
| 806 - 827 MHz | 55 dBc / 42 dBc |
| 827 - 848 MHz | 57 dBc / 44 dBc |
| 848 - 870 MHz | 56 dBc / 43 dBc |

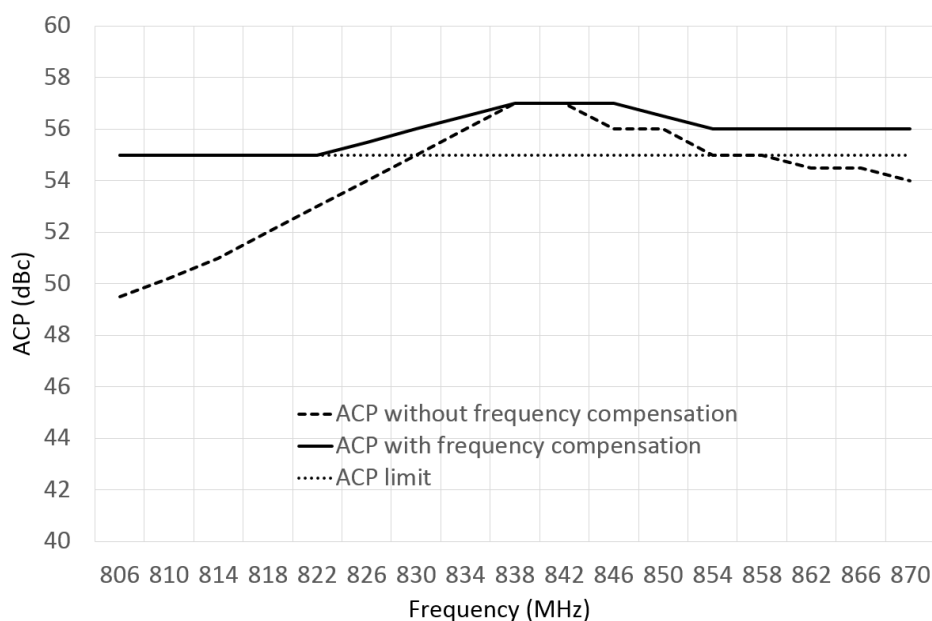


Figura 0.19: ACP después de linealizar con la red neuronal; antes (línea de trazos) y después (línea continua) de la compensación de frecuencia.

Como se puede ver, el ACP obtenido es ligeramente mejor en la subbanda central que en la inferior y superior, principalmente debido a la linealidad inherente del amplificador de potencia en este rango de frecuencia.

5.2.4.2. Compensación del efecto de la tensión de alimentación

El efecto de las variaciones de la tensión de alimentación se puede compensar modificando la potencia de entrada del amplificador de potencia de acuerdo con los cambios en la tensión de alimentación. Esta potencia de entrada del PA se puede configurar controlando la señal V_g mostrada en la Figura 5.21. La Tabla 5.22 muestra las variaciones de la potencia de entrada requeridas y el ACP correspondiente obtenido en la salida. Como se puede ver en la tabla, la potencia de salida varía cuando varía la potencia de entrada. Sin embargo, la potencia de salida sigue cumpliendo los límites del estándar TETRA [41]. Los resultados para todo el rango de voltaje de alimentación se muestran en la Figura 5.22.

Esta solución requiere una monitorización continua del voltaje de alimentación para modificar adecuadamente la potencia de entrada. Sin embargo, el terminal portátil ya monitoriza permanentemente esa tensión para determinar el nivel de energía de la batería y su vida útil; por lo tanto, no se necesitan requisitos hardware adicionales y la complejidad computacional se reduce, superando así la necesidad de aumentar tanto la estructura de la red neuronal como el tamaño del conjunto de datos.

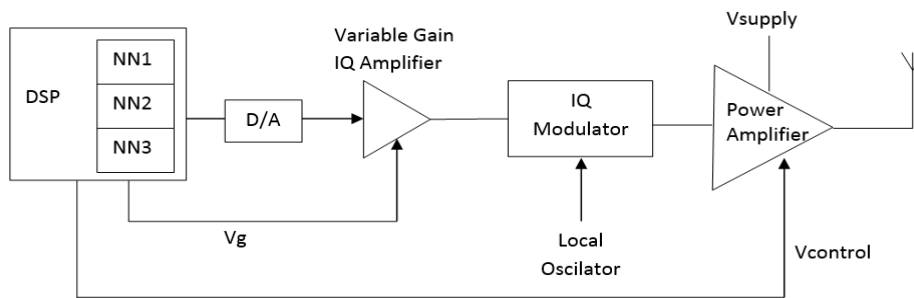


Figura 0.20: Diagrama de bloques de la solución de linealización. Las variaciones asociadas a la frecuencia se compensan mediante las tres redes neuronales de idéntica arquitectura implementadas sobre el DSP (NN1, NN2 y NN3); las variaciones en la tensión e alimentación se ajustan mediante la tensión V_g ; finalmente, la temperatura es compensada mediante V_g y $V_{control}$

Tabla 0.22: ACP después de compensar el efecto de la tensión de alimentación. Condiciones experimentales: Temperatura = 25 °C; Frecuencia = 838 MHz; $V_{control} = 2.65$ V.

| V_{supply} | Potencia de entrada $P_{in} (V_g)$ | Potencia de salida P_{out} | ACP con $V_g = f(V_{supply})$ |
|--------------|------------------------------------|------------------------------|-------------------------------|
| 2.7 V | -4.4 dBm | 28.3 dBm | 57.5 dBc |
| 3 V | -3.6 dBm | 29.2 dBm | 57.5 dBc |
| 3.3 V | -2.6 dBm | 30.1 dBm | 57 dBc |
| 3.6 V | -1.9 dBm | 30.9 dBm | 57dBc |
| 3.9 V | -1.2 dBm | 31.6 dBm | 56 dBc |
| 4.2 V | -0.3 dBm | 32.0 dBm | 56 dBc |
| 4.5 V | 0.4 dBm | 32.7 dBm | 55 dBc |
| 4.8 V | 1.1 dBm | 33.1 dBm | 55 dBc |

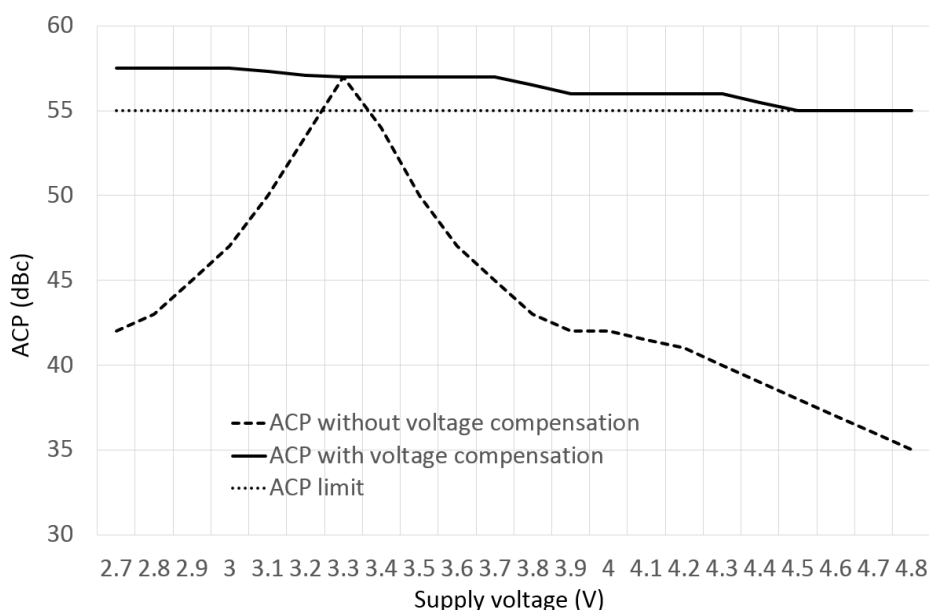


Figura 0.21: ACP después de linealizar con la red neuronal; antes (línea de trazos) y después (línea continua) de la compensación de tensión de alimentación.

5.2.4.3. Compensación del efecto de la temperatura

De manera similar, los efectos de la temperatura pueden compensarse variando la potencia de entrada (variando V_g , Figura 5.21) y el control de ganancia del amplificador (variando el control $V_{control}$, Figura 5.21) para mejorar el ACP. La Tabla 5.23 y la Figura 5.23 muestran los resultados que se lograron para tres temperaturas de trabajo diferentes.

Como en el caso de la compensación del voltaje de alimentación, esta solución requiere una monitorización continua de la temperatura para modificar adecuadamente los voltajes V_g y $V_{control}$. Nuevamente, debido a que el terminal portátil monitoriza permanentemente la temperatura para compensar varias características diferentes, la solución propuesta no requiere el uso de recursos hardware ni software adicionales.

Tabla 0.23: ACP después de compensar el efecto de la Temperatura. Condiciones experimentales:

$V_{supply} = 3.3 \text{ V}$; Frecuencia = 838 MHz.

| Temperatura | P_{in} (Vg) | $V_{control}$ | P_{out} | ACP |
|-------------|---------------|---------------|-----------|----------|
| -30 °C | -3.1 dBm | 2.75 V | 30.7 dBm | 56.2 dBc |
| 25 °C | -2.6 dBm | 2.65 V | 30.1 dBm | 57 dBc |
| 60 °C | -2 dBm | 2.65 V | 30.1 dBm | 57 dBc |

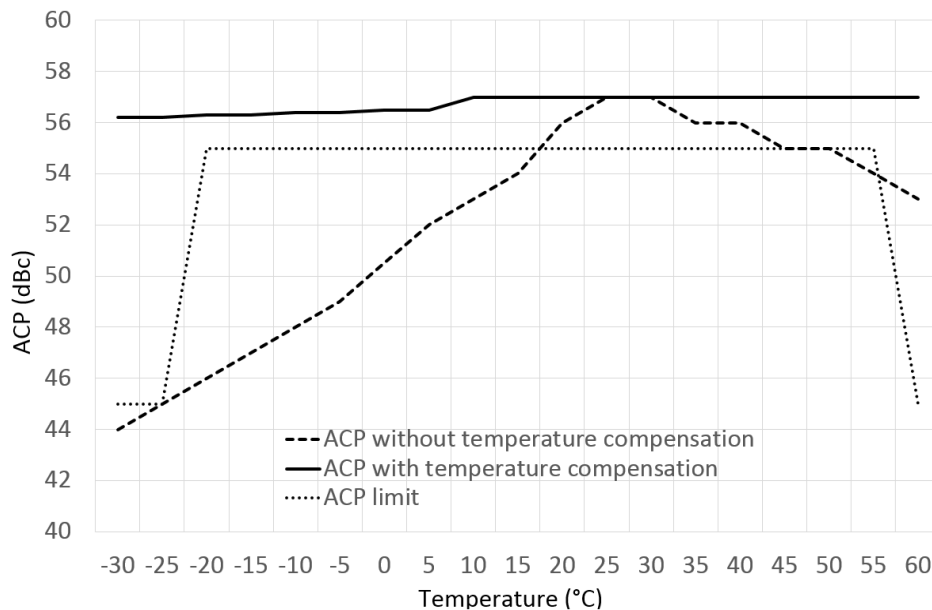


Figura 0.22: ACP después de linealizar con la red neuronal; antes (línea de trazos) y después (línea continua) de la compensación de temperatura.

5.2.4.4. Compensación del efecto de la potencia de salida

El terminal TETRA empleado para el desarrollo de esta tesis doctoral puede configurarse con dos niveles de potencia de transmisión: potencia alta (30 dBm) y potencia baja (15 dBm). La red neuronal debe funcionar correctamente tanto cuando el PA está cerca del P1dB al trabajar a 30 dBm como cuando está lejos de ese punto y trabajando en zona lineal, a potencia de 15 dBm. Para ello, una solución es desactivar la predistorsión introducida por la RN cuando queremos sacar

un nivel de 15 dBm. Pese a ello, no cumplimos el ACP impuesto por la normativa (55 dBc) con esa potencia de salida (Tabla 5.24, primeras dos filas de datos). Esto se debe a que para potencias de entrada bajas la ganancia del amplificador es ligeramente superior al comportarse de una forma mucho más lineal. Por tanto, tendremos que bajar la potencia a su entrada P_{in} variando V_g (Figura 5.21), cumpliendo de este modo el ACP de la normativa, como se observa en la última fila de la Tabla 5.24.

Tabla 0.24: ACP con $V_{control} = 2.65$ V. Condiciones experimentales: $V_{supply} = 3.3$ V; Frecuencia = 838 MHz; Temperatura = 25 °C.

| Modo de operación | P_{in} | Control con V_g | Estado de la RN | P_{out} | ACP medido |
|-------------------|----------|-------------------|-----------------|-----------|------------|
| Potencia alta | -2.6 dBm | No | RN = ON | 30 dBm | 57 dBc |
| Potencia baja | -2.6 dBm | No | RN = OFF | 17 dBm | 48 dBc |
| Potencia baja | -4.6 dBm | Sí | RN = OFF | 15 dBm | 57 dBc |

Al igual que ocurrió con la compensación de la frecuencia, de la tensión de alimentación y de la temperatura, vamos a ser capaces de compensar la variación del nivel de potencia de salida sin necesidad de introducir ninguna variable adicional a la entrada de la red neuronal ni de incrementar los recursos hardware ni software existentes. Después de considerar las técnicas de compensación propuestas antes mencionadas, la Figura 5.24 presenta el esquema completo que se ha utilizado para aumentar el rango lineal del amplificador de potencia mediante una red neuronal artificial, incluyendo en el proceso las compensaciones asociadas a la variación de la frecuencia de emisión (mediante la configuración de pesos de la red), variación en la temperatura de trabajo del terminal y variación en el voltaje de alimentación.

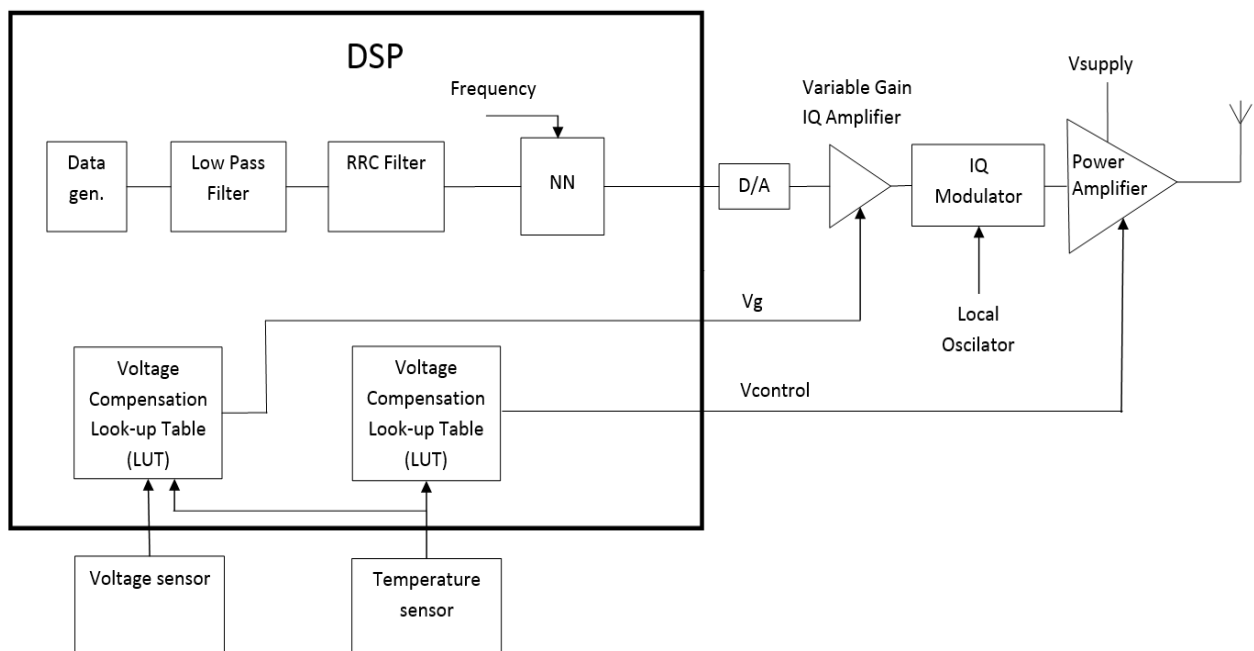


Figura 0.234: Diagrama de la solución global para la linealización de un amplificador de potencia empleando redes neuronales.

Debido a las técnicas de compensación de frecuencia, voltaje de alimentación y temperatura, el entrenamiento de la red neuronal se lleva a cabo sólo durante el proceso de fabricación del terminal portátil. Esto reduce en gran medida la complejidad, lo que permite simplificar tanto el hardware (no se requiere un bucle de realimentación) como el software (no es necesario volver a calcular los coeficientes de la red neuronal), y hace posible la introducción de la red neuronal en el terminal portátil.

6. IMPLEMENTACIÓN FÍSICA

6.1. Programación del modelo neuronal en el DSP del terminal portátil

Una vez que la red neuronal ha sido entrenada y validada para llevar a cabo la linealización del amplificador de potencia incluido en el terminal portátil TETRA seleccionado, permitiendo así el cumplimiento de los parámetros radioeléctricos exigidos por la normativa, es posible estudiar su implementación en el procesador de señal digital (DSP) que incorpora dicho terminal. En la literatura, podemos encontrar otros casos de implementación de redes neuronales en los distintos sistemas de procesamiento de diferentes dispositivos [\[56-59\]](#). La complejidad de la red neuronal va a afectar directamente a las prestaciones requeridas por el sistema de procesamiento.

En nuestro caso, el terminal portátil seleccionado incorpora un procesador de doble núcleo OMAP5910 de Texas Instruments [\[65\]](#), que incluye una arquitectura DSP TMS320C55x de doble MAC (Multiply-ACcumulate). Este DSP deberá realizar de forma esquemática las siguientes funciones:

- Genera la trama TETRA.
- Selecciona la arquitectura de la ANN adecuada y modifica los parámetros de ganancia de acuerdo con la frecuencia, la tensión de alimentación y los valores de temperatura.
- Aplica la predistorsión a la trama TETRA utilizando la ANN.

En un terminal, la función del procesador digital de datos consiste en generar los datos digitales que van a transmitirse, modulados con una modulación $\pi/4$ DQPSK, desdoblado los datos en sus componentes I y Q digitales. Los bits están agrupados en parejas definiendo un símbolo. Posteriormente, los datos se suavizan mediante un filtro paso bajo de 79 *taps* que evita el paso de frecuencias altas y lleva a cabo una corrección del error de muestreo. Finalmente, el DSP lleva a cabo un filtrado *root raised cosine* típico de la modulación TETRA, optimizado para minimizar la interferencia entre símbolos. Este filtro está formado por 63 *taps* y tiene un factor de *roll off* de 0.35. Los bits de salida del DSP son convertidos en sus correspondientes señales I y Q analógicas, las cuales son reconstruidas antes de ser moduladas en frecuencia y llevadas al amplificador de potencia de RF.

Es de acuerdo con este esquema sobre el que se implementará el modelo neuronal desarrollado, que trabajando sobre las señales I y Q en banda base, dará como salida los datos digitales adecuadamente predistorsionados y listos para su modulación en frecuencia. La implementación de la solución propuesta se ha llevado a cabo sobre un terminal portátil HTT-500 de la empresa Teltronic, trabajando en la banda 806-870 MHz. Como se ha comentado, dicho terminal emplea un DSP TMS320C55x integrado en un OMAP5910 de Texas Instruments, con una frecuencia de

trabajo de 144 MHz y dos unidades de multiplicación-acumulación (MAC) capaces de realizar multiplicaciones de 17 bits por 17 bits en un único ciclo de reloj. El comportamiento del DSP es un típico sistema embebido con unos tiempos de reacción muy exigentes. Además, el DSP de un terminal TETRA realiza varias funciones adicionales en paralelo, como la ejecución de vocoder, cálculo de cifrados, etc. Esta familia de DSP se caracteriza por su reducido consumo (y por tanto potencia limitada). Además, al pertenecer a una familia antigua de DSP no se trata de un modelo óptimo para la implementación de una red neuronal, ya que no trabaja en punto flotante sino fijo, lo cual ralentizará aún más las labores de cálculo de los datos predistorsionados por la red neuronal implementada. Por ello, antes de la implementación de la red neuronal, será necesario llevar a cabo un cálculo teórico exhaustivo del tiempo requerido por el DSP para procesar los datos a transmitir, incluida la operación de la red neuronal. La Figura 6.1 muestra el diagrama de bloques de la operación del terminal, detallando las funciones del DSP.

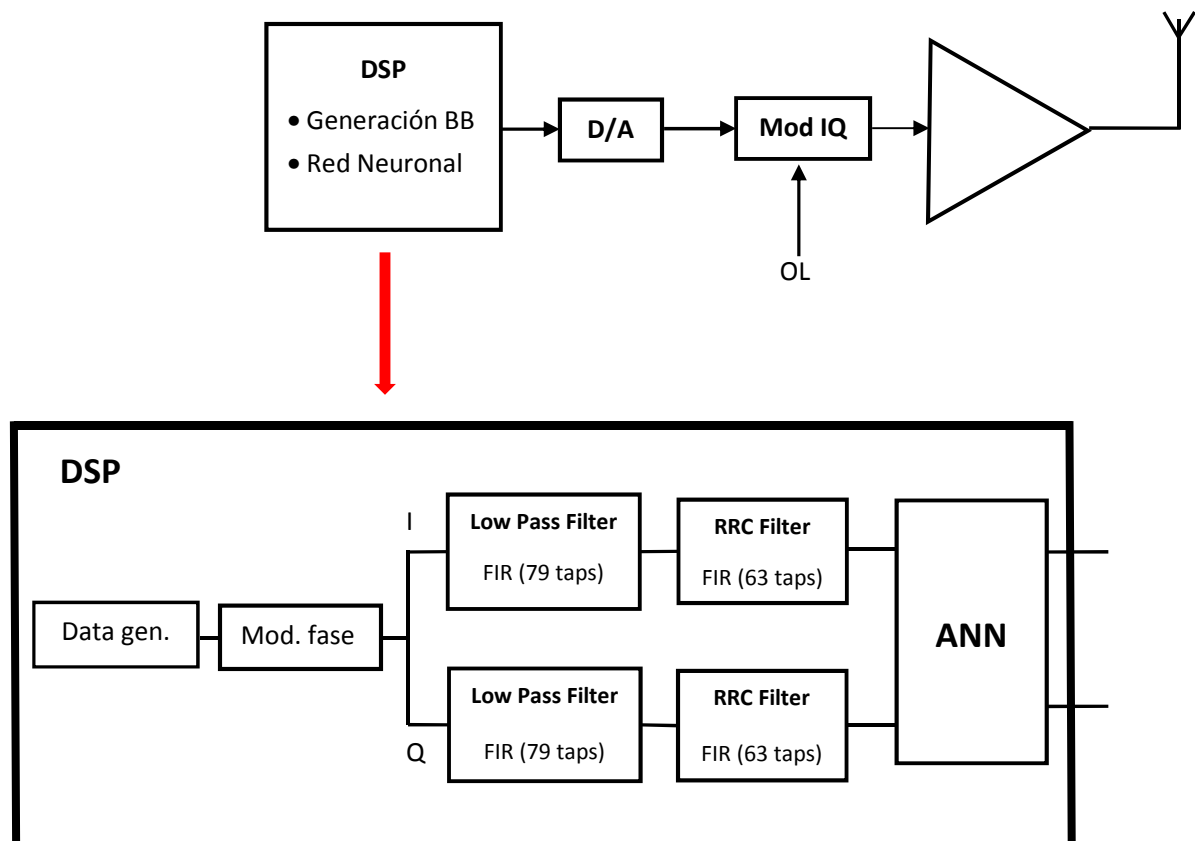


Figura 0.1: Funciones del DSP en el terminal.

6.1.1. Tiempo de cálculo del modelo neuronal

En primer lugar, nos planteamos la forma más sencilla de implementar con el DSP la función no lineal incluida en los procesadores de la capa oculta del modelo neuronal desarrollado, la tangente hiperbólica, ya que esta función no se halla implementada en las propias librerías de la familia TMS320C55x de DSP. La expresión de la función viene dada por:

$$\tanh(x) = \frac{e^x - e^{-x}}{e^x + e^{-x}} \quad (6.1)$$

Para su implementación, empleamos la función *expn(.)* (exponencial en base *e*) y la función *ldiv16(.)* (*long division function*), ambas implementadas en el DSP. De este modo, llevar a cabo la función tangente hiperbólica supondrá la ejecución de dos funciones exponenciales, una suma, una resta y una división, así como los accesos a memoria correspondientes.

Haciendo uso de la herramienta de simulación MATHLIB_C55x de Texas Instruments [64], que permite estimar los tiempos de ejecución, se obtienen los siguientes valores:

- Tangente hiperbólica $\rightarrow \approx 1337$ ciclos de reloj.
- Función lineal (linear) $\rightarrow \approx 1$ ciclo de reloj.
- Multiplicación y acumulación (MAC) $\rightarrow \approx 0.5$ ciclos de reloj.

A partir de estos valores, es posible determinar el tiempo total que va a costarle al DSP procesar la red neuronal propuesta en el Capítulo 5.

Cálculo de la capa oculta

El tiempo de cálculo de la salida de cada neurona para cada muestra será:

- Nº de ciclos sumas y multiplicaciones = 2.
- Nº de ciclos función tangente hiperbólica del DSP = 1337.
- Nº de ciclos otras operaciones = 5.

De este modo, el número de ciclos empleados por el DSP para ejecutar los cálculos de un procesador de capa oculta es 1344. Por tanto, el cálculo de la salida de las 20 neuronas para cada dato de entrada será de $20 \cdot 1344 = 26880$ ciclos de reloj.

Cálculo de la capa salida

Análogamente, la salida de la última capa de cada neurona requerirá:

- Nº de ciclos sumas y multiplicaciones = 11.
- Nº de ciclos función lineal = 1.
- Nº de ciclos otras operaciones = 10.

Por lo que el número de ciclos requeridos por cada procesador de la capa de salida es 22. Por tanto, para calcular la salida de las 2 neuronas para cada muestra serán necesarios $2 \cdot 22 = 44$ ciclos de reloj.

De acuerdo con estos cálculos, el número total de ciclos requeridos para procesar un dato por la red neuronal es de 26924. Dado que el OMAP5910 interno al terminal HTT-500 trabaja a una frecuencia de reloj de 144 MHz, el tiempo total de cálculo de la salida de la red neuronal para cada muestra será de 187 us. Para un slot consistente en 1020 muestras (255 símbolos x 4 puntos de

interpolación; cada transición dentro de la constelación se transforma en una señal analógica de 4 puntos, lo cual es suficiente para garantizar la interferencia entre símbolos ISI), el tiempo requerido por la red neuronal será de $187 \mu\text{s} \times 1020 \text{ muestras} = 191 \text{ ms}$.

Este tiempo de cálculo es totalmente inasumible, ya que la duración de cada slot es de 14.166 ms. Por tanto, será necesario buscar otras alternativas que nos permitan reducirlo hasta los 3 ms, de forma que sumado a los 2 ms de cálculo empleados por el filtro FIR (obtenidos utilizando la función *fir2(.)* de la librería *DSP LIB* para C55 de Texas Instruments, optimizada para filtros simétricos como es este caso), estemos en tiempos de 5 ms, que de forma práctica es un tiempo de cálculo totalmente asumible por la normativa TETRA.

6.1.2. Técnicas para reducir el tiempo de cálculo de la red neuronal

De cara a reducir el tiempo de cálculo requerido por el DSP para calcular la salida de la red neuronal, se plantean dos tipos de aproximaciones: optimización por hardware y por software.

6.1.2.1. Optimización hardware

Consiste en analizar los posibles cambios en el hardware del terminal que permitan acelerar el proceso de cálculo. Esencialmente hay dos: incrementar la frecuencia del reloj del procesador o reemplazarlo por otro más potente.

Aumentar la frecuencia de reloj del DSP a la máxima permitida de 150 MHz, penaliza drásticamente el consumo del terminal, reduciendo el tiempo total de cálculo de cada slot a 183 ms, muy superior al requerido por el estándar.

Por otro lado, emplear un DSP más potente sería la solución más evidente, ya que como se comentó con anterioridad, el OMAP5910 es un microprocesador antiguo en punto fijo, que ralentiza enormemente el tiempo de cálculo de operaciones en punto flotante. No obstante, habremos de ser muy cuidadosos para evitar aumentar el consumo del terminal al seleccionar un posible candidato.

De entre los DSP de nueva generación se ha escogido el OMAP-L138 de Texas Instruments [\[66\]](#), que incorpora operaciones aritméticas en punto flotante, además de tener directamente implementada en sus librerías la función no lineal tangente hiperbólica. La Tabla 6.1 compara los tiempos y ciclos de cálculo del OMAP5910 y del OMAP-L138 en la realización de la operación no lineal *tanh(.)* y en el procesado de la red neuronal completa.

Como puede observarse, pese a reducir drásticamente los tiempos de procesado no se cumplen las especificaciones, por lo que todavía sería necesario optimizar el cálculo de la función no lineal para reducir el número de ciclos necesarios.

Tabla 0.1: Tiempos de cálculo de la red neuronal para distintos DSP.

| | Nº de ciclos función tanh del DSP | Frecuencia máxima de reloj | Tiempo de cálculo de la RN para un slot |
|------------------|-----------------------------------|----------------------------|-----------------------------------------|
| OMAP5910 | 1337 ⁽¹⁾ | 150 MHz | 183 ms |
| OMAP-L138 | 331 ⁽²⁾ | 456 MHz | 15 ms |

(1) Calculado mediante la herramienta MATHLIB_C55x de Texas Instruments

(2) Calculado mediante la herramienta MATHLIB_C674x de Texas Instruments

6.1.2.2. Optimización software

Esta segunda opción consiste en reducir la complejidad de estimación de la función no lineal reduciendo de este modo su tiempo de cálculo. Esencialmente, podemos abordar este problema de dos modos distintos: mediante un cálculo aproximado de la función $\tanh(\cdot)$, o mediante su implementación como LUT.

Cálculo aproximado de la función no lineal

Consiste en aproximar la función $\tanh(\cdot)$ por su desarrollo en serie de Taylor:

$$\tanh(x) = \sum_{n=1}^{\infty} \frac{B_{2n} 4^n (4^n - 1)}{(2n)!} x^{2n-1}, \text{ para } |x| < \frac{\pi}{2} \quad (6.2)$$

donde n es el grado de aproximación y B_k son los números de Bernoulli:

$$B_k = \sum_{i=0}^{k-1} \binom{k}{i} \frac{B_i}{k+1-i} \quad (6.3)$$

La Tabla 6.2 muestra los números de Bernoulli para los primeros términos de la serie $\tanh(\cdot)$.

Tabla 0.2: Parámetros de la serie de Taylor.

| k | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 |
|-------|---|------|-----|---|-------|---|------|---|-------|---|------|----|-----------|----|-----|----|-----------|----|-----------|
| B_k | 1 | -1/2 | 1/6 | 0 | -1/30 | 0 | 1/42 | 0 | -1/30 | 0 | 5/66 | 0 | -691/2730 | 0 | 7/6 | 0 | -3617/510 | 0 | 43867/798 |

Empleando esta aproximación, podemos encontrar un compromiso entre el grado de aproximación de la serie a la función y el tiempo de cálculo (Tabla 6.3).

Tabla 0.3: Tiempos de cálculo de la red neuronal empleando serie de Taylor.

| Grado de aproximación (n) | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 |
|----------------------------------------------|-----|-----|-----|-----|-----|-----|-----|-----|-----|
| Nº de ciclos para calcular la $\tanh(\cdot)$ | 3 | 6 | 10 | 15 | 21 | 28 | 36 | 45 | 55 |
| Cálculo de un slot por la RN (ms) | 1.7 | 2.2 | 2.7 | 3.4 | 4.3 | 5.3 | 6.4 | 7.7 | 9.1 |

En una primera aproximación, podemos suponer que un grado de aproximación $n = 5$ va a ser suficiente para que los errores de cuantización no empeoren el EVM de la señal resultante.

Implementación como tabla de valores LUT

La implementación de una función como tabla de valores reduce considerablemente el tiempo de ejecución. Básicamente, el argumento de $\tanh(\cdot)$ sirve como puntero a la posición de memoria donde se guarda el correspondiente valor de salida. La implementación de la función tangente hiperbólica en una tabla consiste en:

- Si el valor de entrada es superior a un máximo de referencia escogido, el valor de salida es +1.
- Si el valor de entrada es inferior a un mínimo de referencia escogido, el valor de salida es -1.
- El argumento de la función se reescala hasta ser la dirección de memoria que almacena el resultado. Éste se encuentra discretizado, almacenado en n posiciones de memoria. Cuanto mayor sea el número de puntos n , mayor será la exactitud de la aproximación a la función $\tanh(.)$ implementada (menor el error cometido), a cambio de requerir una mayor cantidad de memoria.

Por ejemplo, en una representación consistente en 32000 puntos, podemos estimar que el cálculo de la tangente hiperbólica mediante LUT supondría menos de 10 ciclos, y tiempos totales para calcular la salida de la red neuronal del orden de 2.7 ms, con un error del 0.01% dentro de la región entre el máximo y el mínimo de referencia, y errores de 0.07% fuera de esta región. No obstante, si se representa la cantidad de memoria en bits, la cantidad de espacio requerido es del orden de 64 KB, lo cual merma en gran medida la memoria disponible en el terminal y nos lleva a considerar este método como no viable.

Debido a esto, entre estas dos soluciones en este trabajo se ha seleccionado la implementación mediante el desarrollo en serie de Taylor con grado $n = 5$. Esta solución cumple con los objetivos temporales y de exactitud en el cálculo, requiriendo menos memoria que la LUT para una resolución equivalente. De esta forma, los 3.4 ms de cálculo de la red neuronal, les sumaremos los 2.09 ms del cálculo del filtro paso bajo, lo cual harán un total de aproximadamente 5.5 ms, tiempo compatible con la normativa TETRA [\[41\]](#).

6.2. Integración del amplificador RF5110G en el terminal portátil

De cara a completar el estudio llevado a cabo en esta tesis doctoral, se incluirá el amplificador RF5110G dentro del terminal TETRA. Para ello, existen tres posibilidades:

- Introducir el propio amplificador dentro del diseño de la propia placa principal del terminal. De esta forma, la integración a nivel RF es perfecta pero el coste de modificar la placa del terminal es muy elevado, además de encontrarse fuera del objetivo de esta tesis.
- Crear una pequeña placa auxiliar que incluya el amplificador, que pueda ser incluida dentro del terminal. Esta opción es sencilla y económica, si bien la integración a nivel de RF puede requerir readaptaciones para compensar distintos efectos parásitos.
- Utilizar el terminal tal cual, añadiendo tras su conector de antena la placa de evaluación del amplificador RF5110G (Figura 6.2). Es sin duda la opción más sencilla, si bien no integra todos los componentes en el interior del terminal, dando una imagen pobre de la solución implementada.

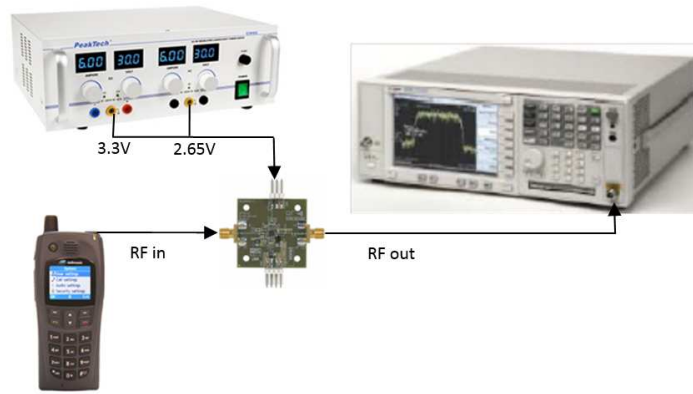
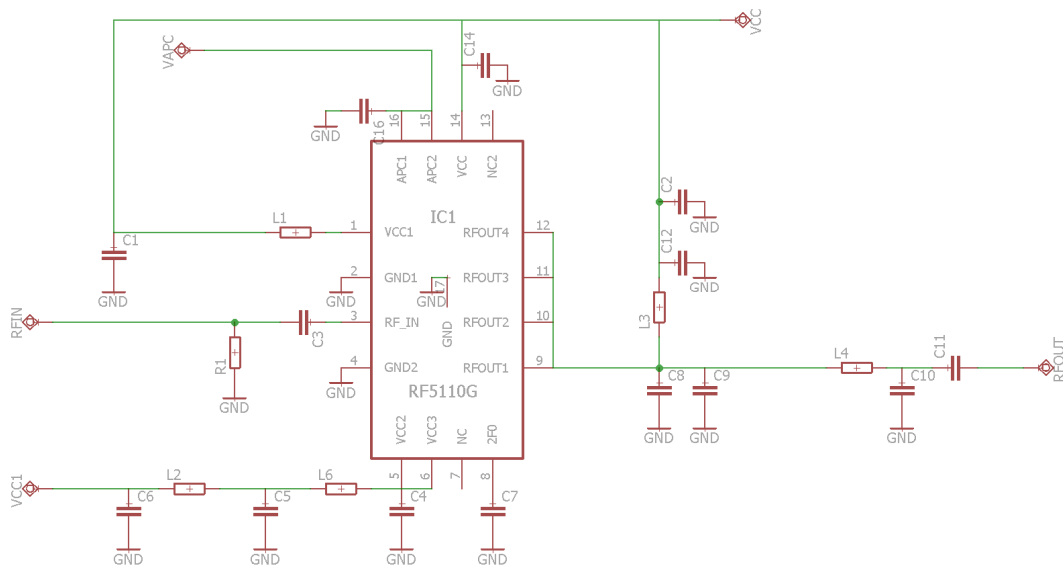
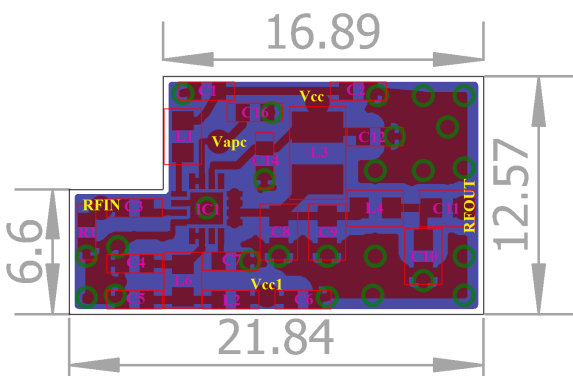


Figura 0.2: Integración de la placa de evaluación con el terminal.

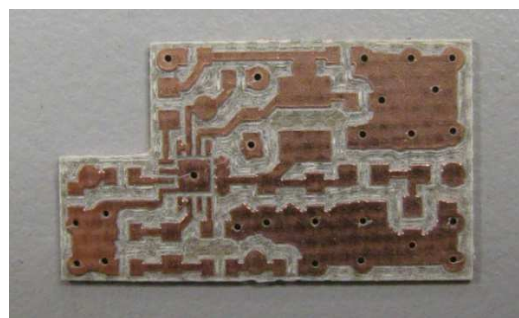
Por todo ello, debido fundamentalmente a la imposibilidad de modificar la placa principal del terminal por ser propiedad exclusiva de la empresa Teltronic, se ha decidido crear una placa auxiliar que pueda insertarse fácilmente en su interior, realizando para ello las interconexiones necesarias. Su esquema eléctrico y su serigrafía se muestran en la Figura 6.3.



(a)



(b)



(c)

Figura 0.3: Esquema eléctrico (a) y serigrafía (b) de la placa auxiliar fabricada (c) para su inclusión en el terminal portátil. Las unidades son mm.

Esta placa ha sido fabricada en sustrato FR4 de espesor 0.4 mm. Una vez montados los componentes se integra dentro del terminal, tal y como se muestra en la Figura 6.4.

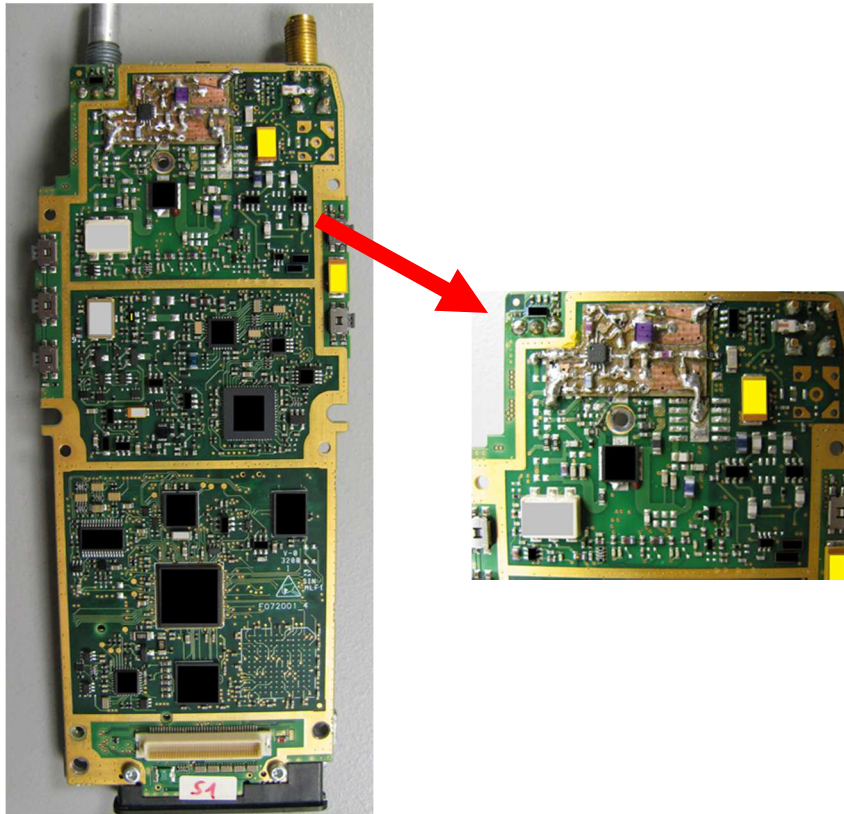


Figura 0.4: Integración de la placa auxiliar en el terminal.

6.2.1. Interconexión entre la placa auxiliar y el terminal

Para la adecuada integración de la placa auxiliar en el terminal, las líneas que es necesario llevar desde la PCB principal del terminal hasta la auxiliar que hemos diseñado, son las siguientes:

- Alimentación (VCC y VCC1). Ambas tensiones se llevan a partir de un divisor resistivo de la tensión de alimentación del terminal +7.4 V, obteniendo la tensión $VCC = VCC1 = +3.7$ V. Su consumo está en torno a 800 mA para la tensión nominal de 3.7 V y potencias de salida de 1 W, aunque su rango de funcionamiento se encuentra entre 3 y 4.3 V, correspondientes al rango de tensiones de batería del terminal entre 6 y 8.6 V.
- Control de potencia del transistor RF5110G (V_{apc}). Esta señal se lleva a la línea POL_PA del terminal, es la salida de un convertor digital analógico del propio microprocesador. Su tensión nominal es de 2.65 V, pero varía entre 2.65 y 2.75 V con objeto de compensar las variaciones de temperatura. Su consumo máximo es 5 mA.
- Entrada de RF de la placa auxiliar (RF IN). Es la potencia de entrada de RF procedente del *driver* del terminal. Se conecta con la placa principal del terminal con una resistencia de 0 ohmios SMD de tamaño 0603. La línea está adaptada a 50 ohmios en el rango de frecuencias 806-870 MHz, y su rango de variación está entre -5 y +2 dBm, variando para poder compensar cambios en la tensión de alimentación y en la temperatura del terminal.

- Salida de RF de la placa auxiliar (RF OUT). Es la potencia de salida de RF del terminal. Se conecta con la placa principal del terminal con una resistencia de 0 ohmios SMD de tamaño 0603. Antes de salir por antena, atraviesa un *switch* de antena y un filtro paso bajo. Está adaptada a 50 ohmios en el rango de frecuencias 806-870 MHz y su rango de funcionamiento está entre 30 y 32 dBm.
- Referencia analógica (GND). Se trata de la masa analógica de la placa auxiliar, conectada con la masa analógica del terminal por tres puntos. El punto de unión debería de haber podido estar en la parte inmediatamente inferior al amplificador para favorecer la disipación térmica, pero ha sido imposible conseguirlo ya que se ha reaprovechado la placa del actual terminal y en la zona donde se ha posicionado la placa auxiliar ya existía la huella de otros componentes, imposibilitando soldar a masa la parte inferior del amplificador. Por ello, es necesario transmitir en intervalos no excesivamente largos de tiempo, de cara a evitar sobrecalentamientos del amplificador. Este problema quedaría totalmente subsanado si el amplificador se introdujera en el diseño de la propia placa principal del terminal.

6.2.2. Compensación software de las condiciones externas

Como se comentó con anterioridad, para poder compensar las variaciones que se producen en el comportamiento del PA debido a la variación de las condiciones de tensión de alimentación y de temperatura, es necesario interactuar sobre la potencia de entrada y la tensión V_{apc} de la placa auxiliar, no siendo necesario intervenir sobre las variaciones en la frecuencia, que se ajustan mediante la adecuada selección de una de las tres redes neuronales implementadas en el DSP (Sección 5.2.4).

Compensación de la variación de la tensión de alimentación

Como se vio anteriormente, para compensar las variaciones de la tensión de alimentación del amplificador de potencia, es necesario variar la potencia RF de entrada a la placa auxiliar. Para ello, aprovechamos que el microprocesador del terminal monitoriza el nivel de batería +7.4 V, de la que se obtiene la tensión de la placa auxiliar, con lo cual vamos a poder interactuar sobre la potencia de entrada del amplificador, compensando los cambios. Este control se realiza mediante un amplificador variable (BF998WR+ [68]) disponible en el terminal y controlado desde el microprocesador (Figura 6.5). La curva de ganancia del BF998WR+ en función de la tensión V_g se muestra en la Figura 6.6.

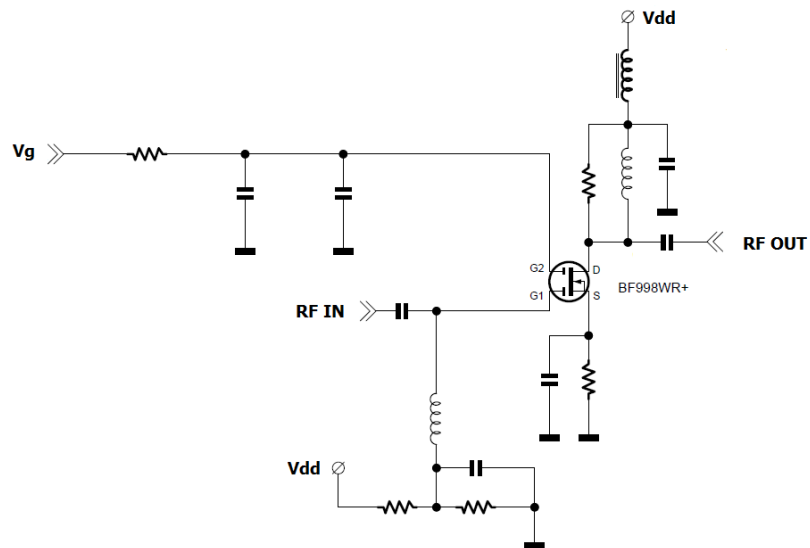
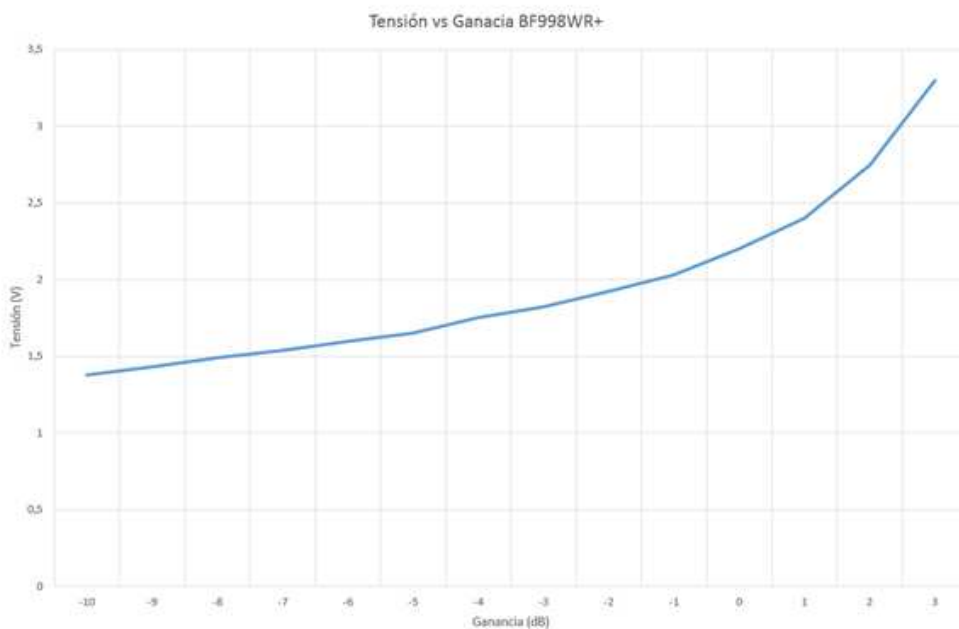


Figura 0.5: Amplificador de ganancia variable en el terminal.



| BF998WR+ Ganancia en función de su tensión de puerta | |
|------------------------------------------------------|--------------|
| Ganancia (dB) | Tensión (Vg) |
| -10 | 1.38 |
| -9 | 1.43 |
| -8 | 1.49 |
| -7 | 1.54 |
| -6 | 1.6 |
| -5 | 1.65 |
| -4 | 1.75 |
| -3 | 1.82 |
| -2 | 1.92 |
| -1 | 2.03 |
| 0 | 2.2 |
| 1 | 2.4 |
| 2 | 2.75 |
| 3 | 3.3 |

Figura 0.6: Característica del amplificador de ganancia variable.

De acuerdo con las compensaciones calculadas en la Sección 5.2.4, se implementa en el OMAP una tabla de compensación de la ganancia con la tensión de alimentación del terminal como la mostrada en la Tabla 6.4.

Compensación de la variación de la temperatura

Como se indicó en la Sección 5.2.4, para compensar las variaciones debidas a la temperatura, es necesario interactuar tanto sobre la potencia de entrada de RF de la placa auxiliar como sobre la tensión V_{apc} de esta placa. La potencia de entrada de la placa auxiliar se modifica de acuerdo a la Tabla 6.5.

Tabla 0.4: LUT de compensación de la ganancia con la tensión de alimentación del terminal.

| | | | | | | | | |
|-------------------------------------------------|------|------|------|------|------|------|------|------|
| Tensión de alimentación del terminal (V) | 2.7 | 3 | 3.3 | 3.6 | 3.9 | 4.2 | 4.5 | 4.8 |
| Tensión V_g (V) | 1.58 | 1.63 | 1.69 | 1.75 | 1.81 | 1.88 | 1.95 | 2.02 |

Tabla 0.5: LUT de compensación de la ganancia con la temperatura del terminal. X es la tensión V_g que hay que aplicar en función de la tensión de alimentación del terminal a 25 °C.

| | | | | | |
|--------------------------------------|----------|----------|-----|----------|----------|
| Temperatura del terminal (°C) | -30 | 0 | 25 | 40 | 60 |
| Tensión V_g (V) | $X-0.4V$ | $X-0.2V$ | X | $X+0.2V$ | $X+0.4V$ |

En segundo lugar, ajustaremos la tensión V_{apc} de la placa auxiliar. Para ello, el microprocesador del terminal dispone de varios convertidores DAC que pueden generar unas tensiones analógicas variables en función de una LUT interna. En concreto, seleccionamos un DAC que actúa originalmente sobre la tensión de puerta del amplificador de potencia, e implementamos en el DSP la nueva LUT que va a controlar la tensión V_{apc} de la placa auxiliar (Tabla 6.6).

Tabla 0.6: LUT de compensación de la tensión V_{apc} con la temperatura del terminal.

| | | | | | |
|-----------------------------------------|-------|-------|-------|-------|-------|
| Temperatura del terminal (°C) | -30 | 0 | 25 | 40 | 60 |
| Tensión V_{apc} (V) | 2.75V | 2.67V | 2.65V | 2.65V | 2.65V |

6.3. Adaptaciones en la señal banda base del terminal

Tal como se comentó anteriormente, el terminal original introduce un lazo cartesiano para linealizar el amplificador de potencia. Además, el terminal dispone de un procesador banda base encargado de procesar adecuadamente los datos generados por el DSP. En concreto, se trata del procesador banda base CMX981 del fabricante CML [67], cuyo diagrama de bloques se presenta en la Figura 6.7. Para sustituir el lazo cartesiano por nuestro predistorsionador basado en una red neuronal incluida en el DSP, será necesario introducir también en el DSP las operaciones previas de modulación de fase, filtro paso bajo y filtro RRC que en el diseño original ejecuta el procesador de banda base. A continuación, se incorporará la red neuronal trabajando con las señales IQ en banda base (Figura 6.8).

De cara a reutilizar el hardware ya existente en el propio terminal, y evitar tener que emplear otro hardware adicional, empleamos el conversor DAC y el filtro reconstructor interno del procesador CMX981. El resto de funcionalidades de este procesador (modulador de fase, filtro paso bajo y filtro RRC) van a ser implementadas en el propio DSP, por lo que son inhibidos en la propia CMX para que sean transparentes y no modifiquen los datos procedentes del DSP. Para ello, los filtros son configurados como pasa-todo y se puentea el modulador de fase (posible en la propia CMX981). Con ello se consigue la configuración deseada, evitando complicadas modificaciones del hardware del terminal.

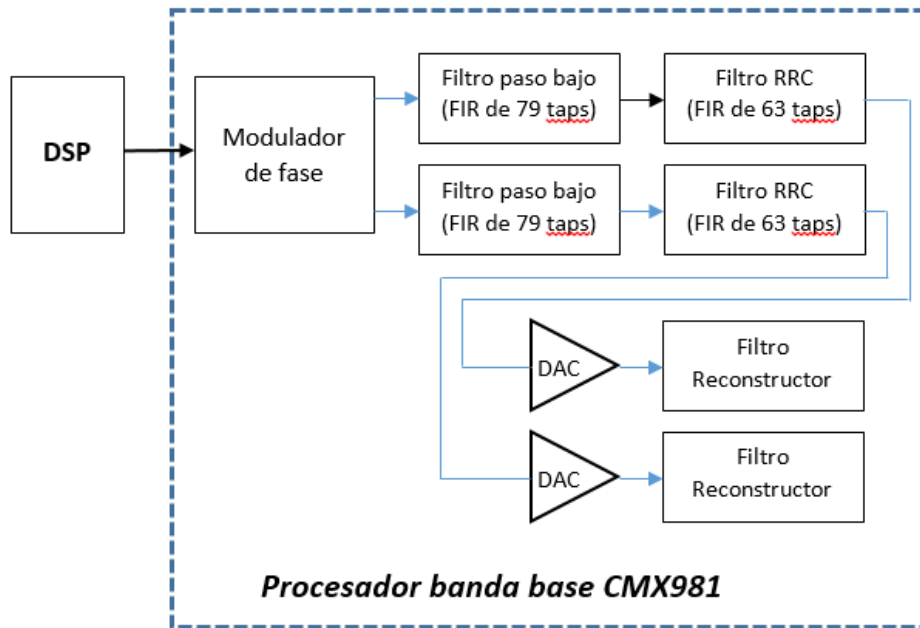


Figura 0.7: Diagrama de bloques del CMC981 de CML.

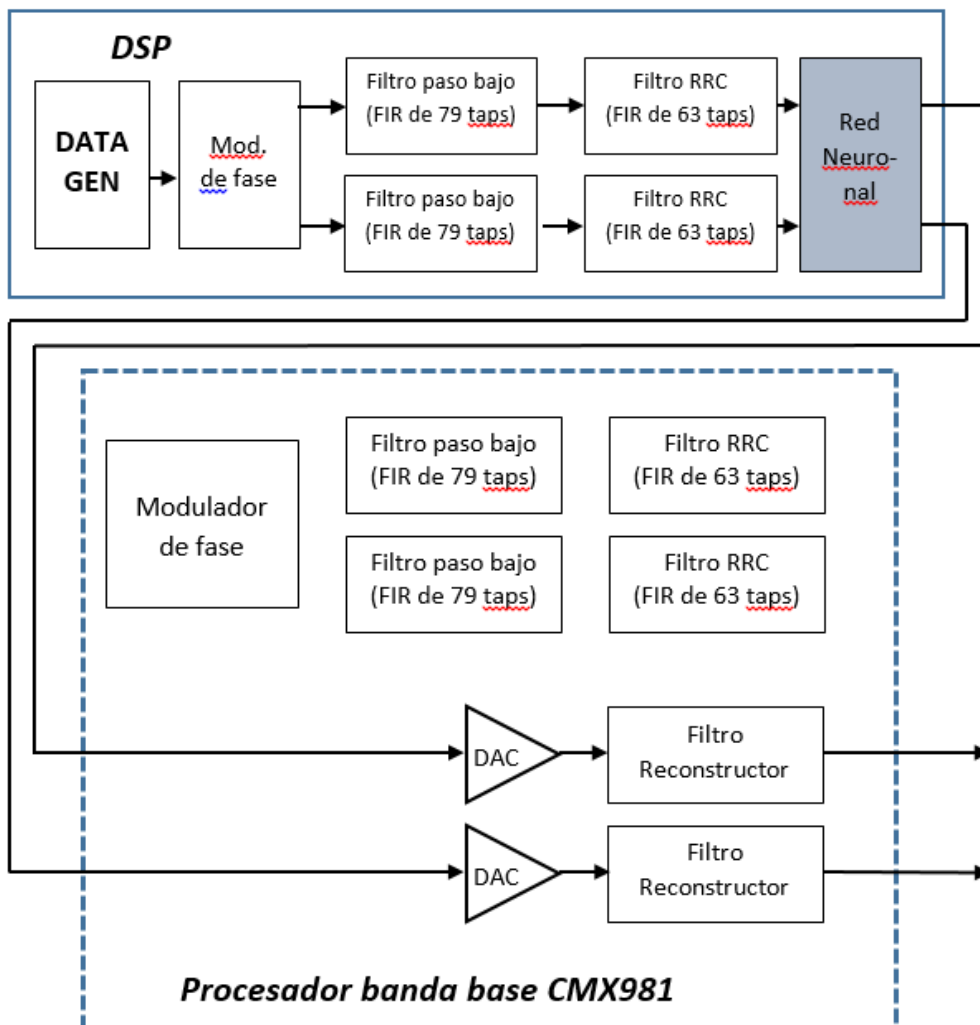


Figura 0.8: Integración de la red neuronal en el terminal.

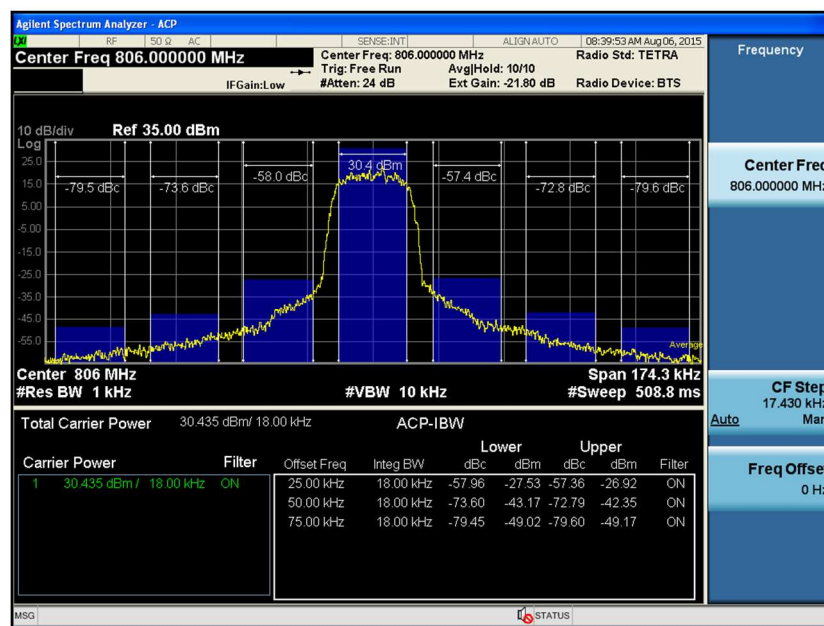
6.4. Resultados obtenidos

Una vez integrada la red neuronal en el DSP e introducido el amplificador RF5110G dentro del terminal, procedemos a realizar una batería de medidas, de cara a demostrar la viabilidad de la solución propuesta en nuestro trabajo y evaluar los efectos en el ACP y el EVM de la señal.

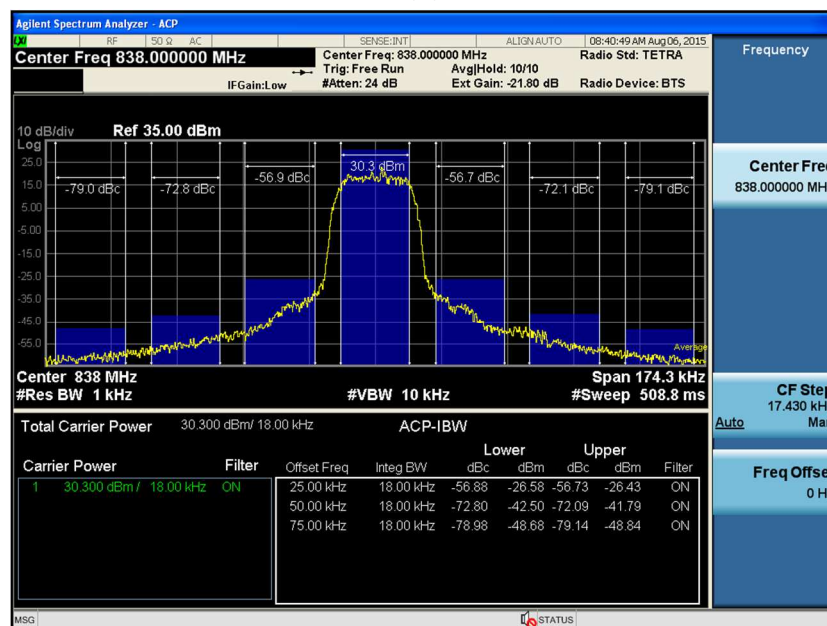
6.4.1. Medidas de ACP

6.4.1.1. Compensación en frecuencia

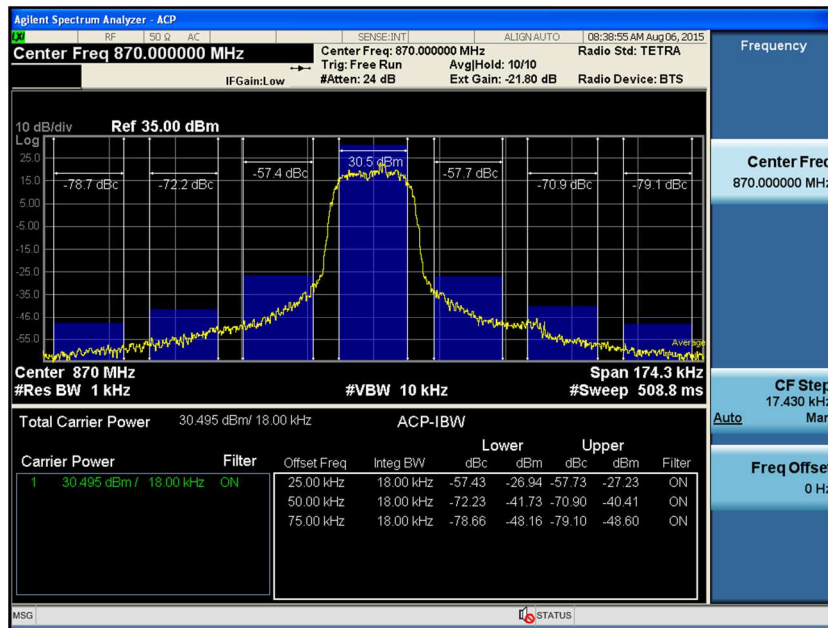
Verificamos el funcionamiento de las tres redes neuronales que intervienen en la linealización del amplificador de potencia en función del subrango frecuencial en el que transmitimos. Los resultados obtenidos se pueden observar en la Figura 6.9 para los tres casos.



(a)



(b)



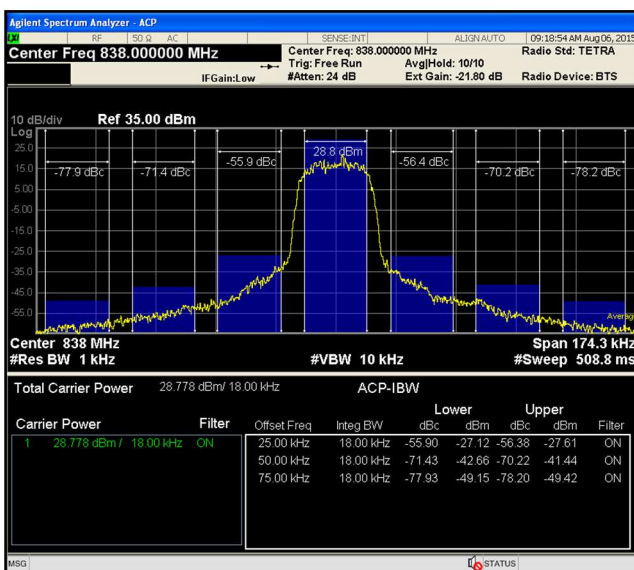
(c)

Figura 0.9: ACP obtenido en las bandas (a) 806-827 MHz; (b) 827-848 MHz; (c) 848-870 MHz.

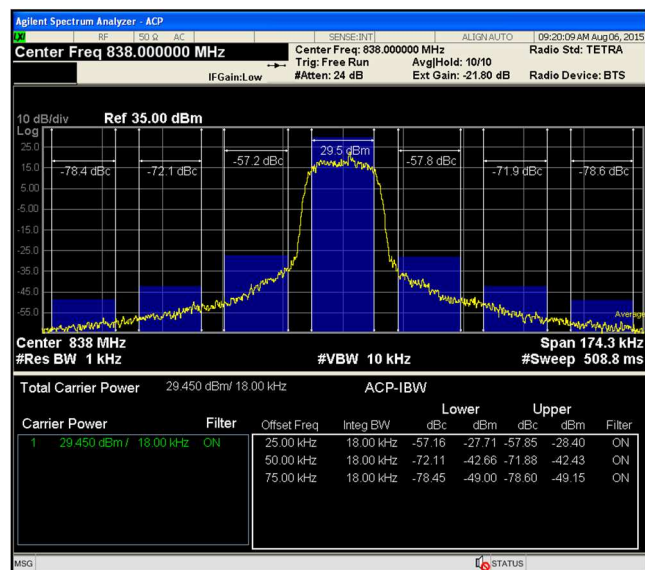
Como se aprecia en las Figuras, el ACP se sitúa alrededor de 57 dBc en los tres casos, por encima del límite inferior del estándar TETRA situado en 55 dBc, demostrando la eficacia de emplear tres redes neuronales para dividir el rango de frecuencia y evitando así el aumento de la complejidad computacional de la red neuronal introducida en el DSP que se hubiera producido al introducir la frecuencia como una variable adicional a la red.

6.4.1.2. Compensación en tensión de alimentación

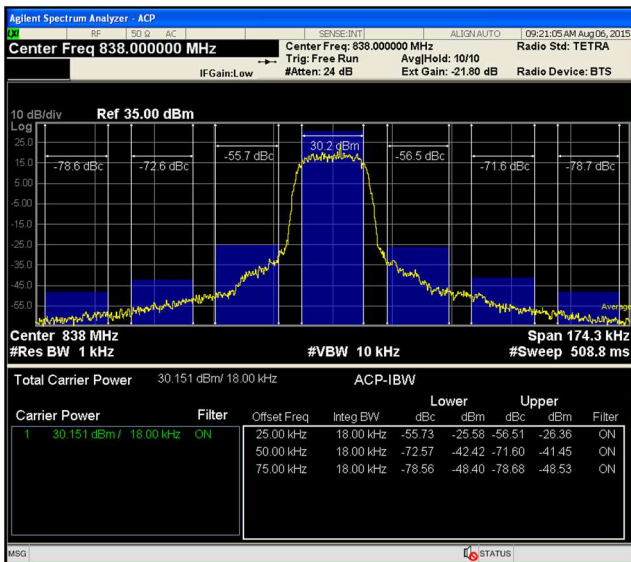
Del mismo modo, procedemos a verificar que la compensación introducida en la potencia de entrada a la placa auxiliar ante variaciones de la tensión de alimentación del terminal es capaz de mantener las prestaciones de la red neuronal. Para ello, alimentamos el terminal con seis tensiones diferentes, midiendo tanto el ACP como la potencia de salida del terminal. La Figura 6.10 muestra los resultados obtenidos.



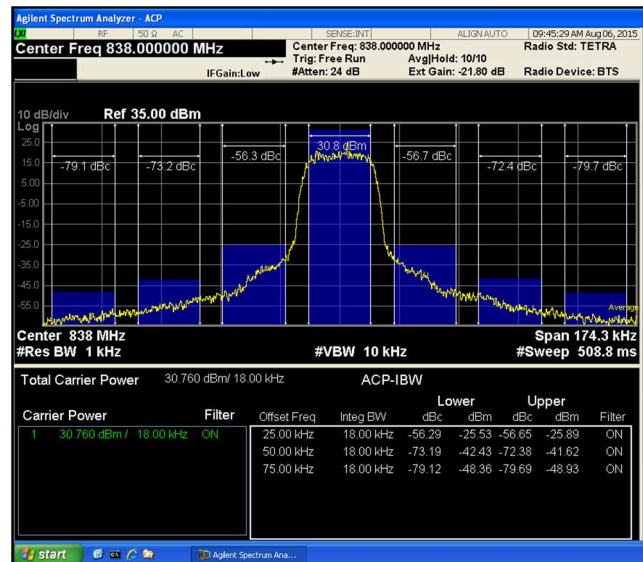
(a)



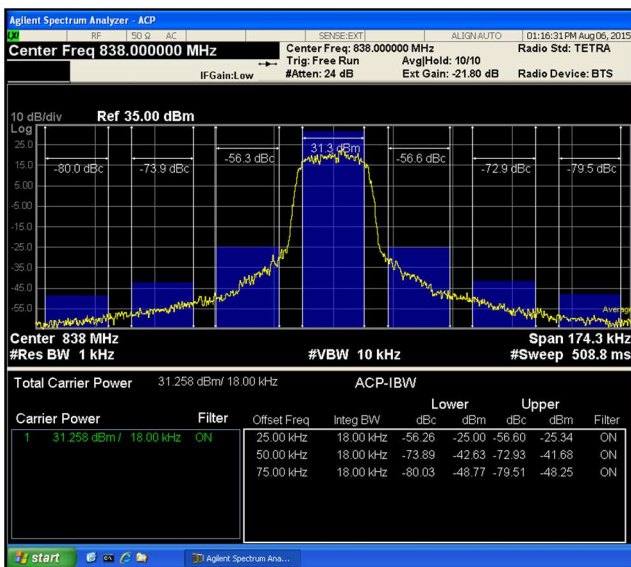
(b)



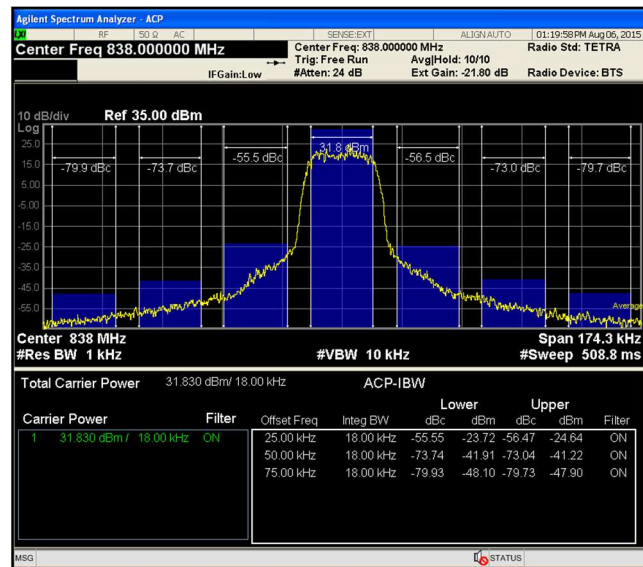
(c)



(d)



(e)



(f)

Figura 0.10: Comportamiento del ACP y potencia de salida RF del terminal con compensación y tras aplicar la red neuronal, para tensiones de alimentación de (a) 5.4 V; (b) 6 V; (c) 6.6 V; (d) 7.2 V; (e) 7.8 V; (f) 8.4 V.

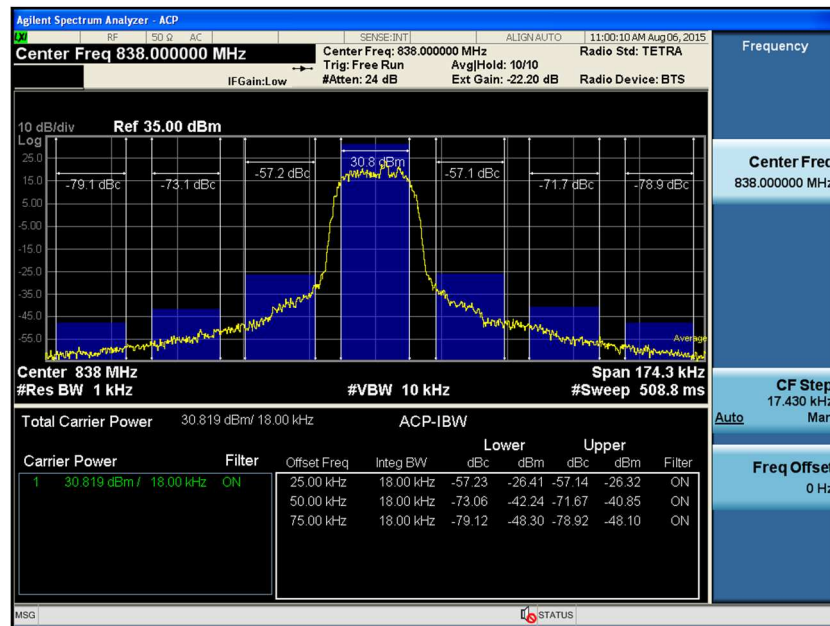
Como puede observarse en todos los casos, tanto el ACP como la potencia de transmisión se mantienen dentro del estándar. Puede observarse cómo para tensión de alimentación de 5.4 V (2.7 V en el amplificador), la potencia de salida se mantiene en 28.8 dBm, por encima del límite inferior de 28 dBm del estándar, mientras el ACP se sitúa en 56 dBc, por encima del límite inferior de 55 dBc. Análogamente, para el valor máximo de tensión de alimentación de 8.4 V (4.2 V en el amplificador de potencia), los valores de potencia de salida y ACP medidos son de 31.8 dBm y 55.5 dBc, dentro de los límites impuestos por el estándar.

A partir de los resultados obtenidos, podemos establecer que el empleo de la técnica de compensación de la tensión de alimentación escogida permite mantener las prestaciones de la red neuronal dentro de los límites de la normativa TETRA, sin añadir complejidad de cálculo que hubiera supuesto un incremento de carga computacional que quizá no hubiese sido asumible por el DSP.

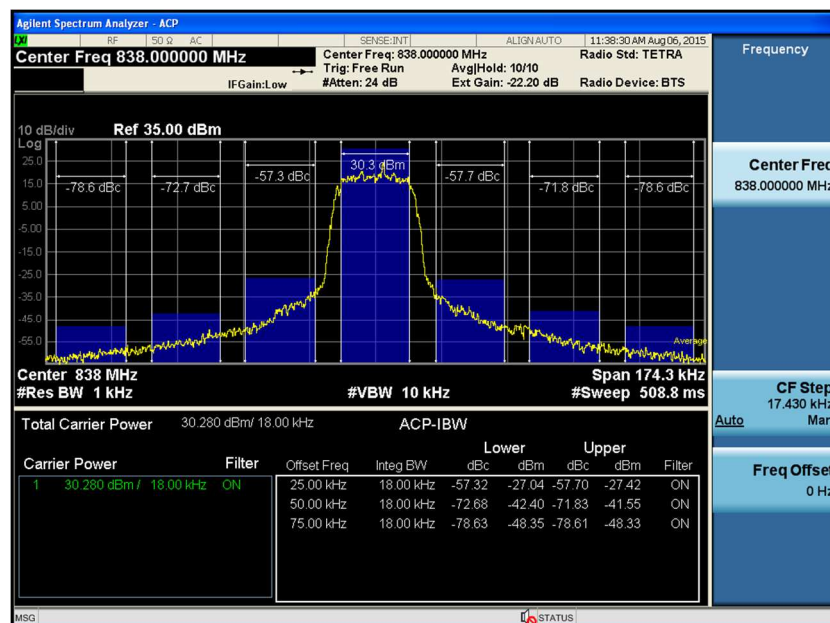
6.4.1.3. Compensación con la temperatura

Procedemos a verificar que las compensaciones introducidas tanto en la potencia de entrada a la placa auxiliar como en la tensión de ajuste de ganancia del amplificador de potencia, son capaces de mantener las prestaciones de la red neuronal al variar la temperatura del terminal (Figura 6.11).

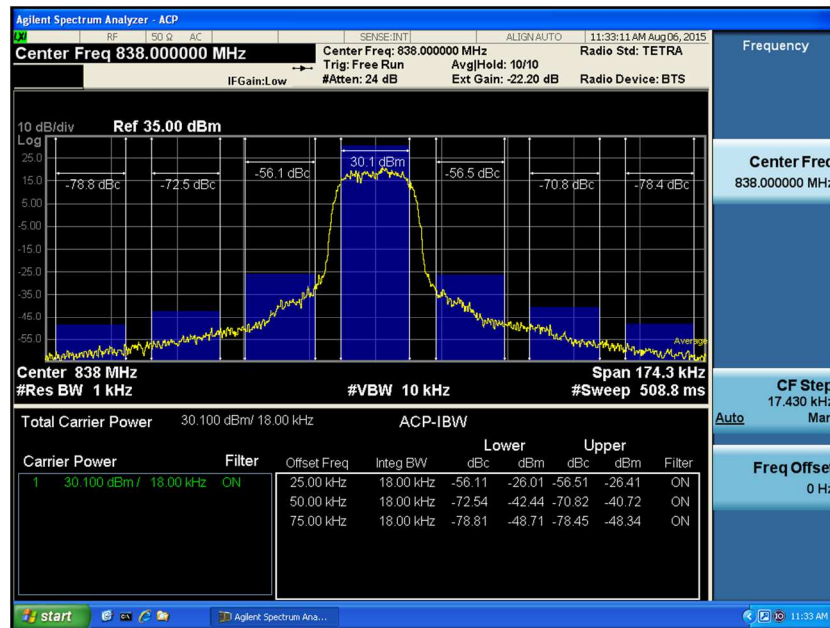
Como puede observarse en todos los casos, tanto la potencia de salida como el ACP se mantienen cumpliendo holgadamente los límites del estándar TETRA, quedando garantizado el mantenimiento de las prestaciones de la red neuronal al variar la temperatura del terminal y evitando de nuevo añadir complejidad a la red.



(a)



(b)



(c)

Figura 0.11: Comportamiento del ACP y potencia de salida RF del terminal con compensación y tras aplicar la red neuronal, para temperaturas de (a) $-30\text{ }^{\circ}\text{C}$; (b) $25\text{ }^{\circ}\text{C}$; (c) $60\text{ }^{\circ}\text{C}$.

6.4.1.4. Compensación en la potencia de salida

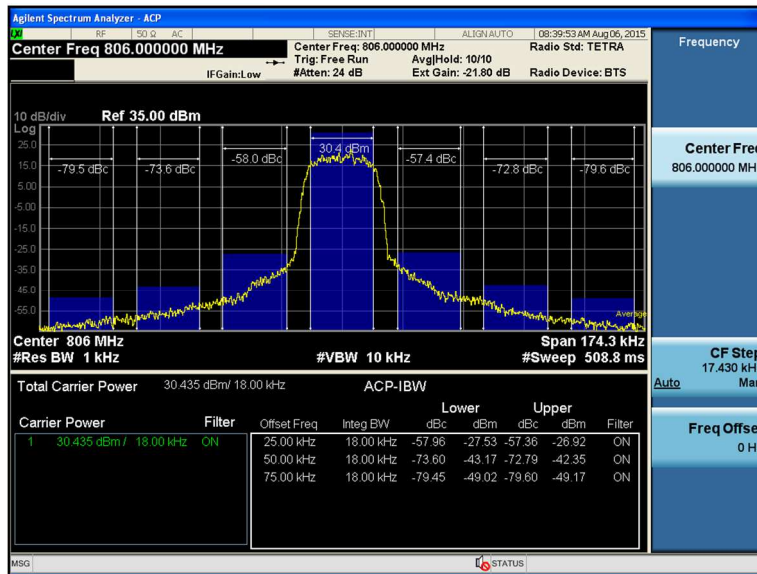
Finalmente, verificamos el cumplimiento del ACP del terminal, trabajando en sus dos niveles de funcionamiento básico, emitiendo 1 W (potencia alta) y emitiendo 15 dBm (potencia baja). Los resultados obtenidos en función de la frecuencia para los dos niveles, se presentan en las Figuras 6.12 y 6.13, respectivamente.

Como se observa en las figuras, la compensación aplicada cumple su objetivo tanto en transmisión de alta potencia (aplicando la red neuronal para aumentar la linealidad), como de baja potencia (desactivando la compensación de la red neuronal), manteniendo el cumplimiento de la normativa TETRA tanto en valores de ACP (límite de 55 dBc) como de potencia ($P_{\text{nominal}} \pm 2\text{ dBm}$), y evitando de nuevo añadir complejidad computacional a la red neuronal implementada en el DSP.

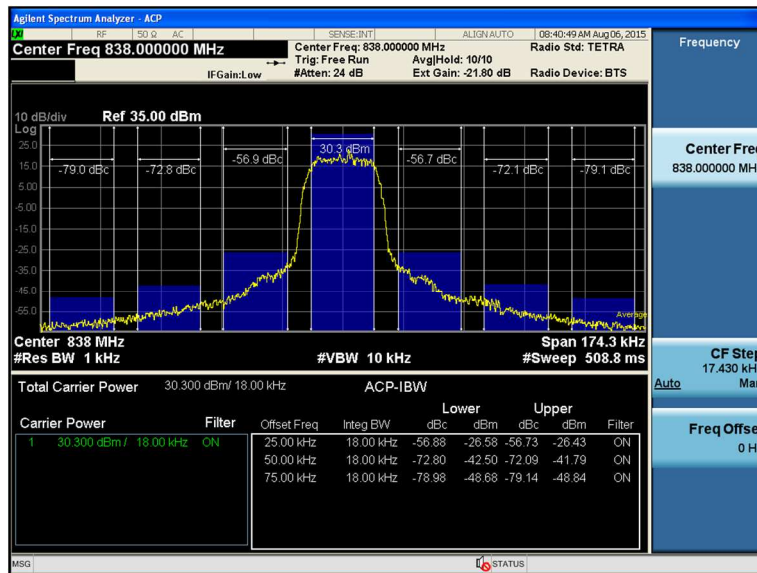
6.4.2. Medidas de EVM

Para concluir este estudio, la Figura 6.14 muestra el EVM [3] de la señal de salida del amplificador, obtenida tras la aplicación de la red neuronal como sistema de linealización en los tres tramos de frecuencia.

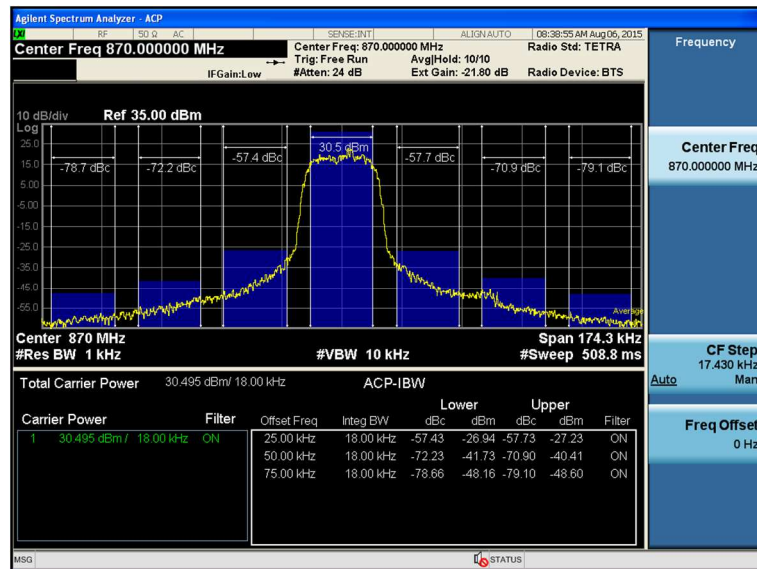
Los EVM obtenidos tras la compensación son del 2.3% a una frecuencia de 806 MHz y del 2.5 % a 838 MHz y a 870 MHz, manteniendo perfectamente las prestaciones en cuanto a EVM se refiere, ya que el límite de EVM fijado por la normativa TETRA es del 10 % [41], lo que significa que la ANN no aumenta la distorsión en banda del amplificador. Las medidas se han obtenido utilizando un analizador de señal Aeroflex IFR 2310 TETRA.



(a)

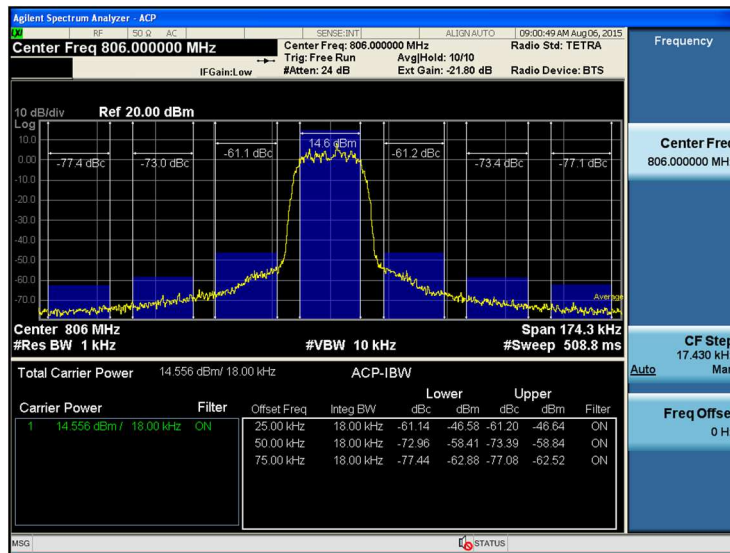


(b)

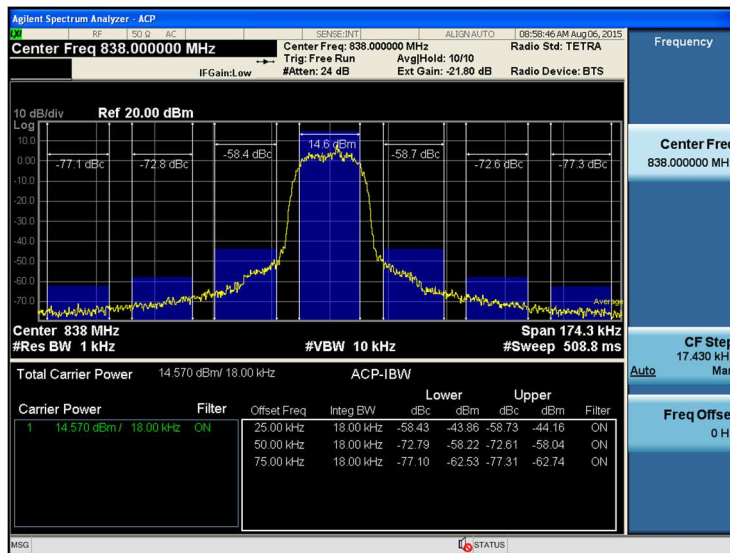


(c)

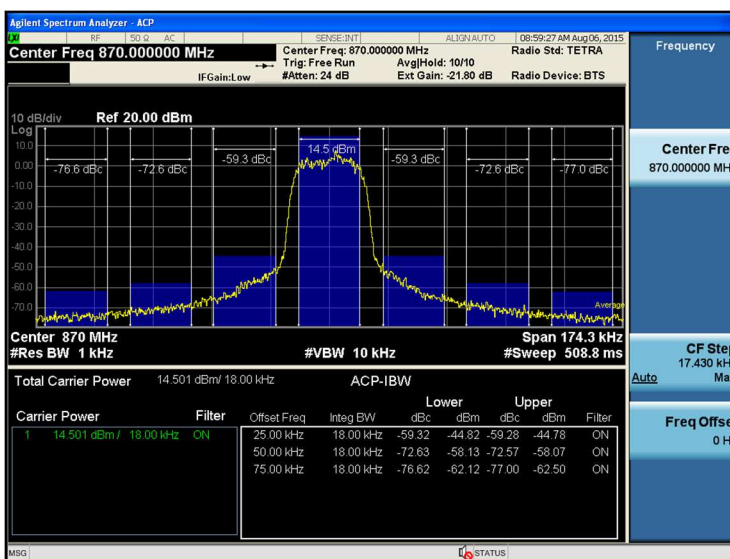
Figura 0.12: ACP obtenido tras la compensación con la red neuronal para una potencia de transmisión de 1 W en la frecuencia (a) 806 MHz; (b) 838 MHz; (c) 870 MHz.



(a)



(b)



(c)

Figura 0.13: ACP obtenido tras la compensación con la red neuronal para una potencia de transmisión de 15 dBm en la frecuencia (a) 806 MHz; (b) 838 MHz; (c) 870 MHz.

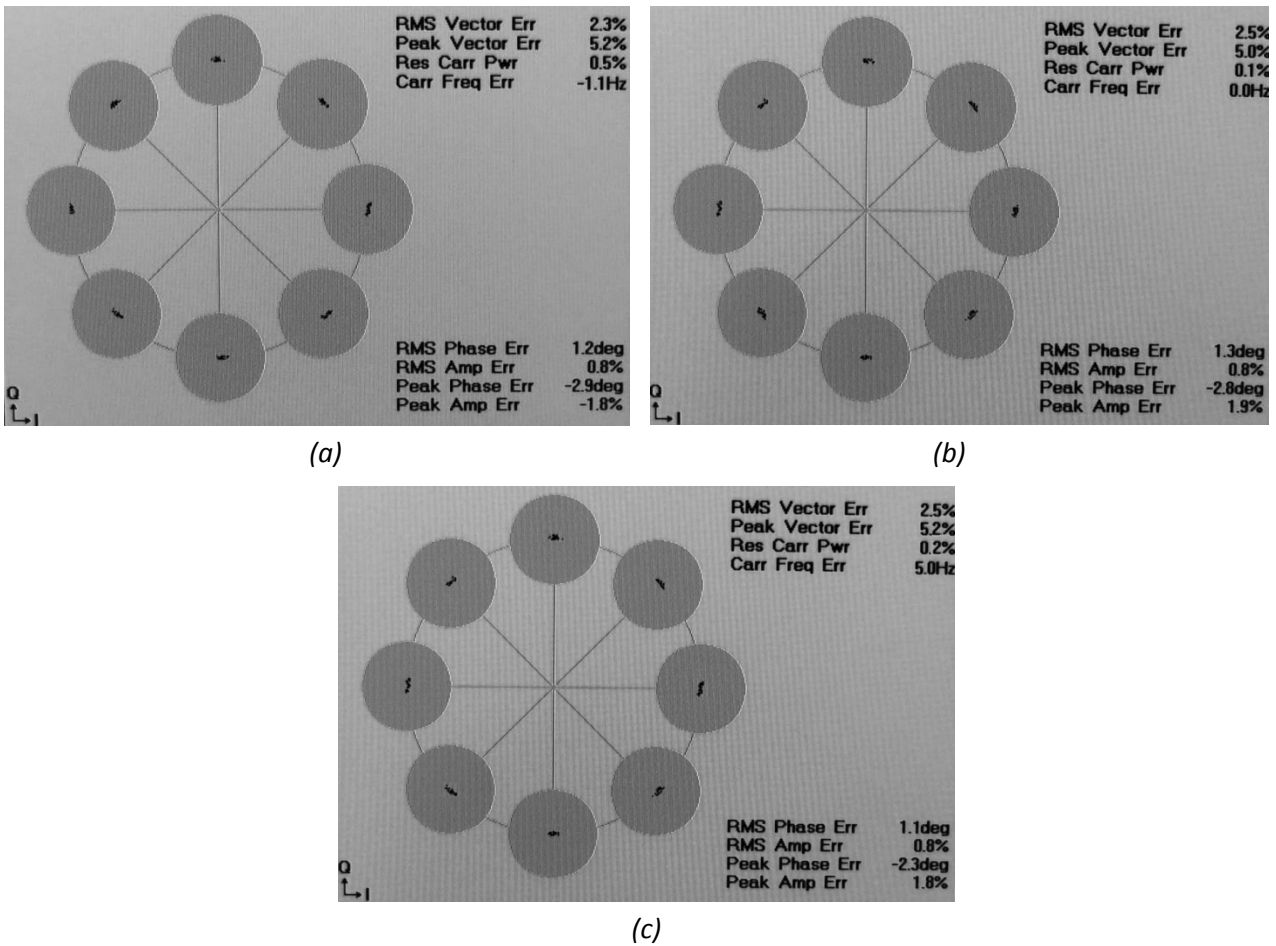


Figura 0.14: EVM obtenido tras la compensación con la red neuronal en la frecuencia (a) 806 MHz; (b) 838 MHz; (c) 870 MHz.

6.4.3. Comparativa con el método de lazo cartesiano

La Figura 6.15 muestra el espectro de señal en la entrada y en la salida del amplificador de potencia con y sin linealización ANN. La mejora de ACP que aplica el sistema de linealización ANN es de 13 dB. Las medidas se han obtenido utilizando un analizador de señal Agilent N9030A PXA.

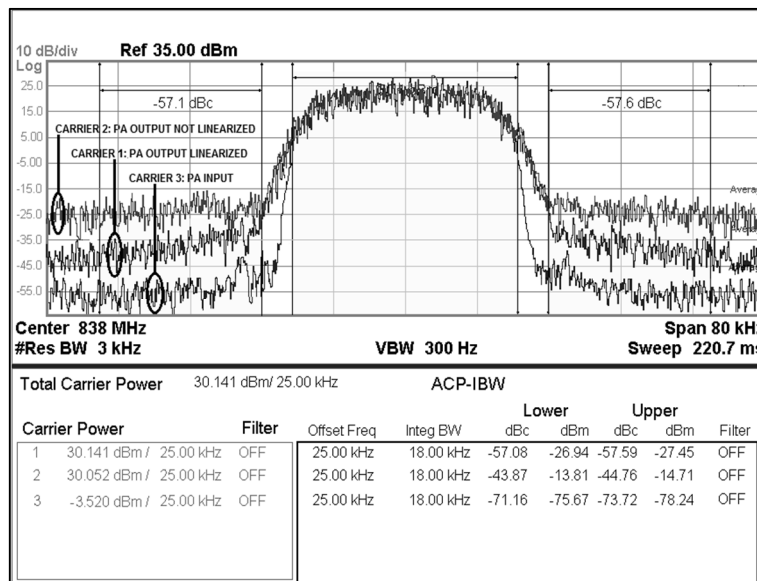


Figura 0.15: Entrada y salida del amplificador de potencia con y sin linealización ANN.

La Tabla 6.7 muestra los resultados obtenidos utilizando el método ANN propuesto, comparándolos con el método de Lazo Cartesiano implementado en el terminal portátil original, y comparándolos con el terminal sin aplicar método de linealización.

Tabla 0.7: Comparación entre el método de Lazo Cartesiano y el método propuesto con Red Neuronal.

| | Sin Linealización | Lazo Cartesiano | Red Neuronal propuesta |
|------------|--------------------------|------------------------|-------------------------------|
| EVM | 2.2% | 2.4% | 2.3% |
| ACP | 44 dBc | 57.2 dBc | 57 dBc |

Como se puede ver, el método propuesto proporciona el mismo rendimiento que el método original de *Cartesian Feedback Loop*, pero disminuyendo en gran medida la complejidad del diseño.

7. LINEALIZACIÓN DE AMPLIFICADORES DE POTENCIA EN OTROS SISTEMAS DE COMUNICACIONES MEDIANTE REDES NEURONALES

A continuación, se muestran los resultados obtenidos tras llevar a cabo la implementación de un sistema de linealización con redes neuronales en distintos dispositivos de telecomunicaciones, extrapolando los resultados presentados en los capítulos anteriores.

7.1. Linealización de una Infraestructura TETRA

Para comprobar la posibilidad de aplicar la misma técnica de linealización de potencia en otros sistemas de comunicaciones, lo aplicaremos a una infraestructura TETRA de 40 vatios de potencia en la banda 380-400 MHz. La infraestructura incorpora un amplificador de potencia con una ganancia de 48 dB. El conjunto amplificador está compuesto por tres amplificadores en cascada: dos drivers de Nitruro de Galio y un amplificador de potencia LDMOS cuyo punto de compresión es de 51 dBm.

La señal TETRA T1 que vamos a emplear para excitar el PA, y que emplearemos como señal objetivo (target) de la red neuronal se muestra en la Figura 7.1.



Figura 7.1: Señal de entrada del amplificador de potencia de la infraestructura TETRA.

Excitando el PA con una señal TETRA T1 de -2 dBm, obtenemos con el analizador la señal demodulada de la Figura 7.2. Esta señal será la señal de entrada (input) de la red neuronal.

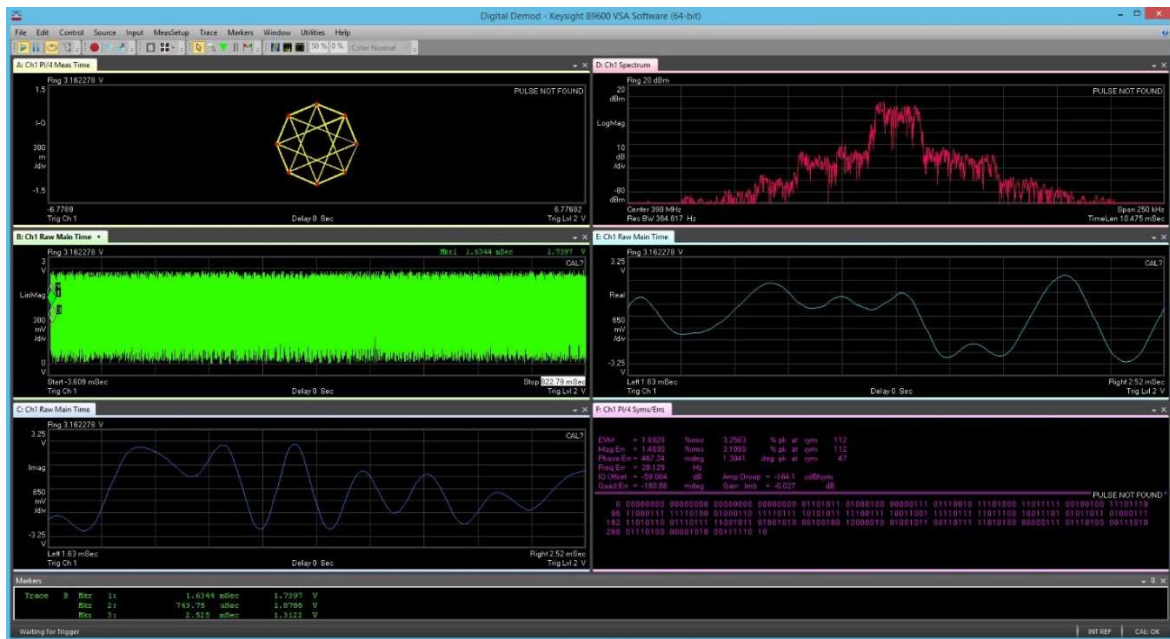


Figura 7.2: Señal de salida del amplificador de potencia de la infraestructura TETRA.

Tras llevar a cabo distintas pruebas con distintas arquitecturas de red neuronal, observamos que empleando una red neuronal con una única capa oculta de 20 neuronas, somos capaces de obtener ganancias de linealización del orden de 18 dBc. Esta ganancia puede verse en la Figura 7.3.

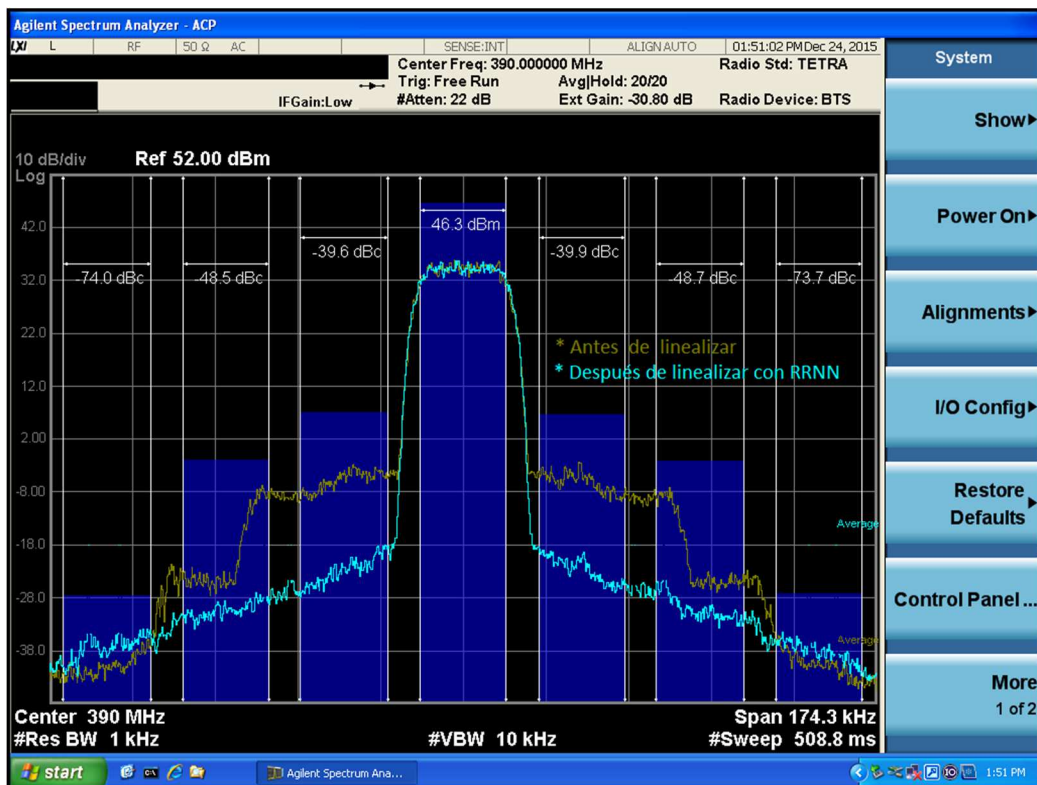


Figura 7.3: Señal de salida del amplificador de potencia de la infraestructura TETRA antes (en amarillo) y después (en azul) de linealizar con la red neuronal.

De este modo observamos valores de ACP antes de linealizar de 40 dBc. Los valores de ACP después de linealizar mediante la red neuronal son de 58 dBc.

7.2. Linealización de una Infraestructura LTE

El sistema a linealizar está compuesto por una infraestructura LTE de 40 vatios de potencia en la banda 28: 758-803 MHz. La infraestructura incorpora un amplificador de potencia con una ganancia de 57 dB. El conjunto amplificador está compuesto por dos amplificadores en cascada: un driver LDMOS y un amplificador de potencia GaN cuyo punto de compresión es de 53 dBm.

Excitando el PA con una señal LTE ETM-1.1 de -10 dBm, obtenemos la siguiente señal que se muestra en la Figura 7.4 a la salida del amplificador de potencia.

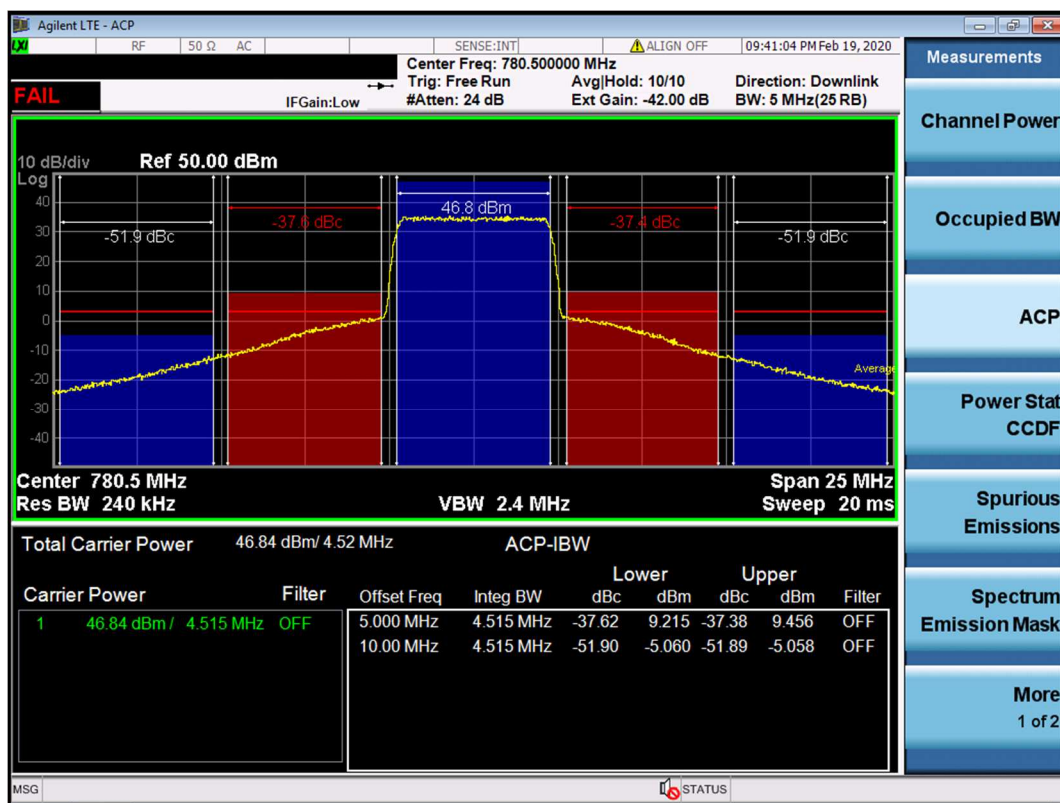


Figura 7.4: Señal de salida del amplificador de potencia de la infraestructura LTE antes de linealizar.

Tras llevar a cabo distintas pruebas con distintas arquitecturas de red neuronal, observamos que empleando una red neuronal con una única capa oculta de 20 neuronas y profundidad de memoria 2 (Figura 7.5), somos capaces de obtener ganancias de linealización del orden de 11 dBc. La profundidad de memoria de la red neuronal, tal como se comentó en el apartado 4.1, hace referencia al número de muestras de la señal de entrada, anteriores al instante temporal actual, empleadas para calcular su señal de salida. Esta profundidad de memoria de la red neuronal, nos permitirá linealizar amplificadores de potencia que trabajan con modulaciones de anchos de banda elevados como es el caso de LTE, y que debido a ello requieren compensar el efecto memoria que aparece en ellos.

La señal de salida del amplificador, tras linealizar aplicando la red neuronal, puede verse en la Figura 7.6.

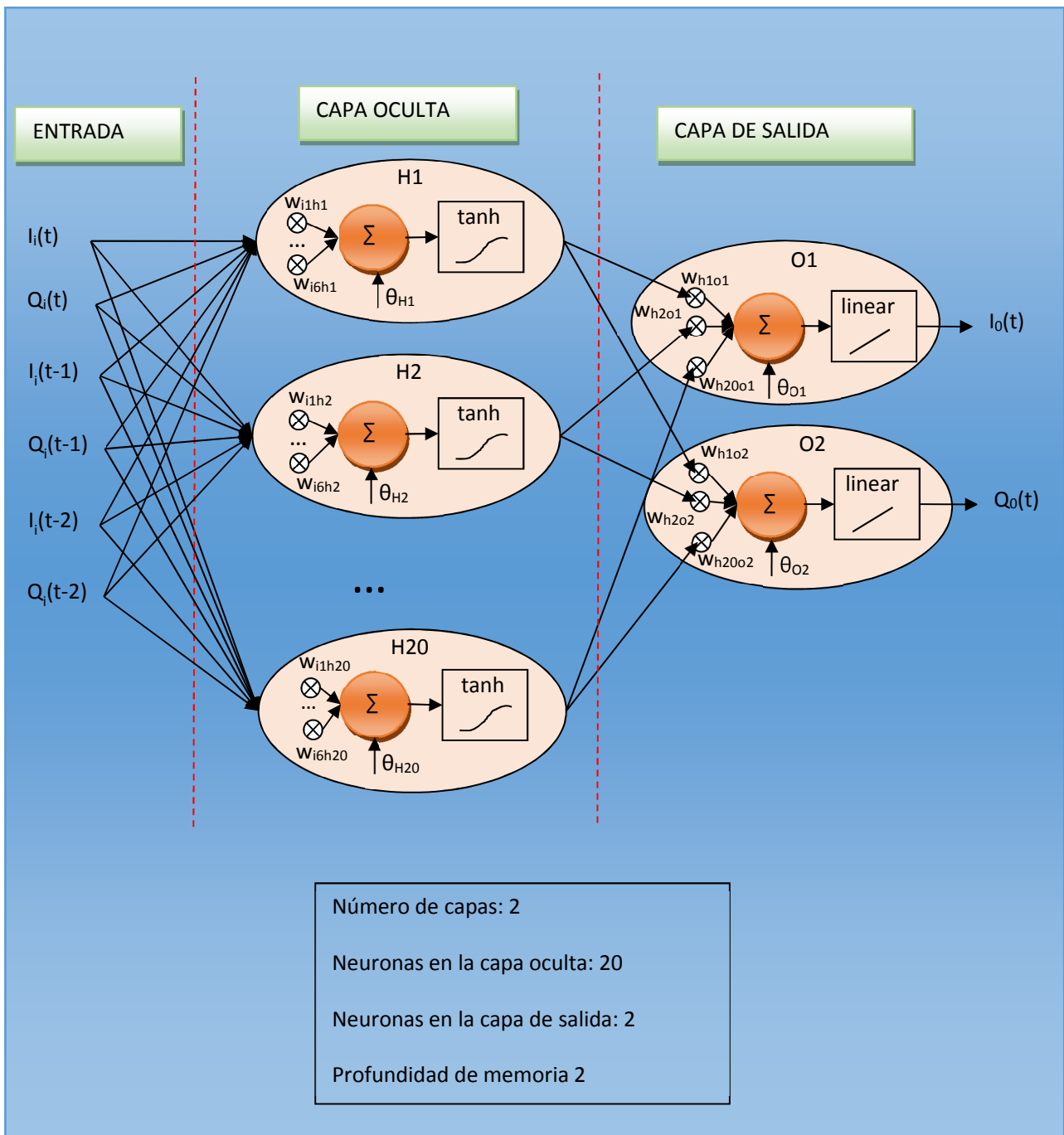


Figura 7.5: Red neuronal aplicada con profundidad de memoria 2.

Observamos que, al igual que ocurría con la modulación TETRA, en LTE la distorsión en banda introducida por la red neuronal no es significativa, obteniendo valores de EVM de entorno al 2.7% (Figura 7.7) que se encuentran muy por debajo del límite de la normativa LTE (9%).

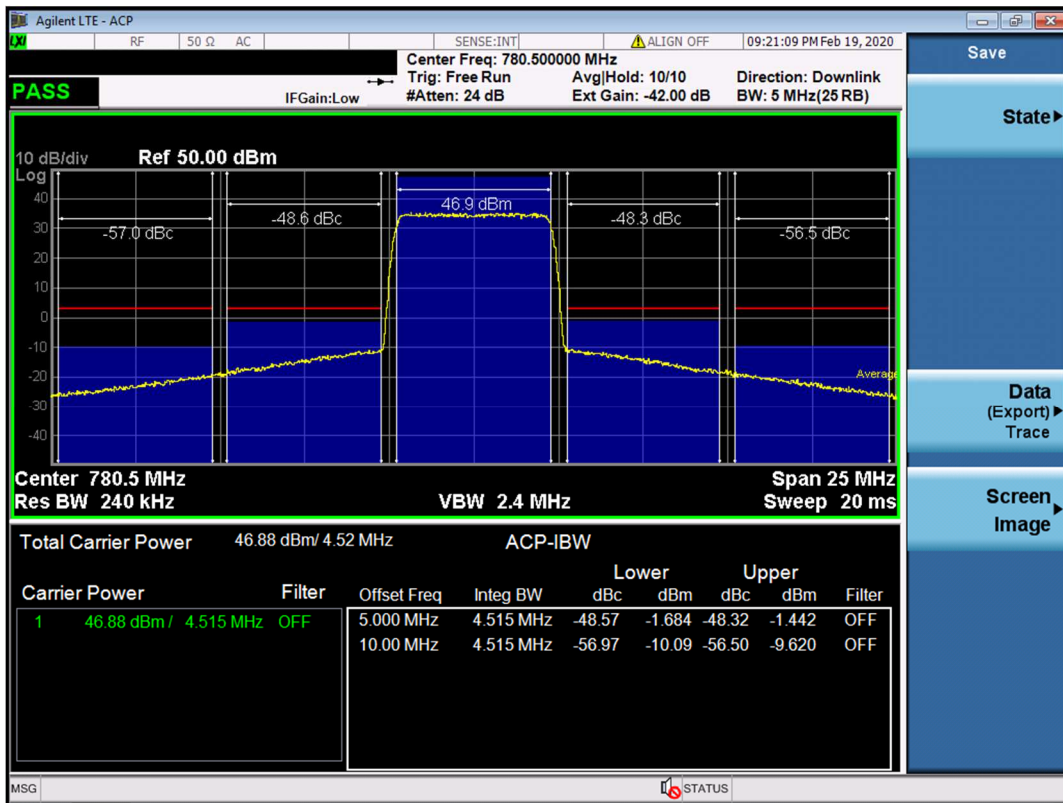


Figura 7.6: Señal de salida del amplificador de potencia de la infraestructura LTE después de linealizar con la red neuronal.

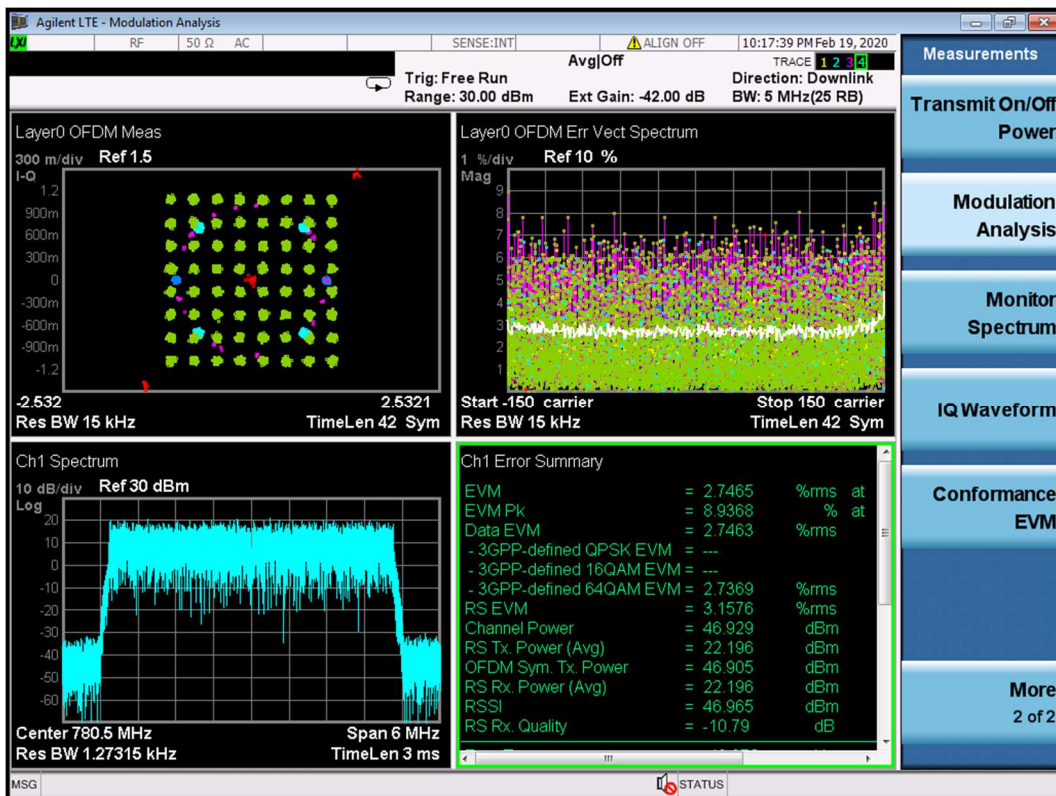


Figura 7.7: EVM a la salida del amplificador de potencia de la infraestructura LTE después de linealizar con la red neuronal.

8. CONCLUSIONES Y TRABAJO FUTURO

A la vista de los resultados obtenidos en este trabajo, queda demostrada la viabilidad de aplicar un predistorsionador digital basado en redes neuronales artificiales para aumentar la eficiencia de transmisión de potencia en un dispositivo portátil de comunicaciones RF profesional de bajo coste, basado en el estándar TETRA y capaz de transmitir 1 vatio en la banda de frecuencia 806-870 MHz.

La arquitectura simple de la ANN requerida para esta tarea permite su implementación en el Procesador Digital de Señal (DSP) de bajo coste integrado en el terminal portátil, sin un coste de recursos significativo. Además, es posible establecer una estrategia para dividir el proceso de predistorsión en diferentes subbandas de frecuencia, seleccionando para cada una los parámetros óptimos de la ANN. Del mismo modo, los efectos del voltaje de alimentación y la temperatura se pueden compensar variando la ganancia del amplificador con la información proporcionada por las LUT definidas, lo cual nos permitirá eliminar cualquier lazo de realimentación y simplificar al máximo el diseño de la red neuronal, con el consiguiente ahorro de recursos hardware y computacionales.

La correcta elección del amplificador de potencia del terminal permite simplificar el proceso de linealización, reduciendo los requisitos de hardware y de software necesarios, minimizando también los requisitos computacionales para la implementación de la red neuronal. Un correcto análisis de la no linealidad de cada modelo de amplificador, nos lleva a la obtención de sistemas de linealización mucho más ágiles, sencillos y eficientes.

Un primer análisis de las ventajas de la nueva solución propuesta que utiliza ANN, en comparación con el método de realimentación cartesiana tradicional, se puede ver comparando las Figuras 8.1 y 8.2. En el diagrama de bloques del portátil TETRA original (Figura 8.1), el DSP es responsable de generar la trama TETRA antes de su linealización utilizando el sistema de realimentación cartesiana, que se implementa en un ASIC. Si se aplica el sistema ANN en lugar del lazo de realimentación cartesiana original (Figura 8.2), el uso de un ASIC para implementar el algoritmo de linealización y la necesidad de una ruta de realimentación de RF ya no son necesarios, lo que lleva a una reducción importante del área de placa de circuito impreso (PCB) y una reducción del 10% del coste del terminal, así como eliminar la dependencia de posibles variaciones de stock del ASIC, obsolescencia o aumento de su precio. Aunque el método de predistorsión ANN requiere un ajuste continuo (V_g y $V_{control}$ en la Figura 5.21), este ajuste se realiza automáticamente mediante el algoritmo implementado en el DSP sin ningún coste adicional de hardware, mientras que el ajuste continuo realizado para el lazo cartesiano requiere el hardware adicional del lazo de realimentación. En la Tabla 8.1 se muestra un resumen de los pros y los contras entre el circuito de realimentación cartesiana y el método de predistorsión ANN propuesto para la linealización de amplificadores de potencia de RF en terminales. Los únicos contras que presenta el método

propuesto con respecto al lazo cartesiano son el requisito de un entrenamiento inicial de la red neuronal y la necesidad de dos salidas analógicas del DSP. Sin embargo, ninguno de los dos es relevante, ya que el entrenamiento inicial sólo se lleva a cabo durante el proceso de fabricación del terminal, utilizando instrumentación externa, y la necesidad de una salida analógica adicional se puede obtener fácilmente con el DSP.

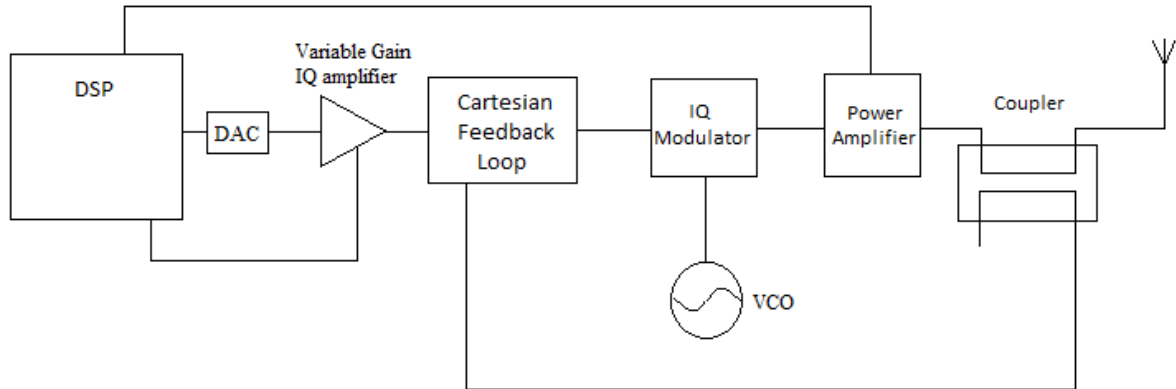


Figura 8.1: Transmisor original incluyendo lazo cartesiano de realimentación.

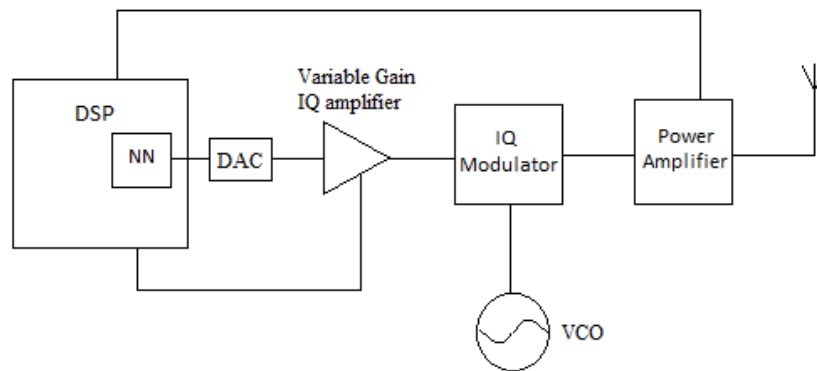


Figura 8.2: Nuevo sistema de transmisión incluyendo un predistorsionador con redes neuronales.

Tabla 8.1: Comparación entre el método de lazo cartesiano y el método propuesto con Red neuronal.

| | Pros | Contras |
|-------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Lazo cartesiano de realimentación | <ul style="list-style-type: none"> • No requiere entrenamiento inicial • Sólo requiere una salida analógica del DSP (V_g) | <ul style="list-style-type: none"> • Requiere lazo de realimentación • Mayor coste económico • Mayor área de PCB requerida • Posible necesidad de un ASIC |
| Linealización con redes neuronales | <ul style="list-style-type: none"> • Menor coste económico • Menor área de PCB requerida • No requiere lazo de realimentación | <ul style="list-style-type: none"> • Requiere entrenamiento inicial • Requiere dos salidas analógicas del DSP (V_g y $V_{control}$) |

A diferencia de trabajos anteriores, que aplican ANN complejas para linealizar los amplificadores de potencia de RF [18-29], y que requieren hardware adicional como FPGA o DSP potentes (orientando así estas soluciones a infraestructuras estáticas), este trabajo realiza la implementación práctica de una ANN simple en el DSP de un terminal de radio y la compensación de posibles cambios en las condiciones de trabajo, tales como frecuencia, temperatura y tensión

de alimentación, lo que permite simplificar y eliminar partes del hardware que hasta ahora eran necesarias. Esto tendrá repercusiones en la reducción de coste y tamaño de las terminales. La reducción de coste debido a la implementación de la red neuronal en el DSP del terminal portátil se puede aumentar con un 17% adicional mediante el uso del amplificador RF5110G, que se puede alimentar con una sola celda de litio de 3.7 V, en lugar de los transistores normalmente utilizados que necesitan dos celdas de litio (7.4 V). Esto significa que la técnica de linealización propuesta puede reducir el coste del dispositivo portátil en más de un 25%. En este trabajo no solo se desarrolla un estudio teórico sobre la viabilidad del sistema propuesto, sino que se implementa en un terminal real, consiguiendo una solución perfectamente industrializable, que puede llegar a suponer una importante reducción de coste y de dimensiones de los terminales en un futuro.

El sistema con redes neuronales propuesto en este trabajo es una alternativa real al método del circuito de realimentación cartesiana utilizado en terminales de bajo coste para linealizar el amplificador de potencia de RF. Además, aunque este trabajo se ha centrado en el estándar TETRA, se puede extrapolar fácilmente a cualquier terminal de telefonía móvil, lo que hace que este trabajo sea una solución tremendamente atractiva para la industria de las telecomunicaciones debido a su simplicidad de diseño, lo que permite una fácil implementación en el DSP de cualquier terminal de bajo coste, de modo que se pueda aplicar a otros estándares de modulación digital como GSM, UMTS, LTE, etc., simplificando el hardware de los dispositivos y, por lo tanto, reduciendo el coste de los terminales, manteniendo su rendimiento y cumpliendo con los estándares de cada modulación.

Para futuros trabajos que puedan derivarse de éste, queda pendiente analizar la viabilidad de introducir este sistema de predistorsión digital basado en redes neuronales en terminales TETRA de la banda de frecuencias 300-500 MHz. Dicha introducción presentará el reto de requerir ACPs de 60 dBc en lugar de los 55 dBc que requiere la banda 806-870 MHz, lo cual supondrá mayores requisitos funcionales para la red neuronal implementada.

También resultará interesante la obtención de redes neuronales capaces de linealizar amplificadores LDMOS que presenten características poco lineales y que por tanto requieran exprimir al máximo las capacidades de la red neuronal, evitando aumentar su complejidad computacional.

Otro de los objetivos para trabajos futuros, deberá de ser la obtención de redes neuronales capaces de linealizar modulaciones de banda ancha como por ejemplo LTE, si bien una pequeña introducción a este objetivo se ha llevado ya a cabo en el Capítulo 7 de esta tesis. El reto de la linealización de modulaciones de banda ancha, será también conseguir la correcta compensación del efecto memoria que el amplificador de potencia introduce.

Del mismo modo, también será interesante extrapolar los resultados de este trabajo a la linealización de infraestructuras de telecomunicaciones, lo cual también ha sido introducido en el Capítulo 7, si bien dichas infraestructuras, debido a su complejidad y altas prestaciones,

introducen sistemas de procesamiento de gran potencia que facilitarán la implementación del sistema de predistorsión sin suponer su complejidad computacional una restricción.

9. PUBLICACIONES DERIVADAS DE ESTE TRABAJO

De este trabajo se ha derivado la publicación de los dos artículos que se muestran a continuación:

- R. Gracia Sáez, N. Medrano Marqués, RF Power Amplifier Linearization in Professional Mobile Radio Communications Using Artificial Neural Networks. IEEE Transactions on Industrial Electronics, vol. 66, no. 4, pp. 3060-3070, Abril 2019. DOI: 10.1109/TIE.2018.2842780. IF: 7.515, 16/266 (Q1), ENGINEERING, ELECTRICAL AND ELECTRONIC.
- R. Gracia Sáez, N. Medrano Marqués, LDMOS versus GaN RF Power Amplifier Comparison Based on the Computing Complexity Needed to Linearize the Output. Electronics, vol. 8, no. 1260, pp. 1-11, Noviembre 2019. DOI: 10.3390/electronics8111260. IF: 2.412, 125/266 (Q2), ENGINEERING, ELECTRICAL AND ELECTRONIC.

ANEXO 1: PESOS Y BIAS DE LAS REDES NEURONALES CALCULADAS

La estructura de red neuronal elegida tiene 20 neuronas en la capa oculta y 2 en la capa de salida (Figura A.1). Existen tres redes neuronales para cada subrango frecuencial. Los pesos y bias de cada una de las tres redes neuronales se muestran en las Tablas A.1, A.2 y A.3.

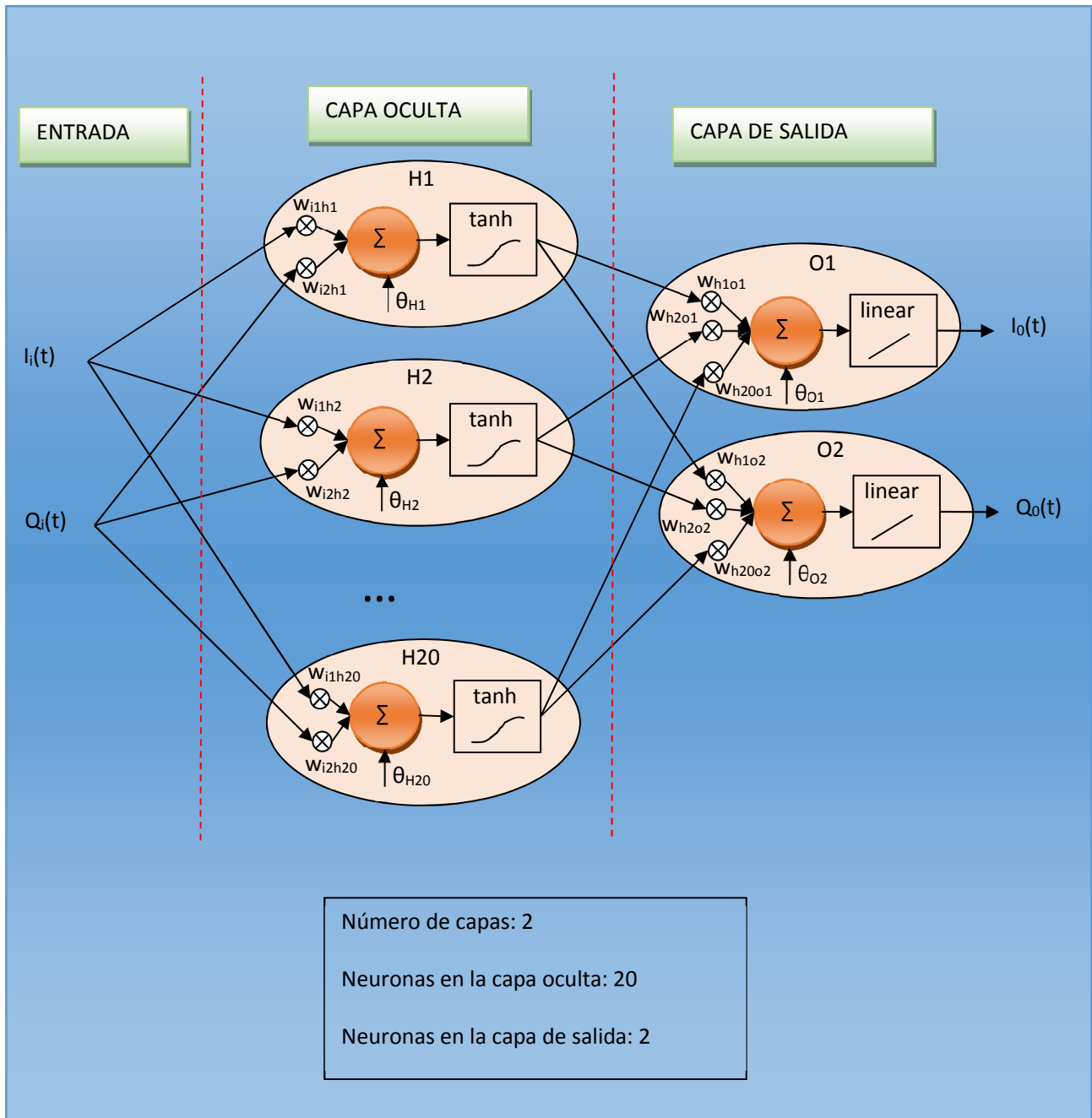


Figura 0.1: Red neuronal aplicada.

Tabla A1.1: Pesos de la red neuronal de 806-827 MHz.

| RED NEURONAL 806-827 MHz | | | | | | | | | | | |
|--------------------------|---------|--------|---------|--------------|---------|----------------|---------|--------|---------|-------------|---------|
| CAPA DE ENTRADA | | | | | | CAPA DE SALIDA | | | | | |
| Wi1h1 | -0.3351 | Wi2h1 | 1.792 | θ h1 | 2.4556 | Wh1o1 | -0.7468 | Wh1o2 | 0.6514 | θ o1 | -0.1369 |
| Wi1h2 | -4.4282 | Wi2h2 | 1.8764 | θ h2 | 4.7081 | Wh2o1 | -0.0718 | Wh2o2 | 0.0015 | θ o2 | -0.0447 |
| Wi1h3 | -6.2669 | Wi2h3 | -1.8744 | θ h3 | 6.0674 | Wh3o1 | -0.0159 | Wh3o2 | -0.0472 | | |
| Wi1h4 | -0.3776 | Wi2h4 | 0.4146 | θ h4 | -0.4524 | Wh4o1 | -0.7158 | Wh4o2 | 0.0592 | | |
| Wi1h5 | -7.0542 | Wi2h5 | -2.0112 | θ h5 | 2.7843 | Wh5o1 | -0.0014 | Wh5o2 | 0.0113 | | |
| Wi1h6 | -2.1664 | Wi2h6 | 5.6614 | θ h6 | 2.6943 | Wh6o1 | 0.0062 | Wh6o2 | 0.0052 | | |
| Wi1h7 | -2.7293 | Wi2h7 | 2.9646 | θ h7 | 1.9674 | Wh7o1 | 0.0162 | Wh7o2 | 0.0095 | | |
| Wi1h8 | -2.675 | Wi2h8 | -3.6807 | θ h8 | 2.4574 | Wh8o1 | -0.0104 | Wh8o2 | 0.0252 | | |
| Wi1h9 | -0.4028 | Wi2h9 | -0.0821 | θ h9 | 0.1854 | Wh9o1 | -0.8314 | Wh9o2 | -0.8409 | | |
| Wi1h10 | 0.4565 | Wi2h10 | -0.866 | θ h10 | -0.1721 | Wh10o1 | 0.4051 | Wh10o2 | -0.905 | | |
| Wi1h11 | -0.3841 | Wi2h11 | -0.2739 | θ h11 | 0.4898 | Wh11o1 | -0.5549 | Wh11o2 | -0.3103 | | |
| Wi1h12 | 0.1938 | Wi2h12 | 2.4175 | θ h12 | -1.2025 | Wh12o1 | 0.0699 | Wh12o2 | -0.0238 | | |
| Wi1h13 | -2.3959 | Wi2h13 | 0.8597 | θ h13 | 0.0124 | Wh13o1 | -0.0173 | Wh13o2 | -0.0723 | | |
| Wi1h14 | 2.6017 | Wi2h14 | 3.4022 | θ h14 | 2.2124 | Wh14o1 | 0.0187 | Wh14o2 | -0.0262 | | |
| Wi1h15 | 0.7936 | Wi2h15 | -1.7073 | θ h15 | 1.2746 | Wh15o1 | -0.0941 | Wh15o2 | -0.2707 | | |
| Wi1h16 | -2.6207 | Wi2h16 | 3.8582 | θ h16 | -3.1765 | Wh16o1 | -0.0037 | Wh16o2 | -0.0149 | | |
| Wi1h17 | 2.2107 | Wi2h17 | -1.4677 | θ h17 | 3.4678 | Wh17o1 | 0.4507 | Wh17o2 | 0.013 | | |
| Wi1h18 | -0.1185 | Wi2h18 | -0.9757 | θ h18 | -1.1078 | Wh18o1 | -0.7665 | Wh18o2 | 0.1051 | | |
| Wi1h19 | 3.5317 | Wi2h19 | 0.9538 | θ h19 | 3.6595 | Wh19o1 | 0.0419 | Wh19o2 | 0.1301 | | |
| Wi1h20 | -0.6702 | Wi2h20 | 3.1312 | θ h20 | -3.7937 | Wh20o1 | -0.1265 | Wh20o2 | 0.2723 | | |

Tabla A1.2: Pesos de la red neuronal de 827-848 MHz.

| RED NEURONAL 827-848 MHz | | | | | | | | | | | |
|--------------------------|----------|--------|----------|------|----------|----------------|---------|--------|---------|-----|---------|
| CAPA DE ENTRADA | | | | | | CAPA DE SALIDA | | | | | |
| Wi1h1 | -0.6574 | Wi2h1 | -0.3616 | θh1 | 0.0035 | Wh1o1 | -1.9259 | Wh1o2 | 0.274 | θo1 | -0.2911 |
| Wi1h2 | 0.3356 | Wi2h2 | 1.5458 | θh2 | 2.4531 | Wh2o1 | -0.8251 | Wh2o2 | 1.1642 | θo2 | 0.4232 |
| Wi1h3 | -1.9399 | Wi2h3 | -1.2082 | θh3 | 2.6261 | Wh3o1 | -0.2482 | Wh3o2 | 0.7962 | | |
| Wi1h4 | 2.2823 | Wi2h4 | 0.8661 | θh4 | -2.9239 | Wh4o1 | 0.1462 | Wh4o2 | 0.8717 | | |
| Wi1h5 | -2.1925 | Wi2h5 | 3.2072 | θh5 | 3.6874 | Wh5o1 | -0.1024 | Wh5o2 | -0.0214 | | |
| Wi1h6 | 3.2911 | Wi2h6 | -1.4747 | θh6 | -2.2835 | Wh6o1 | -0.0452 | Wh6o2 | -0.0267 | | |
| Wi1h7 | 5.72 | Wi2h7 | -10.8505 | θh7 | -4.2328 | Wh7o1 | 0.0006 | Wh7o2 | -0.0029 | | |
| Wi1h8 | 11.8888 | Wi2h8 | -6.2766 | θh8 | -4.4998 | Wh8o1 | -0.0013 | Wh8o2 | -0.0038 | | |
| Wi1h9 | 1.6822 | Wi2h9 | 1.5252 | θh9 | 0.0455 | Wh9o1 | -0.1056 | Wh9o2 | 0.0917 | | |
| Wi1h10 | 3.6794 | Wi2h10 | 0.7505 | θh10 | 0.0732 | Wh10o1 | -0.0174 | Wh10o2 | 0.0215 | | |
| Wi1h11 | 0.6289 | Wi2h11 | -2.7874 | θh11 | -0.2046 | Wh11o1 | 0.0505 | Wh11o2 | 0.0082 | | |
| Wi1h12 | -0.139 | Wi2h12 | -0.8918 | θh12 | 0.0776 | Wh12o1 | 0.6516 | Wh12o2 | -0.9502 | | |
| Wi1h13 | -1.6868 | Wi2h13 | -4.3389 | θh13 | 1.1833 | Wh13o1 | -0.0085 | Wh13o2 | 0.0003 | | |
| Wi1h14 | -1.1001 | Wi2h14 | -3.5501 | θh14 | -1.3311 | Wh14o1 | -0.0174 | Wh14o2 | -0.0091 | | |
| Wi1h15 | 5.7063 | Wi2h15 | -2.6464 | θh15 | 2.2005 | Wh15o1 | -0.0032 | Wh15o2 | -0.011 | | |
| Wi1h16 | 0.8729 | Wi2h16 | 1.4944 | θh16 | -2.6726 | Wh16o1 | -1.0389 | Wh16o2 | 1.7811 | | |
| Wi1h17 | 7.1891 | Wi2h17 | -3.0628 | θh17 | 4.3562 | Wh17o1 | -0.0076 | Wh17o2 | -0.0079 | | |
| Wi1h18 | -1.4908 | Wi2h18 | 3.7985 | θh18 | -4.2832 | Wh18o1 | -0.145 | Wh18o2 | 0.0262 | | |
| Wi1h19 | -11.9953 | Wi2h19 | 5.2959 | θh19 | -11.6257 | Wh19o1 | -0.0131 | Wh19o2 | -0.0089 | | |
| Wi1h20 | -2.5054 | Wi2h20 | -1.1361 | θh20 | -3.55 | Wh20o1 | -0.3361 | Wh20o2 | -0.3649 | | |

Tabla A1.3: Pesos de la red neuronal de 848-870 MHz.

| RED NEURONAL 848-870 MHz | | | | | | | | | | | |
|--------------------------|---------|--------|---------|--------------|---------|----------------|---------|--------|---------|-------------|---------|
| CAPA DE ENTRADA | | | | | | CAPA DE SALIDA | | | | | |
| Wi1h1 | 7.0946 | Wi2h1 | -0.5211 | θ h1 | -6.9221 | Wh1o1 | 0.0379 | Wh1o2 | 0.0094 | θ o1 | 0.196 |
| Wi1h2 | 5.1145 | Wi2h2 | -6.3783 | θ h2 | -7.7452 | Wh2o1 | 0.0249 | Wh2o2 | -0.0286 | θ o2 | -0.0925 |
| Wi1h3 | -0.117 | Wi2h3 | 1.9509 | θ h3 | 1.8399 | Wh3o1 | -1.494 | Wh3o2 | 0.569 | | |
| Wi1h4 | 1.633 | Wi2h4 | 1.3481 | θ h4 | -3.2674 | Wh4o1 | 1.2645 | Wh4o2 | 1.6316 | | |
| Wi1h5 | 0.234 | Wi2h5 | 1.7607 | θ h5 | -0.9994 | Wh5o1 | 1.8072 | Wh5o2 | -0.9958 | | |
| Wi1h6 | -1.4521 | Wi2h6 | 0.4166 | θ h6 | 0.9538 | Wh6o1 | 0.7197 | Wh6o2 | 0.3968 | | |
| Wi1h7 | -4.4815 | Wi2h7 | 1.4017 | θ h7 | 2.179 | Wh7o1 | -0.008 | Wh7o2 | 0.0057 | | |
| Wi1h8 | 0.0585 | Wi2h8 | -2.3807 | θ h8 | -1.9999 | Wh8o1 | -0.6928 | Wh8o2 | 0.4251 | | |
| Wi1h9 | 1.6072 | Wi2h9 | 0.778 | θ h9 | 0.0228 | Wh9o1 | -0.179 | Wh9o2 | 0.1434 | | |
| Wi1h10 | 8.2344 | Wi2h10 | -7.0174 | θ h10 | -2.2322 | Wh10o1 | -0.0005 | Wh10o2 | -0.001 | | |
| Wi1h11 | -5.4757 | Wi2h11 | 1.4899 | θ h11 | -2.268 | Wh11o1 | -0.0047 | Wh11o2 | 0.0058 | | |
| Wi1h12 | 0.8988 | Wi2h12 | -1.2978 | θ h12 | -0.0953 | Wh12o1 | 0.3817 | Wh12o2 | 0.1134 | | |
| Wi1h13 | 0.651 | Wi2h13 | 0.1644 | θ h13 | -0.0192 | Wh13o1 | 5.1867 | Wh13o2 | 1.7885 | | |
| Wi1h14 | 0.7587 | Wi2h14 | -0.1905 | θ h14 | 0.3035 | Wh14o1 | -2.7918 | Wh14o2 | -1.7474 | | |
| Wi1h15 | -0.1581 | Wi2h15 | -1.3788 | θ h15 | 0.9434 | Wh15o1 | 3.3407 | Wh15o2 | -1.6525 | | |
| Wi1h16 | -3.7389 | Wi2h16 | 5.5995 | θ h16 | -6.6601 | Wh16o1 | -0.1801 | Wh16o2 | 0.0434 | | |
| Wi1h17 | 0.3892 | Wi2h17 | 3.2065 | θ h17 | -2.6163 | Wh17o1 | 0.1536 | Wh17o2 | -0.1687 | | |
| Wi1h18 | 2.7485 | Wi2h18 | -0.0052 | θ h18 | 3.7826 | Wh18o1 | 0.8361 | Wh18o2 | 0.3998 | | |
| Wi1h19 | 1.4611 | Wi2h19 | 1.6561 | θ h19 | 3.3805 | Wh19o1 | 0.4402 | Wh19o2 | 1.7715 | | |
| Wi1h20 | 4.7804 | Wi2h20 | -7.9086 | θ h20 | 8.7536 | Wh20o1 | -0.0785 | Wh20o2 | -0.0021 | | |

En total, será necesario almacenar en memoria 306 valores, 102 pertenecientes a cada una de las tres redes neuronales de cada subrango frecuencial.

BIBLIOGRAFÍA

- [1] P.B. Kenington, High-Linearity RF Amplifier Design. Boston, MA: Artech House, 2000.
- [2] J.M Huidobro, Comunicaciones Móviles: Sistemas GSM, UMTS Y LTE. Ed. Ra-ma, 2012.
- [3] Fuqin Xiong, Digital Modulation Techniques, 2nd ed. Artech House, 2006.
- [4] Pipilos S., Papananos Y., Naskas N., Zervakis M., Jakob Jongsma, Gschier T., Wilson N., Gibbins J., Carter B., Dann G., “A transmitter IC for TETRA systems based on a Cartesian feedback loop linearization technique”, IEEE Journal of Solid State Circuits, vol. 40, no. 3, pp. 707–718, Mar. 2005.
- [5] H. H. Boo, S. Chung, and J. L. Dawson, “Digitally Assisted Feedforward Compensation of Cartesian-Feedback Power-Amplifier Systems”, IEEE Trans. Circuits and Systems II: Express Briefs, vol. 58, no. 8, pp. 457–461, Aug. 2011.
- [6] Gokceoglu A., Ghadam A., Valkama M., “Steady-State Performance Analysis and Step-Size Selection for LMS-Adaptive Wideband Feedforward Power Amplifier Linearizer”, IEEE Transactions on Signal Processing, vol. 60, no. 1, pp. 82-99, Jan. 2012.
- [7] Haoran Yu, Kamal El-Sankary and Ezz I. El-Masry, “Distortion Analysis Using Volterra Series and Linearization Technique of Nano-Scale Bulk-Driven CMOS RF Amplifier”, IEEE Transactions on Circuits and Systems I: regular papers, vol. 62, no. 1, pp. 19-28, Jan. 2015.
- [8] Anding Zhu, Brazil T.J., “An Overview of Volterra Series Based Behavioral Modeling of RF/Microwave Power Amplifiers”, Wireless and Microwave Technology Conference, 2006. WAMICON '06. IEEE Annual, pp. 1-5.
- [9] A. Zhu, M. Wren, and J. T. Brazil, “An efficient Volterra-based behavioral model for wide-band R.F. power amplifiers”, in Proc. IEEE MTT-S Int. Dig., vol. 3, pp. 787–790, Jun. 2003.
- [10] Anding Zhu, Pedro J.C., Cunha Telmo Reis, “Pruning the Volterra Series for Behavioral Modeling of Power Amplifiers Using Physical Knowledge”, IEEE Transactions on Microwave Theory and Techniques, vol. 55, no. 5, pp. 813-821, May. 2007.
- [11] J. Liszewski, B. Schubert, W. Keusgen, and A. Kortke, “Low-complexity FPGA implementation of Volterra predistorters for power amplifiers”, in proc. IEEE Topical Conf. Power Amplifiers for Wireless and Radio Applications, Phoenix, Arizona, USA, 16-19 Jan. 2011, pp. 41–44.
- [12] L. Guan and A. Zhu, “Low-Cost FPGA Implementation of Volterra Series-Based Digital Predistorter for RF Power Amplifiers”, IEEE Trans. Microwave Theory and Techniques, vol. 58, no. 4, pp. 866–872, Apr. 2010.

- [13] Morgan D.R., Zhengxiang Ma, Jaehyeong Kim, Zierdt M.G., Pastalan J., "A Generalized Memory Polynomial Model for Digital Predistortion of RF Power Amplifiers", *IEEE Transactions on Signal Processing*, vol.54, no. 10, pp 3852-3860, Oct. 2006.
- [14] L. Ding, G. T. Zhou, D. R. Morgan, M. Zhengxiang, J. S. Kenney, K. Jaehyeong, and C. R. Giardina, "A robust digital baseband predistorter constructed using memory polynomials", *IEEE Trans. Commun.*, vol. 52, no. 1, pp. 159–165, Jan. 2004.
- [15] Gilabert P.L., Montoro G., Bertran E., "On the Wiener and Hammerstein models for power amplifier predistortion", *Microwave Conference Proceedings, 2005. APMC 2005. Asia-Pacific Conference Proceedings*, vol. 2.
- [16] Bo Ai, Zhi-Xing Yang, Chang-Yong Pan, Shi-gang Tang, Tao-tao Zhang, "Analysis on LUT Based Predistortion Method for HPA with Memory", *IEEE Transactions on Broadcasting*, vol. 53, no. 1, Mar. 2007.
- [17] P. L. Gilabert, A. Cesari, G. Montoro, E. Bertran, and J.-M. Dilhac, "Multi-Lookup Table FPGA Implementation of an Adaptive Digital Predistorter for Linearizing RF Power Amplifiers With Memory Effects", *IEEE Trans. Microwave Theory and Techniques*, vol. 56, no. 2, pp. 372–384, Feb. 2008.
- [18] Zhan Su, Janusz Kolbusz, and Bogdan M. Wilamowski, "Linearization of Bipolar Amplifiers Based on Neural-Network Training Algorithm", *IEEE Transactions on Industrial Electronics*, vol. 63, no. 6, pp. 3737-3744, June 2016
- [19] T. Liu, S. Boumaiza, and F. M. Ghannouchi, "Dynamic Behavioral Modeling of 3G Power Amplifiers Using Real-Valued Time-Delay Neural Networks", *IEEE Trans. Microwave Theory and Techniques*, vol. 52, no. 3, pp. 1025–1033, Mar. 2004.
- [20] J. C. Pedro and S. A. Maas, "A comparative overview of microwave and wireless power amplifier behavioral modeling approaches", *IEEE Trans. Microw. Theory Tech.*, vol. 53, no. 4, pp. 1150–1163, Apr. 2005.
- [21] M. Isaksson, D. Wisell, and D. Rönnow, "A comparative analysis of behavioral models for RF power amplifiers", *IEEE Trans. Microw. Theory Tech.*, vol. 54, no. 1, pp. 348–359, Jan. 2006.
- [22] J. I. Díaz, C. Pantaleón, I. Santamaría, T. Fernández, and D. Martínez, "Nonlinearity estimation in power amplifiers based on subsampled temporal data", *IEEE Trans. Instrum. Meas.*, vol. 50, no. 4, pp. 882–886, Aug. 2001.
- [23] B. Fehri and S. Boumaiza, "Systematic Estimation of Memory Effects Parameters in Power Amplifiers' Behavioral Models", in *proc. IEEE Int. Microwave Symp. Digest, Baltimore, USA*, 5-10 Jun. 2011, pp. 1–4.
- [24] S. Boumaiza and F. Mkadem, "Wideband RF power amplifier predistortion using real-valued time-delay neural networks", in *Proceedings 39th European Microwave Conference*, October 2009, pp. 1449–1452.

- [25] M. Rawat, K. Rawat, and F. M. Ghannouchi, "Adaptive Digital Predistortion of Wireless Power Amplifiers/Transmitters Using Dynamic Real-Valued Focused Time-Delay Line Neural Networks", *IEEE Trans. Microwave Theory and Techniques*, vol. 58, no. 1, pp. 95–104, Jan. 2010.
- [26] F. Mkadem, M. B. Ayed, S. Boumaiza, J. Wood, and P. Aaen, "Behavioral modeling and digital predistortion of power amplifiers with memory using two hidden layers artificial neural networks", in *IEEE MTT-S Int. Microw. Symp. Dig.*, 2010, pp. 656–659.
- [27] F. Mkadem, S. Boumaiza, "Physically Inspired Neural Network Model for RF Power Amplifier Behavioral Modeling and Digital Predistortion", in *IEEE Trans. Microwave Theory and Techniques*, vol. 59, no. 4, pp. 913–923, Apr. 2011.
- [28] M. Rawat and F. M. Ghannouchi, "Distributed Spatiotemporal Neural Network for Nonlinear Dynamic Transmitter Modeling and Adaptive Digital Predistortion", *IEEE Trans. Instrumentation and Measurement*, vol. 61, no. 3, pp. 595–608, Mar. 2012.
- [29] Naskas N., Papananos Y., "Neural-Network-Based Adaptive Baseband Predistortion Method for RF Power Amplifiers", *IEEE Trans. Circuits and Systems-II*, vol. 51, no. 11, pp. 619–623, Nov. 2004.
- [30] Jiménez V.P.G., Jabrane Y., Armada A.G., Said B.A.E., Ouahman A.A., "High Power Amplifier Pre-Distorter Based on Neural-Fuzzy Systems for OFDM Signals", *IEEE Transactions on Broadcasting*, vol. 57, no. 1, pp. 149 – 158, Mar. 2011.
- [31] K. C. Lee and P. Gardner, "A novel digital predistorter technique using an adaptive neuro-fuzzy inference system", *IEEE Commun. Lett.*, vol. 7, no. 2, pp. 55–57, Jul. 2003.
- [32] K. C. Lee and P. Gardner, "Neuro-fuzzy approach to adaptive digital predistortion", *Electron. Lett.*, vol. 40, no. 3, pp. 185–186, Mar. 2004.
- [33] K. C. Lee and P. Gardner, "A combined neural network and fuzzy systems based adaptive digital predistortion for RF power amplifier linearization", in *47th IEEE Int. Midwest Symp. Circuits Syst.*, vol. 3, 2004, pp. 61–64.
- [34] Kok Chew Lee and Peter Gardner, "Adaptive Neuro-Fuzzy Inference System (ANFIS) Digital Predistorter for RF Power Amplifier Linearization", *IEEE Transactions on vehicular technology*, vol. 55, no. 1, january 2006, pp. 43-51.
- [35] Jianfeng Zhai, Jianyi Zhou, Lei Zhang, Jianing Zhao and Wei Hong, "ANFIS Implementation in FPGA for Power Amplifier Linearization with Digital Predistortion", *IEEE ICMMT2008 Proceedings*.
- [36] Y. Li and P. Yang, "Data predistortion with adaptive fuzzy systems", in *IEEE Int. Conf. Syst., Man, Cybern.*, vol. 6, 1999, pp. 168–172.
- [37] Moritz R., Leung H., Xinping Huang, "Nonlinear Compensation for High Power Amplifiers using Genetic Programming", *IEEE International Symposium on Circuits and Systems*, 2007. *ISCAS 2007*, pp. 2323 – 2326.

- [38] M. Helaoui and F. M. Ghannouchi, "Linearization of Power Amplifiers Using the Reverse MM-LINC Technique", *IEEE Trans. Circuits and Systems II: Express Briefs*, vol. 57, no. 1, pp. 6–10, Jan. 2010.
- [39] S. Haykin, *Neural Networks and Learning Machines*, 3rd ed. Upper Saddle River, NJ: Prentice Hall, 2009.
- [40] B. Martín del Brío y Alfredo Sanz, *Redes neuronales y sistemas borrosos*. Ed. Ra-ma, 2006.
- [41] ETSI EN300 394-1 V3.1.1 (2007-11). *Terrestrial Trunked Radio (TETRA); Conformance testing specification; Part1: Radio*.
- [42] S. Nuttinck, E. Gebara, J. Laskar, N. Rorsman, J. Olsson, H. Zirath, K. Eklund, M. Harris, "Comparison between Si-LDMOS and GaN-based microwave power transistors", *Proceedings, IEEE Lester Eastman Conference on High Performance Devices*, pp. 149–154, Aug. 2002.
- [43] L. Cotimos Nunes, P. Cabral, and J. Pedro, "AM/AM and AM/PM distortion generation mechanisms in Si LDMOS and GaN HEMT based RF power amplifiers", *Microwave Theory and Techniques, IEEE Transactions on*, vol. 62, no. 4, pp. 799–809, April 2014
- [44] Z. Yusoff, M. Akmal, V. Carrubba, J. Lees, J. Benedikt, P.J. Tasker, and S.C. Cripps, "The benefit of GaN characteristics over LDMOS for linearity improvement using drain modulation in power amplifier system", *IEEE 2011 Workshop on Integrated Nonlinear Microwave and Millimetre-Wave Circuits*, session 5, pp. 1–4, Apr. 2011.
- [45] RFMD Datasheet DS110914: RF5110G, 3V general purpose GSM power amplifier.
- [46] Arun Kumar K A, "An Implementation of DPD in FPGA with a Soft Processor using Partial Re-configuration for wireless Radios". *Proceedings of 2013 IEEE Conference on Information and Communication Technologies (ICT 2013)*, pp. 860-864
- [47] *Linearization: Reducing Distortion in Power Amplifiers*, *IEEE Microwave magazine* 37.
- [48] *Digital Pre-distortion Technology for RF High Power Amplifiers*, Southwest Research Institute, San Antonio Texas.
- [49] A. E. Abdelrahman, O. Hammi, A. K. Kwan, A. Zerguine, and F. M. Ghannouchi, "A novel weighted memory polynomial for behavioral modeling and digital predistortion of nonlinear wireless transmitters", *IEEE Trans. Ind. Electron.*, vol. 63, no. 3, pp. 1745-1753, Mar. 2016.
- [50] Y. J. Liu. W. Chen and B. H. Zhou, "A robust augmented complexity reduced generalized memory polynomial for wideband RF power amplifiers", *IEEE Trans. Ind. Electron.*, vol. 61, no. 5, pp. 2389-2401, May 2014.
- [51] J. L. Mato, M. Pereira, J. J. Rodriguez-Andina, J. Faria, E. Soto, and R. Prez, "Distortion mitigation in RF power amplifiers through FPGA based amplitude and phase predistortion", *IEEE Trans. Ind. Electron.*, vol. 55, no. 11, pp. 4085-4093, Nov. 2008.

- [52] M. Younes, O. Hammi, A. Kwan, and F. M. Ghannouchi, "An accurate complexity-reduced PLUME model for behavioral modeling and digital predistortion of RF power amplifiers", *IEEE Trans. Ind. Electron.*, vol. 58, no. 4, pp. 1397-1405, Apr. 2011.
- [53] M. Younes, A. Kwan, M. Akbarpour, M. Helaoui and F. M. Ghannouchi, "Two dimensional piecewise behavioral model for highly nonlinear dual-band transmitters", *IEEE Trans. Ind. Electron.*, vol. 64, no. 11, pp. 8666-8674, Nov. 2017.
- [54] K. Gumber and M. Rawat, "Digital predistorter design using linear spline and its fixed point implementation", *Asia—Pacific Microw. Conf.*, New Delhi, India, Dec. 2016.
- [55] Hudson M., Hagan M.T., Demuth H.B., "Matlab. Neural Network Toolbox. User's Guide", ed. R2014b, Oct. 2014.
- [56] Kim N, Kehtarnavaz N, Yearly MB, Thornton S., "DSP-based hierarchical neural network modulation signal classification", *IEEE Transactions on Neural Networks*, vol. 14, no. 5, pp. 1065-1071, Sept. 2003.
- [57] Yang F., Painsavoine M., "Implementation of an RBF neural network on embedded systems: real-time face tracking and identity verification", *IEEE Transactions on Neural Networks*, vol. 14, no. 5, pp. 1162-1175, Sept. 2003.
- [58] Seul Jung, Sung Su Kim, "Hardware Implementation of a Real-Time Neural Network Controller with a DSP and an FPGA for Nonlinear Systems", *IEEE Transactions on Industrial Electronics*, vol. 54, no. 1, pp. 265-271, Feb. 2007.
- [59] Muller U.A., Gunzinger A., Guggenbuhl Walter, "Fast neural net simulation with a DSP processor array", *IEEE Transactions on Neural Networks*, vol. 6, no. 1, pp. 203-213, Jan. 1995.
- [60] CMX998 Datasheet (Rev 13): CMX998 – Cartesian Feedback Loop Transmitter.
- [61] SC1894 Datasheet (Rev 0.4): SC1894 – 225 MHz to 3800 MHz RF Power Amplifier Linearizer (RFPAL).
- [62] Cai Q, Che W, Ma K., "A linear GaN power amplifier using novel transistor based analog predistortion method", paper presented at: 2016 IEEE MTT-S International Microwave Workshop Series on Advanced Materials and Processes for RF and THz Applications (IMWS-AMP); 2016:1-4.
- [63] Y.-S. Lee, M.-W. Lee, S.-H. Kam and Y.-H. Jeong, "A high-linearity wideband power amplifier with cascaded third-order analog predistorters", *IEEE Microw. Wireless Compon. Lett.*, vol. 20, no. 2, pp. 112-114, Feb. 2010.
- [64] <http://www.ti.com/tool/SPRC100>.
- [65] OMAP5910 Dual-Core Processor datasheet (Rev. D).
- [66] OMAP-L138 C6000 DSP+ARM Processor datasheet (Rev. J).

- [67] CMX981 Datasheet D/981/9 April 2010: CMX981 Advanced Digital Radio Baseband Processor.
- [68] BF998WR+ Datasheet: N-channel dual-gate MOS-FET (REV 2.1).
- [69] R. Gracia Sáez and N. Medrano Marqués, "LDMOS versus GaN RF Power Amplifier Comparison Based on the Computing Complexity Needed to Linearize the Output", *Electronics* 2019, 8, 1260.
- [70] R. Gracia Sáez and N. Medrano Marqués, "RF Power Amplifier Linearization in Professional Mobile Radio Communications Using Artificial Neural Networks", *IEEE Transactions on Industrial Electronics*, vol. 66, no. 4, pp. 3060-3070, April 2019.
- [71] PD57006S-E Datasheet: RF POWER transistor, LdmoST plastic family N-channel enhancement-mode, lateral MOSFETs (REV 3).
- [72] NPTB00004A Datasheet: GaN Wideband Transistor 28 V, 5 W DC - 6 GHz (REV V1).